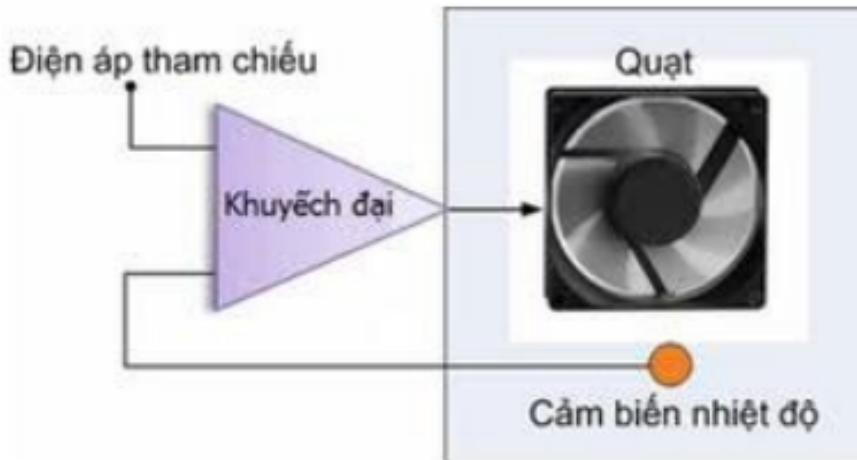


ỦY BAN NHÂN DÂN TP THỦ ĐỨC
TRƯỜNG TRUNG CẤP NGHỀ ĐÔNG SÀI GÒN

GIÁO TRÌNH
Tên mô đun: ĐIỆN TỬ TƯƠNG TỰ
NGHỀ: ĐIỆN TỬ CÔNG NGHIỆP
TRÌNH ĐỘ TRUNG CẤP

(Ban hành kèm theo Quyết định số: 431/QĐ-TCN ngày 18 tháng 10 năm 2022 của Hiệu trưởng Trường trung cấp nghề Đông Sài Gòn)



TP Thủ Đức, năm 2022

MỤC LỤC

GIÁO TRÌNH	0
MỤC LỤC	- 1 -
MỞ ĐẦU	- 5 -
BÀI 1:	- 6 -
KHUẾCH ĐẠI THUẬT TOÁN	- 6 -
1. Khái niệm	- 6 -
2. Cấu trúc của họ IC khuếch đại thuật toán thông dụng	- 8 -
2.1 Giới thiệu.....	- 8 -
2.1 Cấu trúc mạch điện	- 9 -
2.2 Thông số và hình dạng vỏ bên ngoài của IC khuếch đại thuật toán	- 11 -
Yêu cầu về đánh giá	- 12 -
BÀI 2	- 13 -
ỨNG DỤNG CỦA KHUẾCH ĐẠI THUẬT TOÁN	- 13 -
1 Mạch khuếch đại đảo	- 13 -
1.1 Nguyên lý hoạt động	- 13 -
1.2 Thực hành mạch khuếch đại đảo.....	- 15 -
2. Mạch khuếch đại không đảo	- 18 -
2.1 Nguyên lý hoạt động.....	- 18 -
2.2 Thực hành lắp mạch khuếch đại không đảo.....	- 20 -
3. Mạch cộng	- 22 -
3.1 Nguyên lý hoạt động của mạch cộng.....	- 22 -
3.2 Thực hành mạch cộng.....	- 23 -
4. Mạch trừ	- 26 -
4.1 Nguyên lý hoạt động của mạch trừ	- 26 -
4.2Thực hành mạch trừ	- 28 -
5. Mạch nhân	- 32 -
6. Mạch chia	- 32 -
7. Mạch khuếch đại vi sai	- 32 -
7.1 Giới thiệu	- 32 -
7.2 Chế độ vi sai	- 33 -
7.3 Chế độ đồng pha	- 34 -
7.4 Thực hành mạch khuếch đại vi sai	- 35 -
8. Mạch tích phân	- 38 -
8.1 Nguyên lý hoạt động	- 38 -
8.2 Ứng dụng mạch tích phân.....	- 40 -
9. Mạch vi phân	- 40 -
9.1 Nguyên lý hoạt động.....	- 40 -

9.2 Ứng dụng mạch vi phân	- 41 -
10. Mạch tạo hàm logarit	- 42 -
11. Bài tập thực hành cho học viên	- 43 -
Yêu cầu về đánh giá	- 47 -
Thực hành	- 47 -
BÀI 3.....	- 48 -
MẠCH DAO ĐỘNG.....	- 48 -
Nội dung chính.....	- 48 -
1. Mạch dao động sin	- 48 -
2. Mạch dao động không sin.....	- 51 -
2.1 Mạch dao động cầu T kép 1 khz	- 51 -
2.2 Dao động cầu T kép ổn định bằng diode	- 52 -
2.3 Mạch dao động cầu Wien 150 Hz – 1,5 KHz.....	- 53 -
2.4 Mạch dao động Wien ổn định bằng diode.....	- 54 -
2.5 Mạch dao động Wien ổn định bằng diode zener.....	- 55 -
2.6 Dao động Wien một nguồn cung cấp	- 56 -
3. Mạch tạo sóng đặc biệt.....	- 56 -
3.1 Mạch dao động tích thoát	- 57 -
3.2 Dao động sóng vuông 500 Hz – 5 KHz.....	- 58 -
3.3 Dao động vuông 500 Hz – 5 KHz có cải tiến	- 59 -
3.4 Dao động vuông thay đổi được tần số và bề rộng xung.....	- 60 -
3.5 Mạch tạo sóng tam giác 300 Hz độ dốc thay đổi.....	- 61 -
4. Thực hành	- 66 -
4.1 Mục tiêu	- 66 -
4.2 Dụng cụ thực hành	- 66 -
4.3 Chuẩn bị lý thuyết	- 66 -
4.4 Nội dung thực hành	- 66 -
BÀI 4.....	- 69 -
MẠCH NGUỒN	- 69 -
1. Mạch nguồn dùng IC ổn áp.....	- 69 -
1.1 Mạch nguồn dùng IC ổn áp 78XX/79XX.....	- 69 -
1.2 Họ 78xx/79xx.....	- 71 -
2. Các mạch ứng dụng.....	- 73 -
2.1 Nguồn ổn định dòng áp.....	- 73 -
2.2 Nguồn ổn áp chính xác	- 74 -
2.3 Nguồn áp chính xác có đầu ra tăng cường.....	- 75 -
2.4 Bộ nguồn ổn định 3-30 V; 0-1 A.....	- 77 -
2.5 Nguồn ổn áp 3 V- 30 V có hạn dòng ngõ ra	- 78 -

BÀI 5	- 80 -
CÁC VI MẠCH TƯƠNG TỰ THÔNG DỤNG	- 80 -
1. Vi Mạch định thời	- 80 -
1.1 Vi mạch IC 555	- 80 -
1.2 Chế độ đơn ổn	- 82 -
1.3 Các chế độ dao động đa hài	- 83 -
1.4 Chế độ chia tần số	- 86 -
1.5 Chế độ điều chế độ rộng xung	- 86 -
1.6 Điều chế vị trí xung	- 87 -
1.7 Tạo xung dốc tuyến tính	- 87 -
2. Vi mạch công suất âm tần	- 88 -
2.1 Mạch khuếch đại công suất âm tần dùng IC LA4440	- 88 -
2.2 Mạch ứng dụng LA4440	- 88 -
3. Vi mạch tạo hàm	- 93 -
4. Vi mạch ghi – phát âm tần	- 100 -
4.1 Giới thiệu chung	- 100 -
4.2 Đặc tính	- 101 -
4.3 Mô tả chi tiết	- 101 -
4.4 Cấu tạo chân ra	- 102 -
4.5 Các chế độ hoạt động	- 105 -
4.6 Mô tả các chế độ hoạt động	- 106 -
4.6 Chất lượng âm thanh	- 108 -
4.7 Tương thích với ISD1000A	- 108 -
4.8 Giảm đồ thời gian	- 109 -
4.9 Ứng dụng	- 110 -

MÔ ĐUN ĐIỆN TỬ TƯƠNG TỰ

Mã số mô đun: MĐ 12

I. Vị trí, tính chất, ý nghĩa vai trò của Mô đun

- + **Vị trí của mô đun:** Mô đun được bố trí dạy sau khi học xong các môn học cơ bản chuyên môn như linh kiện điện tử, điện tử cơ bản,.
- + **Tính chất của mô đun:** Là mô đun chuyên môn nghề
- + **Ý nghĩa của mô đun:** giúp người học nắm bắt được cấu tạo và nguyên lý hoạt động các hệ dùng vi mạch
- + **Vai trò của Mô-đun:** Phán đoán được khi có sự cố xảy ra trong mạch điều khiển. khắc phục và sửa chữa các board điều khiển trong công nghiệp.

II. Mục tiêu của mô-đun : Sau khi học xong mô đun này học viên có năng lực

Về kiến thức:

- Trình bày được nguyên lý hoạt động, công dụng của các mạch điện dùng vi mạch tương tự.
- Giải thích được các sơ đồ ứng dụng vi mạch tương tự trong thực tế

* Về kỹ năng:

- Phân tích được các nguyên nhân hư hỏng trên mạch ứng dụng dùng vi mạch tương tự.
- Kiểm tra, thay thế được các linh kiện hư hỏng trên các mạch điện tử dùng vi mạch tương tự.

* Về thái độ:

- Rèn luyện cho học sinh thái độ nghiêm túc, tỉ mỉ, chính xác trong thực hiện công việc.

III. NỘI DUNG CỦA MÔ ĐUN:

Số TT	Tên chương mục	Thời gian			
		Tổng số	Lý thuyết	Thực hành	Kiểm tra
1	Mở đầu:				
2	Bài 1: Khuếch đại thuật toán	2	2	0	
3	Bài 2: Ứng dụng của khuếch đại thuật toán	20	6	13	1
4	Bài 3: Mạch dao động	10	4	5	1
5	Bài 4: Mạch nguồn	10	3	6	1
6	Bài 5: Các vi mạch tương tự thông dụng	18	5	12	1
	Tổng Cộng	60	20	36	4

MỞ ĐẦU

Đây là một mô đun chuyên ngành được học sau khi học viên đã hoàn tất các mô đun hỗ trợ trước đó như: Linh kiện điện tử, mạch điện tử.

Sự phát triển của công nghệ vi mạch đã làm gia tăng khả năng ứng dụng điện tử trong nhiều lĩnh vực. Do mật độ tích hợp ngày càng cao nên thiết bị có nhiều tính năng hơn, giảm kích thước cũng như giá thành, quá trình thiết kế và thi công đơn giản, hoạt động với độ ổn định rất cao. Chính vì vậy việc nắm bắt được cấu tạo và nguyên lý hoạt động các hệ dùng vi mạch nói chung và vi mạch tương tự nói riêng là điều rất cần thiết cho công tác vận hành cũng như sửa chữa của người công nhân ngành sửa chữa thiết bị điện tử công nghiệp. Giáo trình được sắp xếp theo trình tự phù hợp giúp cho người học đạt được các mục tiêu chính như

- + Hiểu được cấu tạo, đặc tính của các họ vi mạch tương tự mà cơ bản nhất là op-amp
- + Nắm được các ứng dụng cơ bản và thông dụng của op-amp
- + Giải thích được các sơ đồ ứng dụng thực tế.
- + Lắp ráp và sửa chữa được các thiết bị điện tử dùng vi mạch tương tự.
- + Xác định được các nguyên nhân gây hư hỏng thường xảy ra trong thực tế
- + Sửa chữa và thay thế linh kiện hư hỏng
- + Kiểm tra được điều kiện hoạt động của thiết bị.

BÀI 1:
KHUẾCH ĐẠI THUẬT TOÁN
Mã bài: MĐ12-1

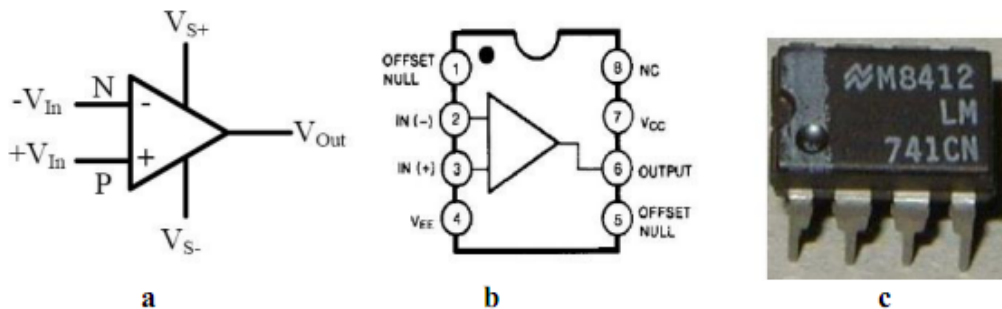
Giới thiệu

Ngày nay IC analog sử dụng rộng rãi trong kỹ thuật điện tử. Khi sử dụng chúng cần phải thêm các điện trở, tụ điện, điện cảm tùy theo từng loại và chức năng của chúng. Sơ đồ đấu cũng như trị số của các linh kiện ngoài được cho trong các sổ tay IC analog. Các IC analog được chế tạo chủ yếu dưới dạng khuếch đại thuật toán - như một mạch khuếch đại lý tưởng - thực hiện nhiều chức năng trong các máy điện tử một cách gọn - nhẹ - hiệu suất cao. ở chương này ta xét các khuếch đại thuật toán và một số ứng dụng của chúng.

Mục tiêu:

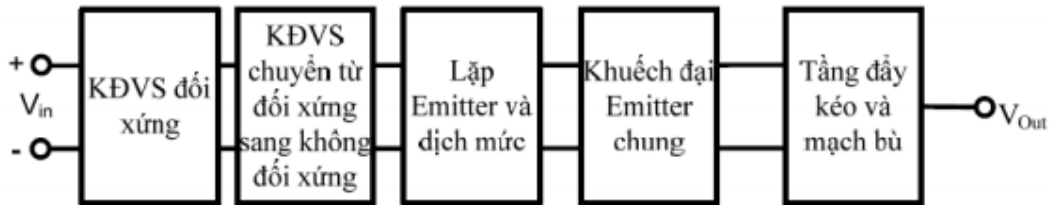
- Trình bày được nguyên lý cấu tạo, các đặc tính cơ bản của khuếch đại thuật toán
- Nhận dạng được các loại IC khuếch đại thuật toán thông dụng trong thực tế
- Tích cực, chủ động và sáng tạo trong học tập

1. Khái niệm



Khuếch đại thuật toán (KĐTT) ngày nay được sản xuất dưới dạng các IC tương tự (analog). Có từ "thuật toán" vì lần đầu tiên chế tạo ra chúng người ta sử dụng chúng trong các máy điện toán. Do sự ra đời của khuếch đại thuật toán mà các mạch tổ hợp analog đã chiếm một vai trò quan trọng trong kỹ thuật mạch điện tử. Trước đây chưa có khuếch đại thuật toán thì đã tồn tại vô số các mạch chức năng khác nhau. Ngày nay, nhờ sự ra đời

của khuếch đại thuật toán số lượng đó đã giảm xuống một cách đáng kể vì có thể dùng khuếch đại thuật toán để thực hiện các chức năng khác nhau nhờ mạch hồi tiếp ngoài thích hợp. Trong nhiều trường hợp dùng khuếch đại thuật toán có thể tạo hàm đơn giản hơn, chính xác hơn và giá thành rẻ hơn các mạch khuếch đại rời rạc (được lắp bằng các linh kiện rời). Ta hiểu khuếch đại thuật toán như một bộ khuếch đại lý tưởng: có hệ số khuếch đại điện áp vô cùng lớn $K \rightarrow \infty$, dải tần số làm việc từ $0 \rightarrow \infty$, trở kháng vào cực lớn $Z_v \rightarrow \infty$, trở kháng ra cực nhỏ $Z_r \rightarrow 0$, có hai đầu vào và một đầu ra. Thực tế người ta chế tạo ra KĐTT có các tham số gần được lý tưởng. Hình 1.1a là ký hiệu của KĐTT:



KĐTT ngày nay có thể được chế tạo như một IC hoặc nằm trong một phần của IC đa chức năng.

Tên gọi, khuếch đại thuật toán“ trước đây dùng để chỉ một loại mạch điện được sử dụng trong máy tính tương tự, nhiệm vụ mạch này nhằm thực hiện các phép tính như: Cộng, trừ, vi phân, tích phân...Khuếch đại thuật toán được viết tắt là OPs hoặc op-amp. Hiện nay, người ta sản xuất khuếch đại thuật toán dựa trên kỹ thuật mạch đơn tinh thể và được ứng dụng rộng rãi trong kỹ thuật tương tự.

Điện áp một chiều cung cấp cho khuếch đại thuật toán là điện áp đối xứng $\pm VS$, thông thường trong sơ đồ mạch không vẽ các chân cung cấp điện áp này. Tuy nhiên, trong các ứng dụng khuếch đại tín hiệu xoay chiều có thể sử dụng nguồn cấp điện đơn cực như $+VS$ hoặc $-VS$ so với masse.

Khuếch đại thuật toán có hai ngõ vào ký hiệu là $+V_{in}$ còn được gọi là ngõ vào không đảo hoặc ngõ vào P (positive) và ngõ vào $-V_{in}$ còn gọi là ngõ vào đảo hoặc ngõ vào N(negative) như ở hình 1.1. Tín hiệu ở ngõ vào không đảo cùng pha với tín hiệu ra và tín hiệu ở ngõ vào đảo thì ngược pha với tín hiệu ngõ ra

Điện áp một chiều cung cấp cho khuếch đại thuật toán là điện áp đối xứng $\pm UB$, thông thường trong sơ đồ mạch không vẽ các chân cung cấp điện áp này. Tuy nhiên, trong các ứng dụng khuếch đại tín hiệu xoay chiều có thể sử dụng nguồn cấp điện đơn cực như $+UB$ hoặc $-UB$ so với masse.

Khuếch đại thuật toán có hai ngõ vào ký hiệu là E+ còn được gọi là ngõ vào không đảo hoặc ngõ vào P (positive) và ngõ vào E- còn gọi là ngõ vào đảo hoặc ngõ vào N(negative) như ở hình 1.1. Tín hiệu ở ngõ vào không đảo cùng pha với tín hiệu ra và tín hiệu ở ngõ vào đảo thì ngược pha với tín hiệu ngõ ra

Đặc tính của opamp

Ký hiệu ngõ ra là A, **thông thường một vi mạch khuếch đại thuật toán có tối thiểu 5 chân ra đó là:** 2 chân tín hiệu vào, một chân tín hiệu ra và 2 chân cấp điện một chiều, trong bảng dưới đây trình bày đặc tính của một khuếch đại thuật toán lý tưởng so sánh với khuếch đại thuật toán thực tế. Hiện nay hệ số khuếch đại mạch hở V_0 và điện trở ngõ vào r_e của khuếch đại thuật toán thực tế cũng rất gần với các giá trị lý tưởng.

Đặc tính	op-amp lý tưởng	op-amp thực tế
Hệ số khuếch đại mạch hở $V_0 = \frac{U_A}{U_D}$	$V_0 = \infty$	$V_0 = 20 \cdot 10^3 \dots 100 \cdot 10^3$
Điện trở ngõ vào $r_e = \frac{\Delta U_D}{\Delta I_E}$	$r_e = \infty \Omega$	$r_e = 10^5 \Omega \dots 10^{15} \Omega$
Điện trở ngõ ra $r_a = \frac{\Delta U_A}{\Delta I_A}$	$r_a = 0 \Omega$	$r_a = 30 \Omega \dots 1 \text{ K}\Omega$
Ảnh hưởng nhiệt độ $\Delta U = f(\vartheta)$	không ảnh hưởng	- 50°C..+75°C
Dải thông	$B = \infty \text{ Hz}$	Tùy theo V: $10^4 \dots 10^7 \text{ Hz}$
Phạm vi điều khiển $U_A = f(U_E)$	$-\infty \dots +\infty$	$-U_{B1}, +U_B$

2. Cấu trúc của họ IC khuếch đại thuật toán thông dụng

2.1 Giới thiệu

Tên gọi „khuếch đại thuật toán“ trước đây dùng để chỉ một loại mạch điện được sử dụng trong máy tính tương tự, nhiệm vụ mạch này nhằm thực hiện các phép tính như: Cộng, trừ, vi phân, tích phân... Khuếch đại thuật toán được viết tắt là OPs hoặc op-amp.

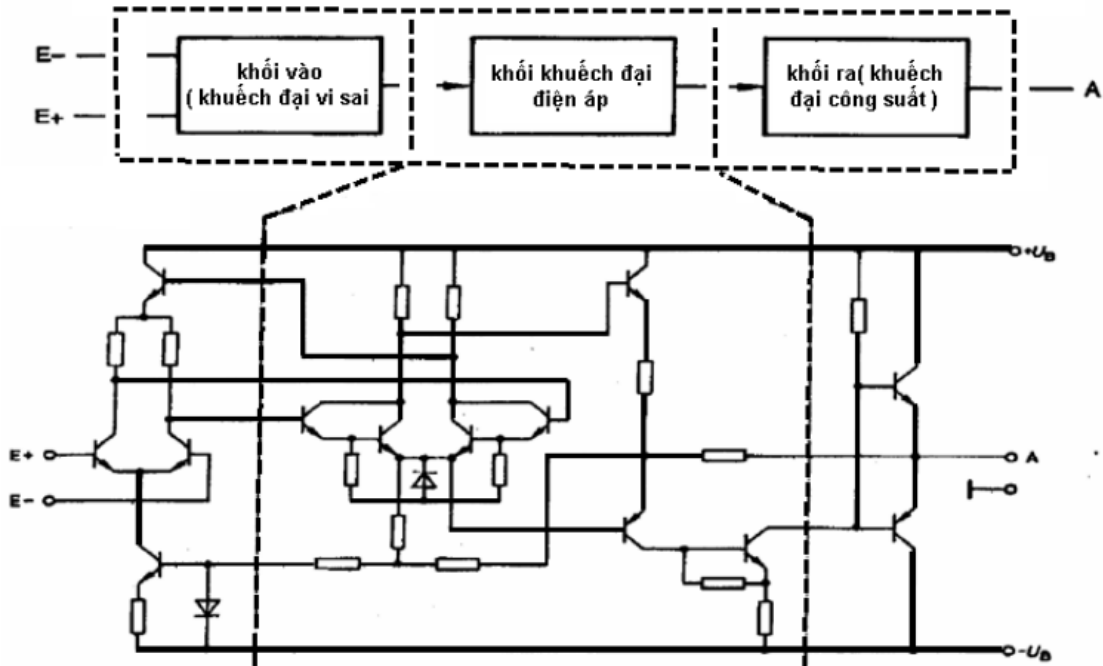
Hiện nay, người ta sản xuất khuếch đại thuật toán dựa trên kỹ thuật mạch đơn tinh thể và được ứng dụng rộng rãi trong kỹ thuật tương tự. Cấu tạo bên trong của khuếch đại thuật toán khá phức tạp, gồm nhiều linh kiện như: Điện trở, diode, transistor... và ngõ ra là một tầng khuếch đại công suất đẩy kéo, có thể nói khuếch đại thuật toán là một linh kiện điện tử phức hợp với một số thông số xác định mà nhờ đó trong các ứng dụng có thể giảm được số lượng các linh

kiện ngoài cần thiết và việc tính toán hệ số khuếch đại của mạch cũng trở nên đơn giản hơn. Hình 1.3 trình bày ký hiệu điện của khuếch đại thuật toán.

2.1 Cấu trúc mạch điện

Khuếch đại gồm nhiều tầng khuếch đại ghép trực tiếp với nhau và được chế tạo dưới dạng một vi mạch, các tầng này được chia thành 3 khối cơ bản như sau:

- Khối ngõ vào.
- Khối khuếch đại điện áp.
- Khối ngõ ra.



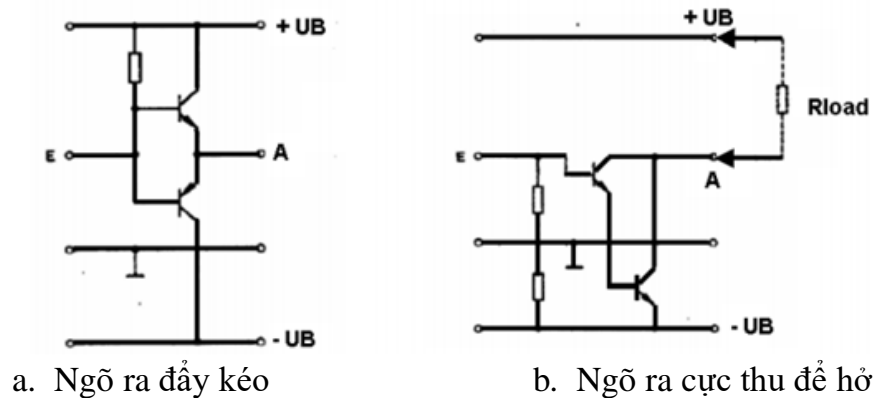
Hình 1.2. Cấu trúc chung của họ IC khuếch đại thuật toán

Số lượng transistor, điện trở trong các loại khuếch đại thuật toán khác nhau thường không giống nhau. Trong thực tế sử dụng chỉ cần quan tâm đến khối vào và khối ra của khuếch đại thuật toán. Hình 1.2 trình bày cấu tạo của vi mạch $\mu A709$

Khối vào là một khuếch đại vi sai BJT gồm hai transistor ráp theo kiểu khuếch đại cực phát chung, hai transistor này có thể dùng loại transistor trường nhằm tăng điện trở ngõ vào r_e của mạch, để hạn chế mức điện áp vào vi sai giữa $E+$ và $E-$ không quá lớn, ở một vài loại khuếch đại thuật toán có đặt các diode song song ngược chiều nhau ở hai ngõ vào này.

Tiếp theo khối vào là khối khuếch đại điện áp cũng gồm một hoặc nhiều tầng khuếch đại vì sai tùy theo từng loại khuếch đại thuật toán, tín hiệu ra của khối này sẽ điều khiển khối khuếch đại công suất ở ngõ ra.

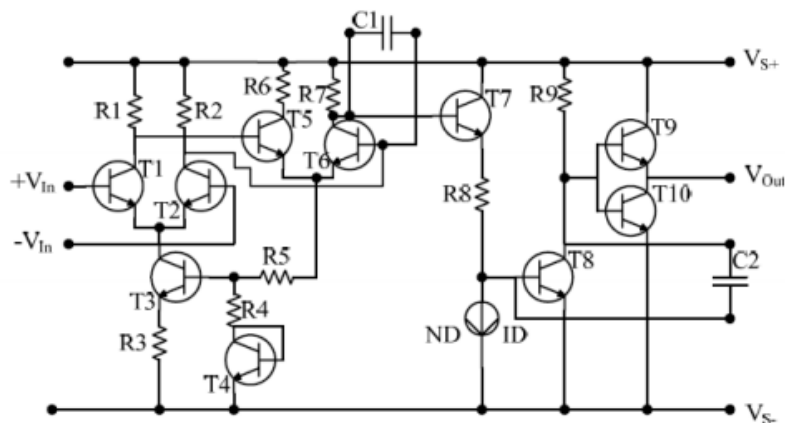
Cấu tạo khối ra có thể là một mạch khuếch đại đơn với cực thu để hở (open collector), nhưng thông dụng nhất là một mạch khuếch đại đẩy-kéo (push pull) tải cực phát nhằm mục đích giảm điện trở ngõ ra và nâng cao biên độ điện áp ra. Hình 1.3 trình bày hai dạng cấu tạo ngõ ra của khuếch đại thuật toán.



Hình 1.3 Cấu tạo hai mạch ngõ ra

Đối với loại ngõ ra khuếch đại đẩy-kéo, điện trở ra ra vào khoảng từ 30 Ω đến 100 Ω và dòng tải lớn nhất tùy theo từng loại mạch có thể từ 10 mA đến 25 mA còn dòng tải của loại cực thu để hở khoảng 70 mA. Hiện nay, các vi mạch khuếch đại thuật toán đều được chế tạo với ngõ ra có khả năng tự bảo vệ ngắn mạch.

Sơ đồ mạch điện của IC khuếch đại thuật toán 741



Tầng thứ nhất là tầng khuếch đại vi sai đối xứng trên T1 và T2. Để tăng trở kháng vào chọn dòng collector và emitter của chúng nhỏ, sao cho hồ dẫn truyền đạt nhỏ. Có thể thay T1 và T2 bằng transistor trường để tăng trở kháng

vào T3, T4, R3, R4, và R5 tạo thành nguồn dòng (ở đây T4 mắc thành điôt để bù nhiệt)

Tầng thứ hai là khuếch đại vi sai đầu vào đối xứng, đầu ra không đối xứng: emitter của chúng cũng đấu vào nguồn dòng T3. Tầng này có hệ số khuếch đại điện áp lớn.

Tầng thứ ba là tầng ra khuếch đại đẩy kéo T9 – T10 mắc colectơ chung, cho hệ số khuếch đại công suất lớn, trở kháng ra nhỏ.

Giữa tầng thứ hai và tầng ra là tầng đệm T7, T8 nhằm phối hợp trở kháng giữa chúng và đảm bảo dịch mức điện áp. ở đây T7 là mạch lặp emitter, tín hiệu lấy ra trên một phần của tải là R9 và trở kháng vào của T8. Tầng T8 mắc emitter chung. Chọn R9 thích hợp và dòng qua nó thích hợp sẽ tạo được một nguồn dòng đưa vào base của T8 sẽ cho mức điện áp một chiều thích hợp ở base của T9 và T10 để đảm bảo có điện áp ra bằng 0 khi không có tín hiệu vào. Mạch ngoài mắc thêm R10, C1, C2 để chống tự kích.

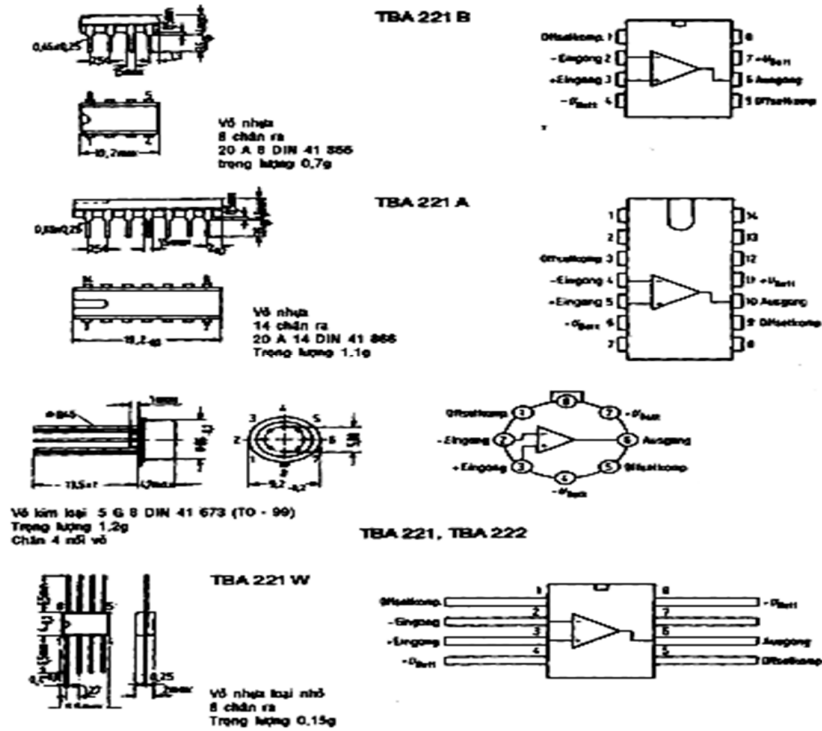
2.2 Thông số và hình dạng vỏ bên ngoài của IC khuếch đại thuật toán

Tùy theo lĩnh vực ứng dụng, khuếch đại thuật toán được chế tạo với các thông số và hình dáng của vỏ phù hợp, hình 1.4 trình bày các thông số giới hạn và định mức của một số loại khuếch đại thuật toán điển hình.

Thông số	Ký hiệu	BJT			JFET	
		TBA221 TBA741	TAA521 TAA709	TAA761	LF355	LF357
Giới hạn						
Điện áp nguồn	U_{Bmax}	± 18 V	± 18 V	± 18 V	± 18 V	± 18 V
Điện áp vào vi sai	U_{Dmax}	± 30 V	± 5 V	± 18 V	± 30 V	± 30 V
Thời gian ngắn mạch	t_z	∞	5 S	o.p	∞	∞
Nhiệt độ cho phép	ϑ_{Jmax}	150°C	150°C	150°C	100°C	100°C
Nhiệt trở (vỏ nhựa)	R_{thSU}	120K/W	120K/W	120K/W	175K/W	175K/W
Mạch-Môi trường	R_{thSG}	80K/W	80K/W	80K/W	-	-
Mạch-Vỏ						
Định mức						
$U_B = \pm 15 V$						
$\vartheta_U = 25^\circ C$						
HSKĐ mạch hở	V_O	100 dB	93 dB	85 dB	80 dB	80 dB
Điện áp bù	U_O	± 6 mV	± 2 mV	± 6 mV	± 3 mV	± 3 mV
HSNTHĐPha	G	90 dB	90 dB	79 dB	100 dB	100 dB
Điện trở ngõ vào	r_e	2 MΩ	260 KΩ	200 KΩ	$10^{12} \Omega$	$10^{12} \Omega$
Dòng điện ngõ vào	I_E	80 nA	300 nA	500 nA	30 pA	30 pA
Điện trở ngõ ra	r_a	75 Ω	150 Ω	o.p	50 W	-
Dòng điện ngõ ra (max)	I_A	20 mA	10 mA	70 mA	25 mA	-
Tần số giới hạn	f_g	5 Hz	theo RC	10 Hz	25 Hz	-
Tần số cắt	f_T	500KHz	5 MHz	200KHz	2,5MHz	25 MHz
Biến thiên điện áp ra	U_{Amax}	± 13 V	± 13 V	± 13 V	± 13 V	± 13 V
Phạm vi đồng pha	U_{GLmax}	± 13 V	± 10 V	± 9 V	+ 15 V - 12 V	-

Hình 1.4: Giới hạn định mức của opamp

Về hình dạng của vỏ, có loại khuếch đại thuật toán vỏ nhựa với từ 6, 8 cho đến 14 chân ra hoặc cũng có loại vỏ bằng kim loại, ở hình 1.5 trình bày các dạng vỏ của một số khuếch đại thuật toán thông dụng.



Hình 1.5: Các dạng vỏ của mạch khuếch đại thuật toán

Yêu cầu về đánh giá

Về lý thuyết: Hiểu và thực hiện được các nội dung sau

- Cấu tạo, đặc tính của op-amp.
- Các ứng dụng cơ bản và thông dụng của op-amp
- Giải thích sơ đồ khối cấu tạo các vi mạch tương tự

Về thực hành: Có khả năng làm được

- Phân tích cấu trúc IC

Về thái độ

- Chăm thận, tỉ mỉ, chính xác.

BÀI 2

ỨNG DỤNG CỦA KHUẾCH ĐẠI THUẬT TOÁN

Mã bài: MĐ 12-2

Giới thiệu

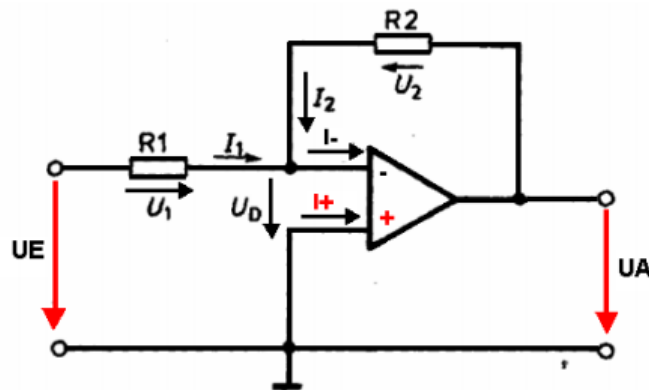
- + Bài học này tập trung về các ứng dụng cơ bản nhất của khuếch đại thuật toán từ các mạch làm toán như công, trừ,...cho đến các mạch khuếch đại một chiều, xoay chiều và cả khả năng thực hiện các mạch lọc tín hiệu
- + Kèm theo nội dung phần lý thuyết còn có các bài tập với các mạch ứng dụng cụ thể. Ngoài ra, việc rèn luyện kỹ năng tay nghề còn được thực hiện thông qua các bài thực hành lắp ráp, phân tích mạch tại xưởng.

Mục tiêu

- + Phân tích nguyên lý hoạt động mạch khuếch đại đảo, mạch khuếch đại không đảo, mạch cộng, mạch trừ, mạch nhân, mạch chia....
- + Tính toán các thông số hoạt động của mạch khuếch đại thông dụng
- + Thiết kế các mạch ứng dụng cho một số mạch thông dụng
- + Kiểm tra, thay thế, sửa chữa, các linh kiện hư hỏng
- + Tích cực trong học tập, rèn luyện

1 Mạch khuếch đại đảo

1.1 Nguyên lý hoạt động



Hình 2.1. Mạch khuếch đại đảo

Hệ số khuếch đại điện áp V của mạch được tính với điều kiện khuếch đại thuật toán là lý tưởng có nghĩa là $V_o = \infty$ và $r_e = \infty$.

Xét tại ngõ vào của mạch:

$$U_A = U_D - U_2$$

$$\text{mà: } U_D = 0 \text{ V}$$

$$\text{do đó: } U_A = - U_2$$

Từ đó tính được hệ số khuếch đại của mạch

$$V = \frac{U_A}{U_E} = - \frac{U_2}{U_1}$$

Vì $r_e = \infty$ nên dòng qua R1 bằng dòng qua R2. Suy ra:

$$V = - \frac{U_2}{U_1} = - \frac{I.R_2}{I.R_1} = - \frac{R_2}{R_1}$$

Từ công thức trên cho thấy hệ số khuếch đại của mạch khuếch đại đảo chỉ phụ thuộc vào các linh kiện ngoài đó là hai điện trở R1 và R2 và dấu trừ chứng tỏ điện áp ra và điện áp vào ngược pha nhau.

VD: cho mạch khuếch đại đảo với $U_E = 100 \text{ mV}$, $U_A = - 2 \text{ V}$ và $R_1 = 10 \text{ K}\Omega$. Tìm hệ số khuếch đại V và giá trị của R2 ?

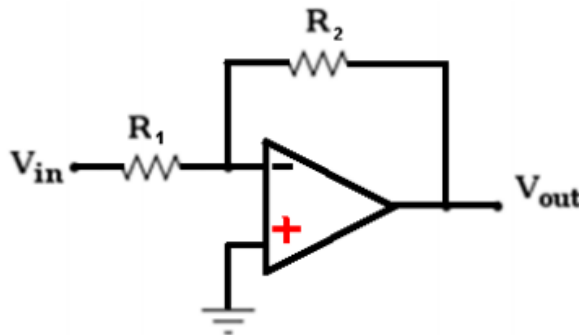
Giải :

$$V = \frac{U_A}{U_E} = \frac{2 \text{ V}}{100 \text{ mV}} = 20$$

$$V = \frac{R_2}{R_1}$$

$$R_2 = V.R_1 = 20.10 \text{ K}\Omega = 200 \text{ K}\Omega$$

Hình 2.2 Trình bày ký hiệu điện của mạch khuếch đại đảo nói trên. Bảng 1 tóm tắt các thông số quan trọng nhất của mạch khuếch đại đảo dùng khuếch đại thuật toán.

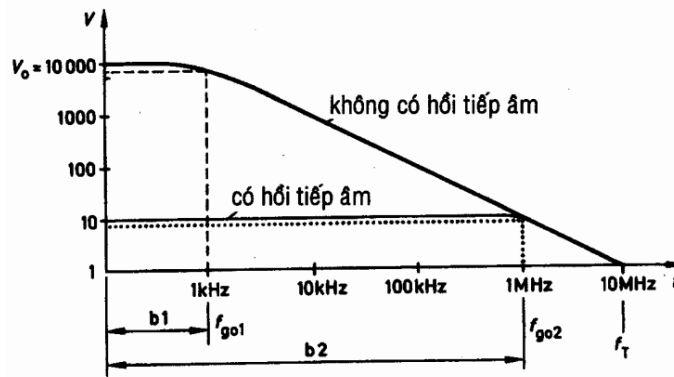


Hình 2.2: Ký hiệu của mạch khuếch đại đảo

Bảng 1: Tóm tắt các thông số của mạch khuếch đại đảo

Hệ số khuếch đại điện áp	$V = - \frac{R_2}{R_1}$
Điện trở ngõ vào	$r_e' = R_1$
Điện trở ngõ ra	$r_a' = r_a \frac{V}{V_o}$

Do cấu tạo của khuếch đại thuật toán gồm nhiều mạch khuếch đại liên lạc trực tiếp với nhau nên khuếch đại thuật toán có khả năng khuếch đại một chiều có nghĩa là giới hạn tần số thấp $f_{min} = 0 \text{ Hz}$ và giới hạn tần số cao f_{max} chỉ vào khoảng 1 KHz. Hình 2.4 mô tả đáp ứng tần số của một mạch khuếch đại thuật toán.



Hình 2.3: Đáp ứng tần số của opamp

Từ hình 2.3 cho thấy sự phụ thuộc của hệ số khuếch đại V theo tần số của điện áp vào, trong hầu hết các ứng dụng khuếch đại thuật toán luôn làm việc ở chế độ có hồi tiếp âm ở mạch ngoài. Vì vậy hệ số khuếch đại sẽ giảm xuống và giới hạn tần số cao tăng lên cũng có nghĩa là dải thông của mạch trở nên rộng hơn, như trong hình 2.3 cho thấy tại hệ số khuếch đại $V = 10$ dải thông $b2 = 1 \text{ MHz}$. Đối với mỗi loại khuếch đại thuật toán đều có một giá trị f_T tương ứng, giống như transistor giữa hệ số khuếch đại, giới hạn tần số cao và tần số cắt f_T có quan hệ với nhau theo biểu thức.

$$V \cdot f_{\text{max}} = f_T = \text{hằng số}$$

Vì f_T không thay đổi nên khi tăng cao f_{max} thì phải giảm hệ số khuếch đại V . Trên thực tế, đường đặc tính của V_o không tuyến tính như ở hình 2.4 mà luôn tồn tại một sai lệch nhất định, sai lệch này sẽ được giảm nhỏ bằng các mạch bù tần số ráp thêm bên ngoài thường là một điện dung hoặc một mạch RC, giá trị của các phần tử RC này được cho trong sổ tay của nhà sản xuất.

1.2 Thực hành mạch khuếch đại đảo

1.2.1 Dẫn nhập

Khuếch đại thuật toán là một mạch khuếch đại một chiều lý tưởng có điện trở vào và hệ số khuếch đại rất lớn

Khuếch đại thuật toán thường được chế tạo dưới dạng vi mạch VD : $\mu\text{A} 741$. Về cơ bản, tất cả các mạch điện đều có thể được thực hiện bằng transistor rời, và đối với op-amp cũng vậy. Thí nghiệm sau đây sẽ khảo sát đặc tính cơ bản của linh kiện này

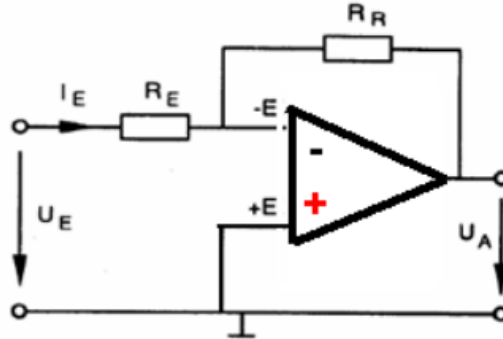
1.2.2 Giới thiệu

Khuếch đại đảo là mạch khuếch đại có tín hiệu vào và ra đảo pha nhau. Hệ số khuếch đại của mạch phụ thuộc vào điện trở R_R và R_E

$$V = -\frac{R_R}{R_E} = -\frac{U_A}{U_E}$$

Cách tính được đơn giản như sau :

- + Trong vùng khuếch đại , sai biệt điện áp ngõ vào xem như bằng 0
- + Dòng điện ngõ vào $I_E = 0$
- + Hệ số khuếch đại là $A_V = -1$ (khi $R_R = R_E$), có nghĩa là biên độ tín hiệu vào và ra bằng nhau



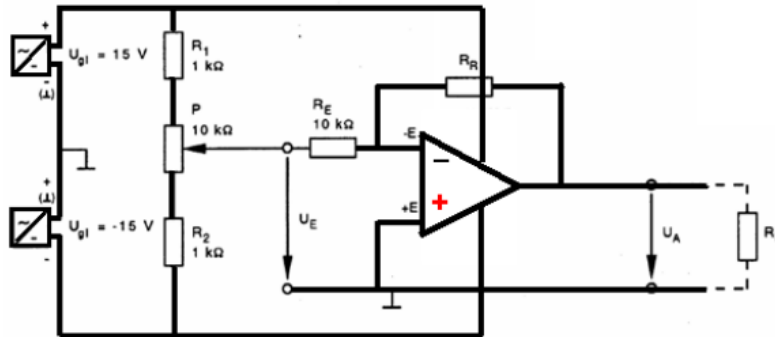
Hình 2.4. Sơ đồ mạch khuếch đại đảo dùng op- amp

Biểu diễn quan hệ giữa điện áp ra với điện áp vào bằng đồ thị và khảo sát điện áp ra của mạch khi thay đổi tải

1.2.3 Mục đích thí nghiệm

Biểu diễn quan hệ giữa điện áp ra với điện áp vào bằng đồ thị và khảo sát điện áp ra của mạch khi thay đổi tải

1.2.4 Trình tự thí nghiệm

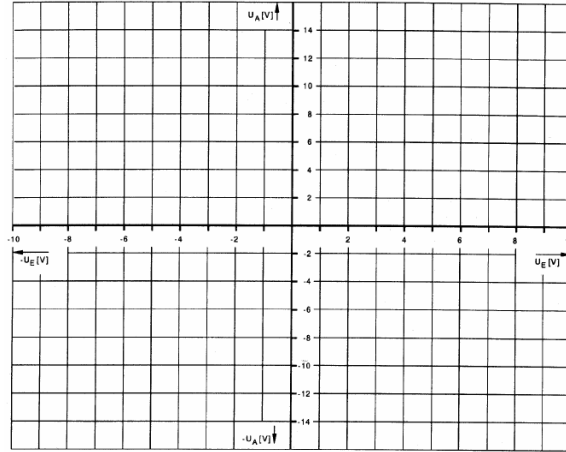


Hình 2.5. Mạch thí nghiệm dùng khuếch đại đảo

Bước 1: Ráp mạch điện theo sơ đồ hình 2.5. Dùng VOM đo và ghi lại giá trị điện áp ra U_A khi với các điện trở hồi tiếp R_R và điện áp vào U_E khác nhau vào bảng 2.1

$U_E [V]^*$	-10	-8	-6	-4	-2	0	2	4	6	8	10
$U_A [V]$ bei $R_R = 10\text{ k}\Omega$											
$U_A [V]$ bei $R_R = 22\text{ k}\Omega$											
$U_A [V]$ bei $R_R = 47\text{ k}\Omega$											

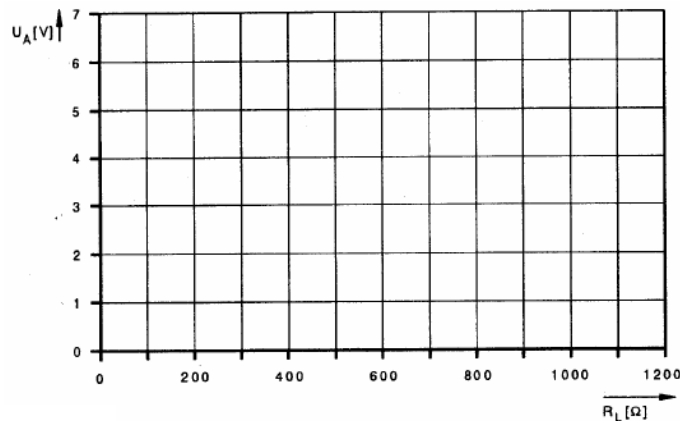
Bước 2: Vẽ đồ thị quan hệ giữa điện áp ra U_A với điện trở hồi tiếp R_R và điện áp vào U_E .



Bước 3: Chỉnh điện áp vào $U_E = -5\text{ V}$. $R_R = R_E = 10\text{ k}\Omega$. Thay đổi ngõ ra với các điện trở tải khác nhau (Bảng 2.2). Dùng VOM đo điện áp ra U_A tương ứng Bảng 2.2

$R_L [\Omega]$	1000	680	470	330	220	100	47
$U_A [V]$							

Bước 4: Ghi lại các giá trị đo được vào bảng 2.2 và cuối cùng vẽ đồ thị biểu diễn quan hệ giữa điện áp ra U_A với điện trở tải R_L



Báo cáo thực hành

Câu hỏi 1: Quan hệ pha giữa điện áp vào U_E với điện áp ra U_A trong mạch khuếch đại đảo như thế nào ?

Trả lời :

.....
.....
.....
.....

Câu hỏi 2: Hệ số khuếch đại v của mạch khuếch đại đảo được xác định bởi các linh kiện nào ?

Trả lời :

.....
.....
.....
.....

Câu hỏi 3: Hệ số khuếch đại của mạch là bao nhiêu khi $R_R = 100\text{ K}\Omega$ và $R_E = 10\text{ K}\Omega$?

Trả lời :

.....
.....
.....
.....

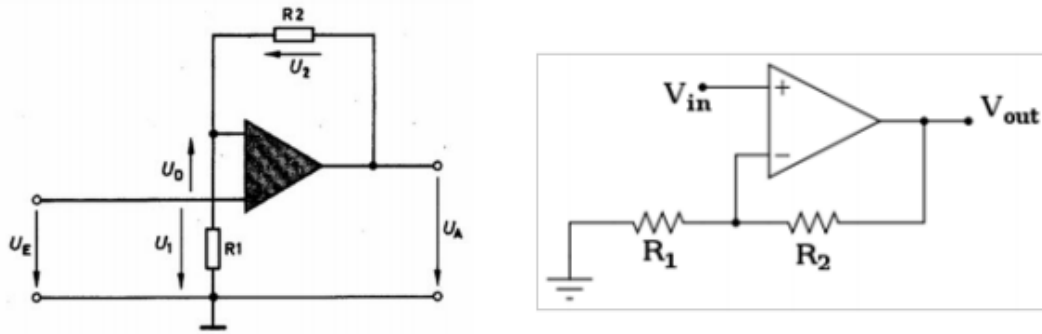
Câu hỏi 4: Nhận xét về đường đặc tính ở hình 2.5

Trả lời :

.....
.....
.....
.....

2. Mạch khuếch đại không đảo

2.1 Nguyên lý hoạt động



Hình 2.6. Mạch khuếch đại không đảo

Điện áp cần khuếch đại được đưa vào ngõ vào không đảo E+ và điện áp hồi tiếp là một phần của điện áp ra được đưa vào ngõ vào đảo E-. Giống như trong trường hợp khuếch đại đảo, khuếch đại thuật toán được xem như là lý tưởng, phương trình điện áp ở ngõ vào và ngõ ra của mạch được viết như sau:

$$U_E = U_D + U_1$$

$$U_A = U_2 + U_1$$

Vì $U_D = 0 \text{ V}$ nên các phương trình trên trở thành

$$U_E = U_1$$

$$U_A = U_2 + U_1$$

Suy ra hệ số khuếch đại V

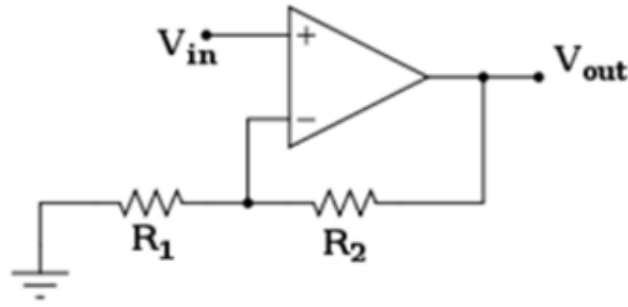
$$V = \frac{U_A}{U_E} = \frac{U_2 + U_1}{U_1} = 1 + \frac{U_2}{U_1}$$

Vì dòng điện ngõ vào của khuếch đại thuật toán xem như bằng 0 nên dòng qua R1 và R2 bằng nhau, ta có:

$$V = 1 + \frac{R_2}{R_1}$$

Nhận xét: Hệ số khuếch đại dương và luôn lớn hơn 1. Do đó, tín hiệu vào và ra đồng pha nhau và giá trị của V chỉ phụ thuộc vào hai điện trở R1 và R2

Ưu điểm của mạch khuếch đại không đảo là điện trở ngõ vào của mạch rất cao nên thường được gọi tên là mạch khuếch đại đo lường.



Hình 2.7. Ký hiệu mạch khuếch đại không đảo

Ví dụ: Cho mạch khuếch đại không đảo có sơ đồ ở hình 2.10 với các điện trở $R_1 = 10 \text{ K}\Omega$ và $R_2 = 200 \text{ K}\Omega$. Tìm hệ số khuếch đại V và điện áp ra khi $U_E = 100 \text{ mV}$.

Gải

$$V = 1 + \frac{R_2}{R_1} = 1 + \frac{200 \text{ K}\Omega}{10 \text{ K}\Omega} = 21$$

$$U_A = V \cdot U_E = 21 \cdot 0,1 \text{ V} = 2,1 \text{ V}$$

Như đã nói ở trên, đặc điểm của mạch là điện trở ngõ vào rất lớn. Tuy nhiên, trong trường hợp mạch khuếch đại đảo nếu chọn các giá trị của R_1 và R_2 một cách thích hợp có thể làm cho hệ số khuếch đại nhỏ hơn 1, có nghĩa là điện áp ra sẽ nhỏ hơn điện áp vào. Bảng sau đây trình bày một số đặc tính quan trọng nhất của mạch khuếch đại không đảo dùng khuếch đại thuật toán

Hệ số khuếch đại điện áp	$V = 1 + \frac{R_2}{R_1}$
Điện trở ngõ vào	$r_e' = R_{GL}$
Điện trở ngõ ra	$r_a' = r_a \frac{V}{V_o}$

2.2 Thực hành lắp mạch khuếch đại không đảo

2.2.1 Giới thiệu

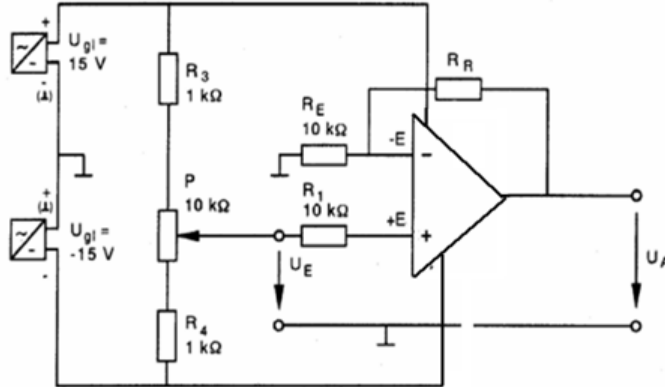
Điện áp ngõ vào và ngõ ra của mạch khuếch đại không đảo có cực tính giống nhau, đối với điện áp xoay chiều thì chúng cùng pha nhau. Như trong hình 2.8 cho thấy điện áp U_E đặt vào ngõ vào không đảo $+E$ V_i trong vùng khuếch đại, sai biệt điện áp giữa hai ngõ vào là 0 nên điện áp vào cũng xem như đặt lên ngõ vào $-E$. Hệ số khuếch đại được tính theo công thức sau :

$$v = 1 + \frac{R_R}{R_E} = \frac{U_A}{U_E}$$

2.2.2 Mục đích thí nghiệm

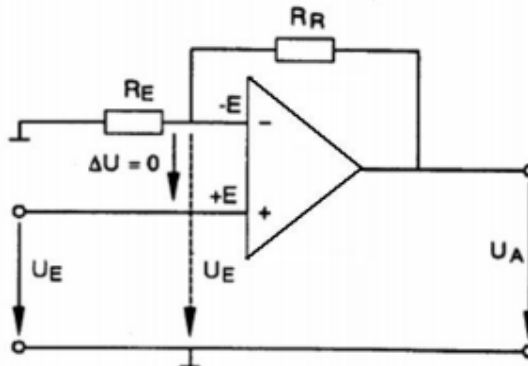
Biểu diễn bằng đồ thị quan hệ giữa điện áp ra với điện áp vào tại các điện trở hồi tiếp khác nhau

2.2.3 Trình tự thí nghiệm



Hình 2.8 Mô hình thí nghiệm mạch khuếch đại không đảo

Bước 1: Ráp mạch điện theo sơ đồ hình 2.8. Dùng VOM đo điện áp vào U_E , điện áp ra U_A tại các giá trị điện trở hồi tiếp R_R khác nhau như trong bảng trên



Hình 2.9

Bước 2: Ghi các giá trị đo được vào hình 2.9 và vẽ đồ thị biểu diễn quan hệ giữa điện áp ra U_A với điện áp vào U_E và điện trở hồi tiếp R_R vào hình 2.2.3

2.2.4 Báo cáo thực hành

Hệ số khuếch đại được xác định bởi linh kiện nào ?

Trả lời :

.....
.....
.....

Điện áp ra U_A là bao nhiêu khi $R_R = 47 \Omega$, $R_E = 10 \text{ K}\Omega$, $U_E = 2 \text{ V}$

Trả lời :

.....

.....
.....
Cực tính giữa điện áp vào UE đối với điện áp ra UA như thế nào ?

Trả lời :
.....
.....
.....

3. Mạch cộng

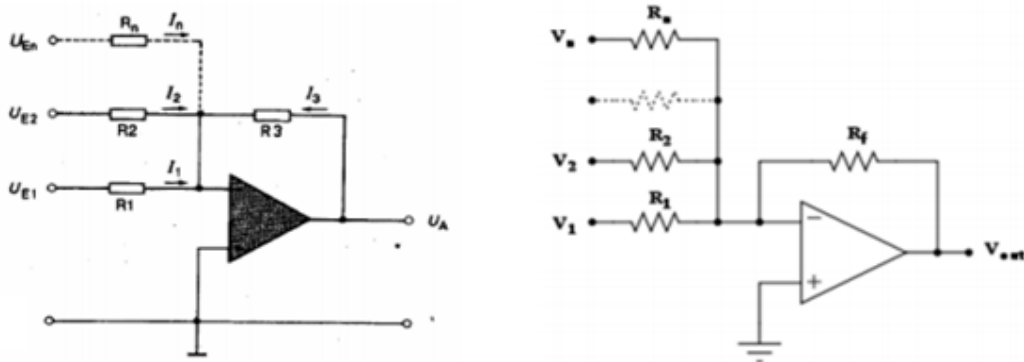
3.1 Nguyên lý hoạt động của mạch cộng

Mạch khuếch đại đảo có thể khuếch đại và cộng nhiều nguồn điện áp đặt ở ngõ vào. Hình 2.9 trình bày một mạch cộng dùng khuếch đại đảo với hai điện áp ngõ vào (có thể nhiều hơn nếu cần thiết). Trong trường hợp khuếch đại đảo, ngõ vào E- được xem như là điểm masse giả. Do đó ta có quan hệ sau:

$$I_1 + I_2 = -I_3$$

Hoặc

$$\frac{U_{E1}}{R_1} + \frac{U_{E2}}{R_2} = -\frac{U_A}{R_3}$$



Hình 2.10 Sơ đồ mạch cộng

Suy ra giá trị của UA

$$-U_A = \frac{R_3}{R_1} \cdot U_{E1} + \frac{R_3}{R_2} \cdot U_{E2}$$

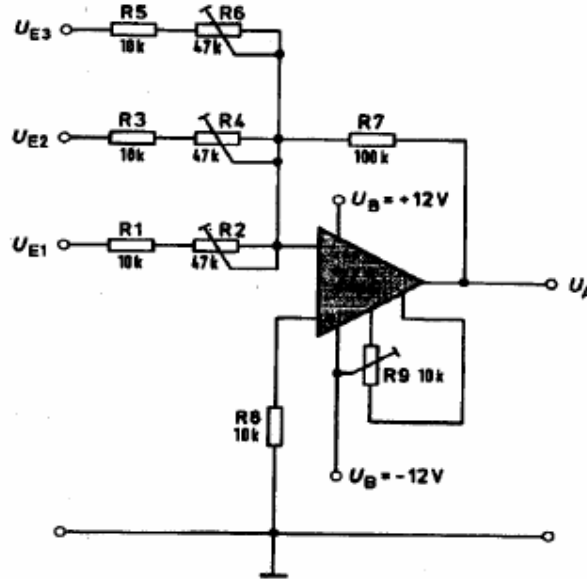
Nếu chọn $R_1 = R_2 = R$, phương trình trên trở thành

$$-U_A = \frac{R_3}{R} \cdot (U_{E1} + U_{E2}) = V \cdot (U_{E1} + U_{E2})$$

Kết quả trên cho thấy điện áp ra UA tỉ lệ với tổng số của hai điện áp vào và V là hệ số khuếch đại của mạch cộng, dấu trừ chứng tỏ mạch có góc pha $\phi = 180^\circ$. Trường hợp tổng quát

$$-U_A = \frac{R_3}{R_1} \cdot U_{E1} + \frac{R_3}{R_2} \cdot U_{E2} + \dots + \frac{R_3}{R_n} \cdot U_{En}$$

Ứng dụng:



Hình 2.11 Mạch cộng có hệ số khuếch đại thay đổi được

Hình 2.11 trình bày sơ đồ mạch cộng điều chỉnh được, với hệ số khuếch đại của từng ngõ vào điều chỉnh được từ $V = 2$ đến $V = 10$, điện áp ra được tính như sau:

$$-U_A = \frac{R_7}{R_1 + R_2} \cdot U_{E1} + \frac{R_7}{R_3 + R_4} \cdot U_{E2} + \frac{R_7}{R_5 + R_6} \cdot U_{E3}$$

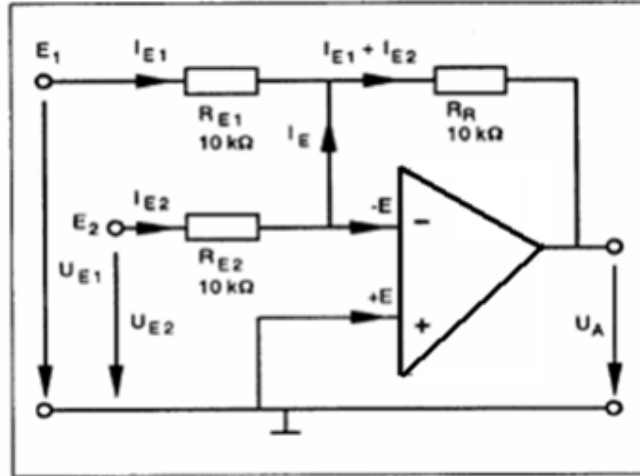
Các biến trở tinh chỉnh R2, R4 và R6 dùng để bảo đảm độ chính xác của mạch, điều kiện cần thiết là điện trở trong của các nguồn điện áp vào phải rất nhỏ, nếu không phải sử dụng thêm ở ngõ vào các mạch phối hợp trở kháng sẽ đề cập sau. R4 chỉnh điện áp offset và R8 có tác dụng bù sai số gây ra bởi dòng phân cực ngõ vào.

3.2 Thực hành mạch cộng

3.2.1 Giới thiệu

Mạch cộng có khả năng cộng các điện áp tương tự có dấu với nhau Về nguyên tắc mạch cộng có thể được tạo nên từ các điện trở. Tuy nhiên, khuyết điểm của phương pháp này là các điện trở ngõ có ảnh hưởng lẫn nhau

Hình 2.12 trình bày sơ đồ mạch cộng hai điện áp UE1 và UE2 Trong trường hợp chỉ có điện áp UE1, lúc này chức năng của mạch chính là khuếch đại đảo



Hình 2.12 Sơ đồ thực hành mạch cộng

$$v = -\frac{R_R}{R_{E1}} = -1$$

Nếu nối ngõ vào E2 xuống masse, đặc tính mạch khuếch đại đảo vẫn không thay đổi. Do tại E là masse nên điện áp rơi ở ngõ vào bằng 0, suy ra dòng vào $I_{E2} = 0$

Khi tại $E1 = 1 \text{ V}$, tại $E2 = 3 \text{ V}$, các dòng tương ứng lúc này là

$$I_{E1} = 0,1 \text{ mA}; I_{E2} = 0,3 \text{ mA}$$

Hai dòng này phải chảy ngang qua điện trở hồi tiếp R_R , điện áp ra U_A là

$$U_A = -(I_{E1} + I_{E2}) \cdot R_R = -(0,1 \text{ mA} + 0,3 \text{ mA}) \cdot 10 \text{ K}\Omega = -4 \text{ V}$$

Tổng các dòng điện vào cũng chính là tổng các điện áp ngõ vào. Một điểm cần lưu ý là do đặc tính đảo pha dấu sẽ thay đổi điều này được khắc phục bằng cách thêm một mạch đảo

Nếu một trong hai điện áp vào có giá trị âm thì dòng điện vào sẽ đảo chiều, một dòng điện vào sẽ trừ với dòng điện ở ngõ vào khác. Do đó, chỉ có dòng sai biệt chảy qua điện trở hồi tiếp và điện áp ra cũng chỉ là điện áp sai biệt giữa các ngõ vào

Số lượng ngõ vào có thể là bất kỳ và điện áp ra luôn là tổng của tất cả điện áp vào Công thức tổng quát tính điện áp ra

$$U_A = -R_R \left(\frac{U_{E1}}{R_{E1}} + \frac{U_{E2}}{R_{E2}} + \dots + \frac{U_{En}}{R_{En}} \right)$$

Với $R_{E1} = R_{E2} = \dots = R_{En}$, suy ra :

$$U_A = -\frac{R_R}{R_E} (U_{E1} + U_{E2} + \dots + U_{En})$$

Với $R_E = R_R$, suy ra :

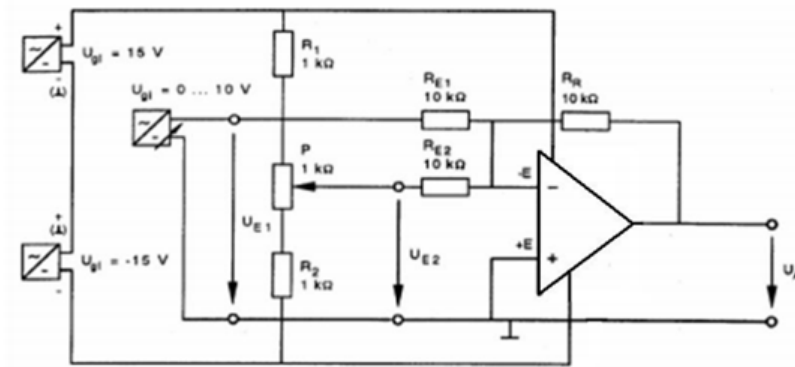
$$U_A = - (U_{E1} + U_{E2} + \dots + U_{En})$$

3.2.2 Mục đích thí nghiệm

Dùng phép đo khảo sát một mạch cộng dùng op – amp

3.2.3 Trình tự thí nghiệm

Bước 1: Ráp mạch điện theo sơ đồ hình 2.13. Tại điện áp vào $U_{E2} = 2 \text{ V}$, thay đổi U_{E1} theo bảng 2.1. Dùng VOM đo điện áp ra U_A tương ứng. Lặp lại các thao tác trên với $U_E = - 2 \text{ V}$



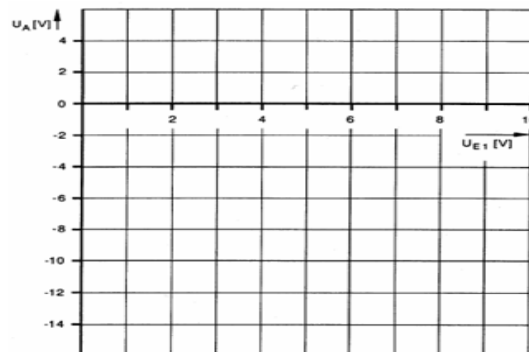
Hình 2.13

Bảng 2.1

$U_{E1} \text{ [V]}$	0	2	4	6	8	10
$U_A \text{ [V]}$ bei $U_{E2} = 2 \text{ V}$						
$U_A \text{ [V]}$ bei $U_{E2} = -2 \text{ V}$						

Bước 2: Ghi các kết quả đo được vào bảng 2.1 và vẽ đồ thị quan hệ giữa điện áp ra U_A với điện áp vào U_{E1} ($U_A = f(U_{E1})$) vào hình 2.14

$R_{E2} = 10 \text{ K}$



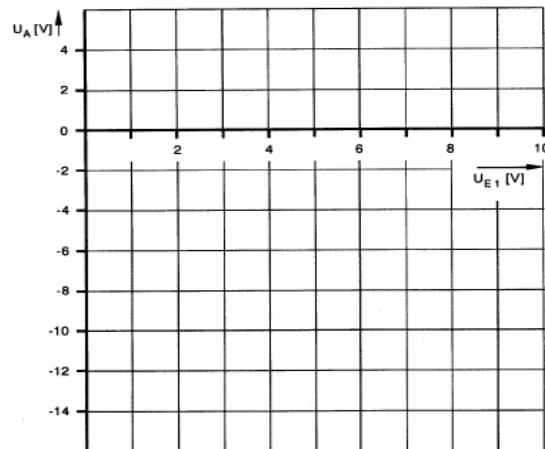
Hình 2.14

Bước 3: Cuối cùng, lặp lại các bước trên khi thay điện trở ngõ vào $R_{E1} = 4,7 \text{ K}$. Ghi điện áp ra U_A vào bảng 2.2 và vẽ các đồ thị vào hình 2.13

$R_{E1} = 4.7 \text{ K}$

Bảng 2.2

U_{E1} [V]	0	2	4	6	8	10
U_A [V] bei $U_{E2} = 2$ V						
U_A [V] bei $U_{E2} = -2$ V						



Hình 2.13

3.2.4 Báo cáo thực hành

1. Dòng vào I_{E1} và I_{E2} phải chảy qua điện trở nào ?

Trả lời :

.....
.....
.....

Mạch có chức năng gì khi chỉ có một ngõ vào ?

Trả lời :

.....
.....
.....

2. Điện áp ra như thế nào khi có một điện áp vào dương và điện áp vào khác âm ?

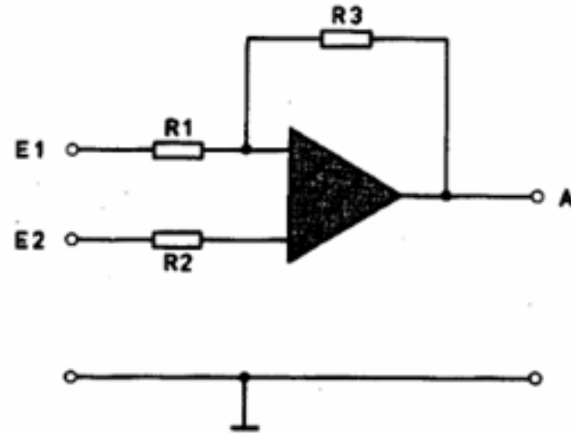
Trả lời :

.....
.....
.....

4. Mạch trừ

4.1 Nguyên lý hoạt động của mạch trừ

Mạch trừ là sự kết hợp giữa mạch khuếch đại đảo với mạch khuếch đại đo lường (không đảo) hình 2.14 trình bày sơ đồ mạch của mạch trừ



Hình 2.14 Sơ đồ mạch trừ

Giả sử ngõ vào E2 là masse và điện áp vào đặt lên E1, theo kết quả của mạch khuếch đại đảo, ta được

$$U_A = -\frac{R_3}{R_1} \cdot U_{E1}$$

Giả sử E1 là masse và điện áp vào đặt lên E2, theo kết quả của mạch khuếch đại không đảo ta có

$$U_A = 1 + \frac{R_3}{R_1} \cdot U_{E2}$$

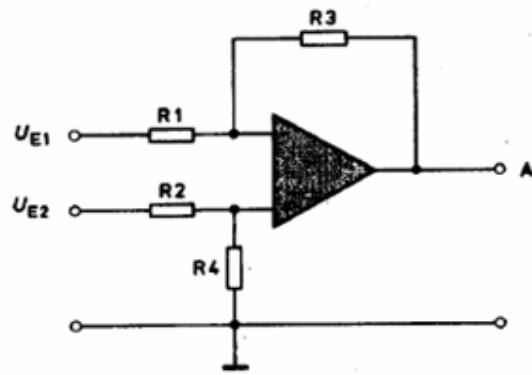
Nếu cả hai E1 và E2 đều là ngõ vào, suy ra:

$$U_A = 1 + \frac{R_3}{R_1} \cdot U_{E2} - \frac{R_3}{R_1} \cdot U_{E1}$$

Như vậy, điện áp ra tỉ lệ với hiệu số của 2 điện áp vào U_{E1} và U_{E2} nhưng với hai hệ số khuếch đại khác nhau.

Mạch được hiệu chỉnh lại bằng cách giảm thành phần điện áp vào U_{E2} với cầu phân áp gồm hai điện trở R2 và R4 (hình 2.15). Lúc này điện áp tại ngõ vào E+ là

$$U_{E+} = U_{E2} \cdot \frac{R_4}{R_2 + R_4}$$



Hình 2.15 Mạch trừ đã hiệu chỉnh

Suy ra:

$$U_A = 1 + \frac{R_3}{R_1} \cdot \frac{R_4}{R_2 + R_4} \cdot U_{E2} - \frac{R_3}{R_1} \cdot U_{E1}$$

Chọn $R_2 = R_1$; $R_4 = R_3$, phương trình trở thành

$$U_A = \frac{R_3}{R_1} \cdot U_{E2} - \frac{R_3}{R_1} \cdot U_{E1}$$

$$U_A = \frac{R_3}{R_1} \cdot (U_{E2} - U_{E1})$$

Với hệ số khuếch đại của mạch trừ là

$$\frac{R_3}{R_1}$$

4.2 Thực hành mạch trừ

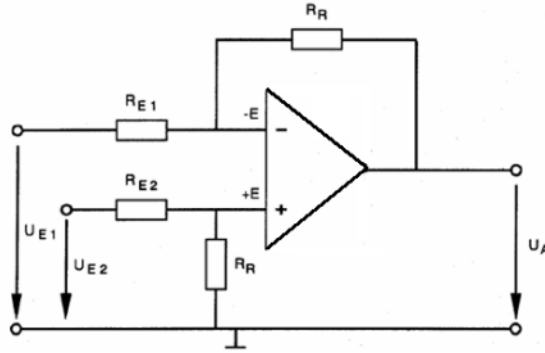
4.2.1 Tổng quan

- Khuếch đại vi sai chính là mạch trừ có hệ số khuếch đại khác 1
- Cả hai điện áp ngõ vào được khuếch đại với hệ số giống nhau
- Hệ số nén tín hiệu đồng pha chỉ tốt khi hai hệ số khuếch đại bằng nhau. Hệ số nén tín hiệu đồng pha G được tính như sau :

$$G = 20 \log \frac{V}{V_{\text{đpha}}} \text{ dB}$$

Đối với vi mạch μA 741, hệ số này vào khoảng 90 dB

Trong trường hợp mạch trừ



Hình 2.16

$R_{E1} = R_{E2}$ và $R_3 = R_R$

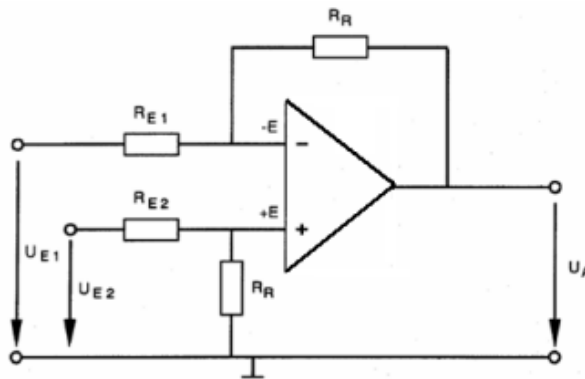
Điện áp ngõ ra U_A :

$$U_A = U_{E2} \cdot \frac{R_R}{R_E + R_R} \cdot \frac{R_E + R_R}{R_E} - U_{E1} \cdot \frac{R_R}{R_E}$$

$$U_A = (U_{E2} - U_{E1}) \cdot \frac{R_R}{R_E}$$

Chỉ khi nào điện trở R_R và hai điện trở ngõ vào R_E bằng nhau thì sai biệt điện áp vào mới được khuếch đại với hệ số là R_R chia cho R_E

Mạch khuếch đại vi sai dùng op – amp được ứng dụng trong các mạch khuếch đại đo lường



Hình 2.17

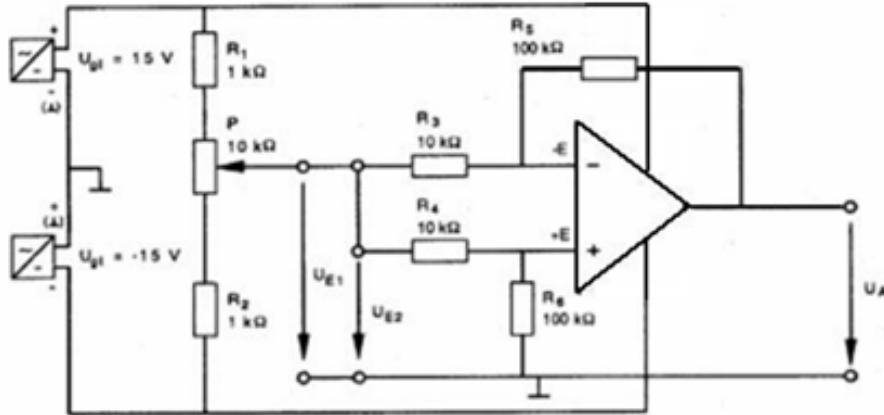
4.2.2 Mục đích thí nghiệm

Dùng thiết bị đo khảo sát hệ số nén tín hiệu đồng pha của mạch khuếch đại vi sai

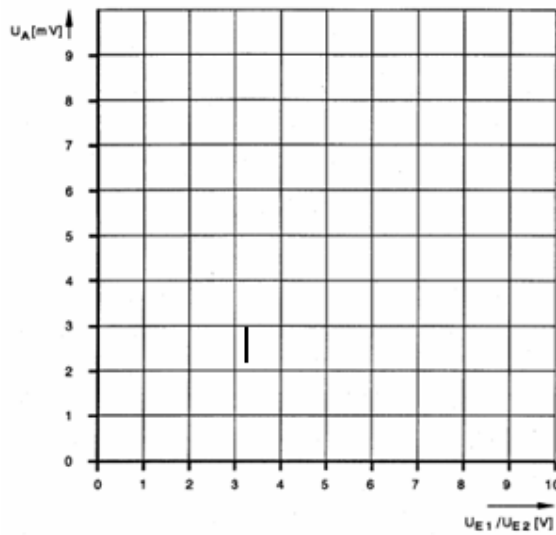
4.2.3 Trình tự thí nghiệm

- Ráp mạch điện theo sơ đồ ở hình 2.18. Các điện áp vào U_{E1} và U_{E2} được chỉnh bằng biến trở P theo bảng 2.3. Đo điện áp ra U_A tương ứng và ghi

kết quả vào hình 2.17. Vẽ đồ thị quan hệ giữa điện áp ra U_A với các điện áp vào U_{E1} và U_{E2} vào hình 2.19

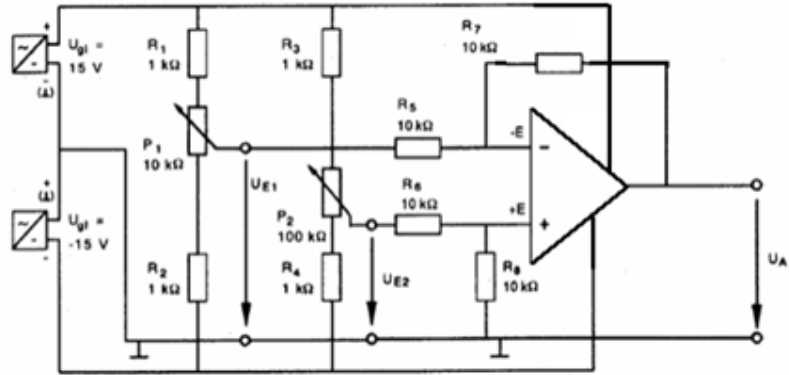


Hình 2.18



Hình 2.19

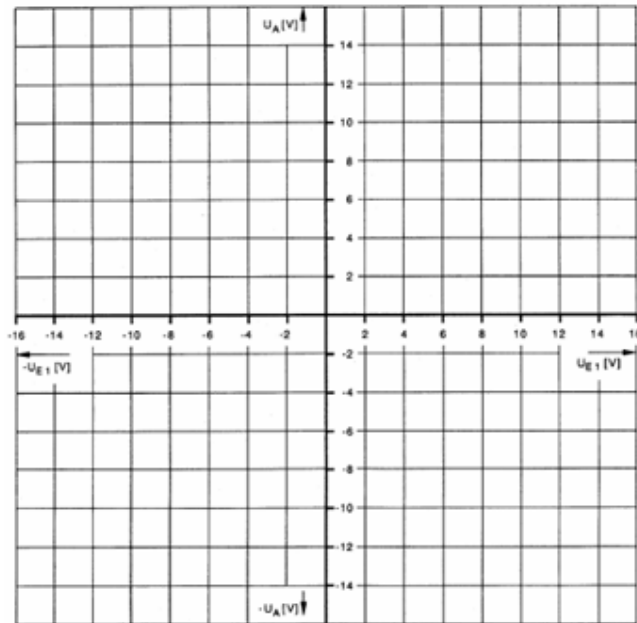
Bước 2: Cuối cùng, ráp mạch điện có sơ đồ ở hình 2.20 . Đo điện áp ra U_A tương ứng với các giá trị khác nhau của hai điện áp vào U_{E1} và U_{E2} theo bảng 2.3. Ghi kết quả đo vào bảng 2.4. và vẽ đồ thị quan hệ giữa điện áp ra U_A với các điện áp vào U_{E1} và U_{E2} vào hình 2.21



Hình 2.20

Bảng 2.3

U_{E1} [V]*	-10	-6	-2	+2	+6	+10
U_A [V] bei $U_{E2} = -4$ V						
U_A [V] bei $U_{E2} = 0$ V						
U_A [V] bei $U_{E2} = 4$ V						



Hình 2.21

4.1.4 Báo cáo thực hành

Câu hỏi 1 : Điều kiện nào tăng chất lượng hệ số nén tín hiệu đồng pha ?

Trả lời :

.....

.....
Câu hỏi 2 : Mạch khuếch đại vi sai giống mạch gì ?

Trả lời :

.....
.....
.....

Câu hỏi 3 : Điện áp ra như thế nào khi điện áp điều khiển các ngõ vào giống nhau ?

Trả lời :

.....
.....
.....

5. Mạch nhân

Muốn thực hiện phép nhân ta suy biến từ phép cộng.

Thí dụ: $8 \times 2 = 8 + 8$

Tổng quát: $m \times n = m + m + \dots + m$

6. Mạch chia

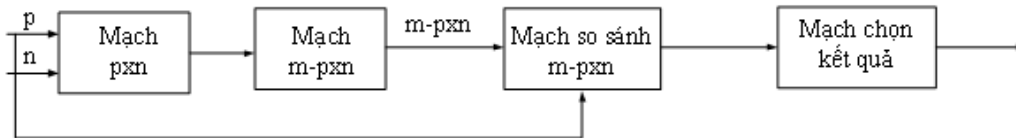
Muốn thực hiện phép chia ta suy biến từ phép trừ

Thí dụ: $8 : 2 = 4$

Các bước thực hiện: dò 4×2 xem vừa gần với 8 không?. Rồi lấy kết quả trừ cho 8 xem phải nhỏ hơn 2 thì dừng.

Tổng quát: $m : n = p$

Các bước thực hiện: dò $p \times n$ xem sao cho $m - p \times n < n$ suy ra p chính là kết quả.



7. Mạch khuếch đại vi sai

7.1 Giới thiệu

Khuếch đại vi sai là mạch khuếch đại gồm hai transistor có cực phát ghép chung, mạch có 2 ngõ vào đó là 2 cực nền, chênh lệch điện áp giữa 2 cực nền là điện áp vào vi sai, tín hiệu ra có thể là đơn cực (điện áp từ một trong hai cực thu so với masse) hoặc vi sai (chênh lệch điện áp giữa hai cực thu). Một mạch khuếch đại vi sai lý tưởng có điện áp ra bằng 0 khi điện áp vi sai ở ngõ

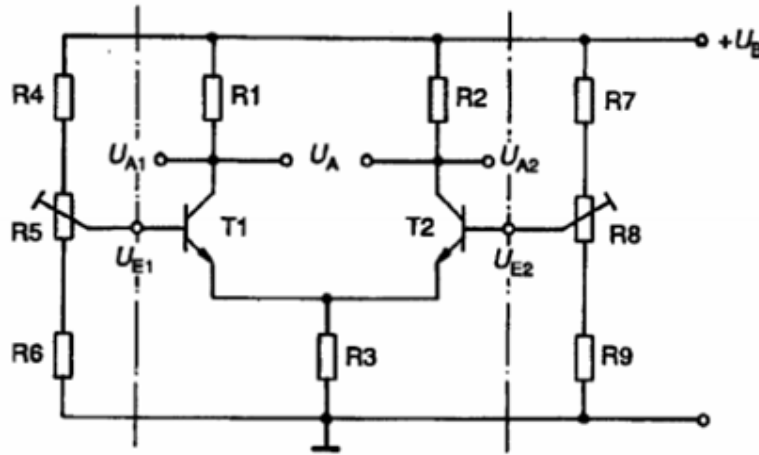
vào bằng 0, mạch khuếch đại vi sai được khảo sát ở hai chế độ: Chế độ khuếch đại vi sai và chế độ khuếch đại đồng pha.

7.2 Chế độ vi sai

Hình 2.22 trình bày sơ đồ một mạch khuếch đại vi sai đơn giản, điện áp đặt lên hai ngõ vào được cung cấp từ hai cầu phân áp.

Trước tiên chỉnh hai biến trở R5 và R8 sao cho $U_{E1} = U_{E2}$, do cấu tạo đối xứng nên dẫn đến kết quả là $U_{BE}(T1)$ cũng bằng với $U_{BE}(T2)$, dòng điện cực thu $I_C(T1) = I_C(T2)$ và $U_{A1} = U_{A2}$, suy ra chênh lệch điện áp U_A giữa hai cực thu bằng 0.

$$U_A = U_{A1} - U_{A2} = 0 \text{ V}$$



Hình 2.22 Sơ đồ mạch khuếch đại vi sai

Bây giờ chỉnh R5 sao cho U_{E1} giảm xuống, dẫn đến $U_{BE}(T1)$ và $I_C(T1)$ cũng giảm xuống, điện áp rơi trên điện trở R1 giảm làm cho U_{A1} tăng lên. Do đó, giữa ΔU_{E1} và ΔU_{A1} tồn tại một góc lệch pha $\phi = 180^\circ$. Đồng thời với việc giảm nhỏ điện áp ngõ vào U_{E1} sẽ làm giảm dòng $I_E(T1)$ và điện áp rơi trên điện trở chung của hai cực phát R3, dẫn đến $U_{BE}(T2)$, dòng $I_C(T2)$ và điện áp rơi trên R2 cũng tăng theo, kết quả là U_{A2} giảm. Như vậy biến thiên của U_{E1} và U_{A2} đồng pha với nhau ($\phi = 0$).

Những lý luận ở trên càng chính xác khi dòng qua R3 được giữ ở một trị số cố định, điều này trên thực tế được thực hiện bằng cách thay R3 bằng một nguồn dòng điện, khi đó:

$$I_E(T1) + I_E(T2) = \text{hằng số}$$

Vì vậy, biến thiên của hai dòng cực phát luôn bằng nhau và bù trừ cho nhau, tương tự như thế đối với ΔU_{A1} và ΔU_{A2} . Suy ra chênh lệch điện áp giữa hai cực thu U_A có giá trị được tính theo biểu thức sau:

$$U_A = 2 \cdot \Delta U_{A1} = 2 \cdot \Delta U_{A2}$$

Kết quả nhận được tương tự khi UE1 được giữ cố định và UA2 thay đổi, góc lệch pha giữa UE2 với UA2 là 180^0 và với UA1 là 0^0 . Hệ số khuếch đại điện áp được tính như sau: UE1 thay đổi, UE2 cố định

$$V = \frac{\Delta U_A}{\Delta U_{E1}} = \frac{2 \cdot \Delta U_{A1}}{\Delta U_{E1}} = \frac{2 \cdot \Delta U_{A2}}{\Delta U_{E1}}$$

UE2 thay đổi, UE1 cố định

$$V = \frac{\Delta U_A}{\Delta U_{E2}} = \frac{2 \cdot \Delta U_{A1}}{\Delta U_{E2}} = \frac{2 \cdot \Delta U_{A2}}{\Delta U_{E2}}$$

Gọi UD là điện áp sai biệt ở hai ngõ vào

$$UD = UE1 - UE2$$

Và VD là hệ số khuếch đại vi sai của mạch

$$V_D = \frac{\Delta U_A}{\Delta U_D}$$

Hệ số khuếch đại này có giá trị gần bằng với hệ số khuếch đại mạch cực phát chung đối với tín hiệu một chiều cũng như xoay chiều

7.3 Chế độ đồng pha

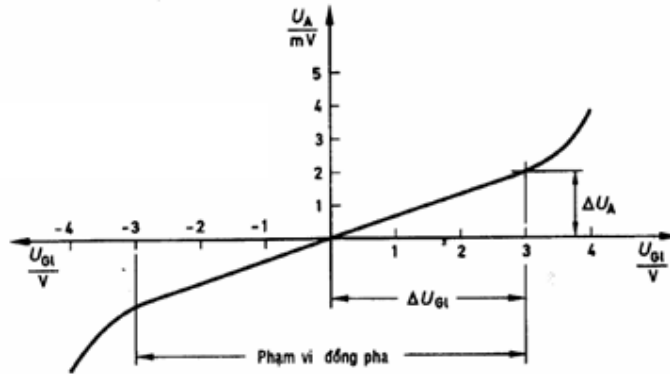
Điện áp vi sai UA ở ngõ ra của mạch khuếch đại vi sai lý tưởng luôn bằng 0 mặc dù UE1 và UE2 thay đổi nhưng luôn bảo đảm quan hệ UE1 = UE2. Nhưng trên thực tế điện áp ra này của mạch vẫn phụ thuộc theo giá trị của các điện áp vào theo biểu thức

$$V_{GL} = \frac{\Delta U_A}{\Delta U_{GL}}$$

Trong đó: VGL là hệ số khuếch đại đồng pha, $\Delta U_{GL} = \Delta UE1 = \Delta UE2$

Như đã biết khi nhiệt độ môi trường thay đổi, điện áp UBE của các transistor cũng thay đổi khoảng từ 2...3 mV/0K và làm cho vị trí điểm làm việc của mạch khuếch đại cũng thay đổi theo.

Trong mạch khuếch đại vi sai do thông số các transistor rất giống nhau và các transistor này lại được đặt rất gần nhau nên có thể xem như tác động của nhiệt độ lên chúng là như nhau, kết quả là điện áp UA ở ngõ ra luôn bằng 0 (điểm làm việc hầu như không bị ảnh hưởng theo nhiệt độ). Đây cũng là một ưu điểm của mạch khuếch đại vi sai so với các loại mạch khuếch đại khác. Hình 2.17 cho thấy biến thiên điện áp ra của mạch khuếch đại vi sai thực tế xét ở chế độ đồng pha



Hình 2.23 Đặc tính truyền ở chế độ đồng pha

Để đánh giá chất lượng của mạch khuếch đại vi sai người ta dựa trên một hệ số gọi là hệ số nén tín hiệu đồng pha G gọi là CMRR (common mode rejection ratio)

$$G = \frac{V_D}{V_{GL}}$$

Mạch khuếch đại vi sai càng tốt khi G càng lớn, thường trị số của G vào khoảng 10.000 (80 dB). Có nghĩa là mạch khuếch đại vi sai chỉ khuếch đại thành phần điện áp sai biệt giữa hai ngõ vào

Ví dụ: Một mạch khuếch đại vi sai có $G = 80$ dB, để nhận được ở ngõ ra một lượng ΔU_A như nhau thì điện áp sai biệt ΔU_D phải là bao nhiêu khi $\Delta U_{GL} = 2$ V ?

$$G = \frac{V_D}{V_{GL}} = \frac{\Delta U_A / \Delta U_D}{\Delta U_A / \Delta U_{GL}} = \frac{\Delta U_{GL}}{\Delta U_D}$$

$$\Delta U_D = \frac{\Delta U_{GL}}{10.000} = 0,2 \text{ mV}$$

7.4 Thực hành mạch khuếch đại vi sai

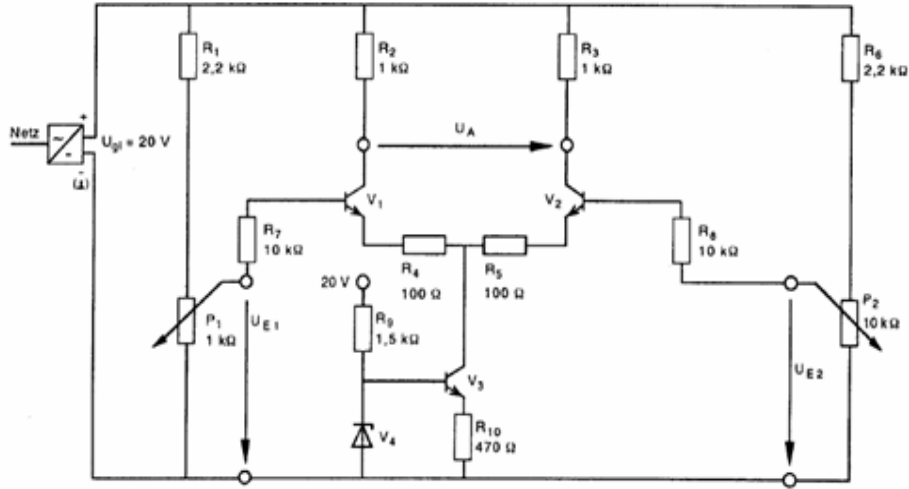
7.4.1 Tổng quan

Khuếch đại vi sai chỉ khuếch đại điện áp sai biệt giữa hai ngõ vào. Điện áp ra sẽ bằng 0 nếu điện áp tại hai ngõ vào bằng nhau. Về cơ bản khuếch đại vi sai giống như tầng đảo pha ghép cực phát. Tuy nhiên, điện trở cực phát được thay bằng một transistor đóng vai trò một nguồn dòng điện. Do đó, tổng hai dòng cực phát của hai transistor ghép cực phát là hằng số. Vì vậy lượng biến thiên hai dòng cực phát luôn bằng nhau nhưng ngược chiều

Mục đích

Khảo sát đặc tính của khuếch đại vi sai khi hai ngõ vào là điện áp một chiều và trường hợp thứ hai là điện áp một chiều có cộng thêm thành phần xoay chiều

7.4.2 Trình tự thí nghiệm



Hình 2.24

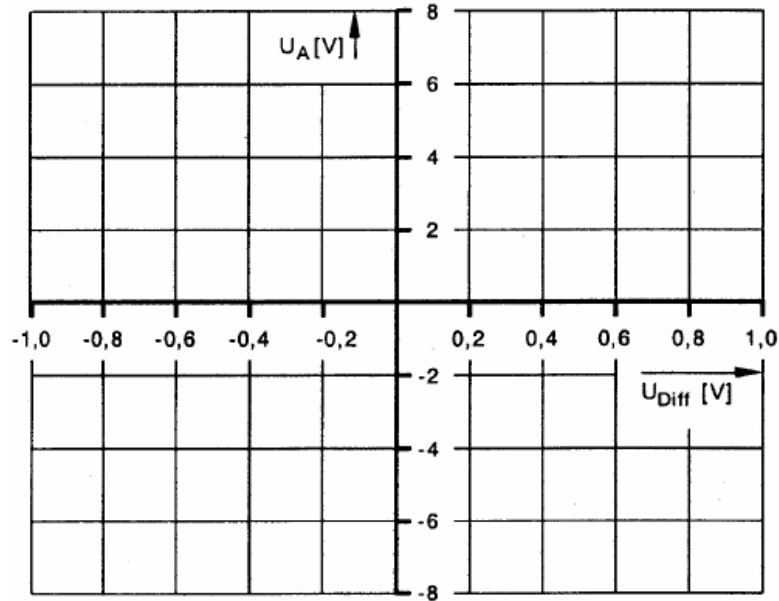
- Đặt lên ngõ vào của sơ đồ một điện áp một chiều $U_{gl} = 20\text{ V}$. Chính biến trở P2 sao cho $U_{E2} = 5,5\text{ V}$ và giữ nguyên giá trị này
- Tiếp theo, thay đổi U_{E1} theo từng cấp. Ghi lại điện áp ra vào bảng 2.4
- Tính điện áp sai biệt ngõ vào $U_{E\text{Diff}} = U_{E1} - U_{E2}$ và ghi giá trị này vào bảng 2.4
- Chính $U_{E1} = 5,5\text{ V}$ và giữ nguyên giá trị này. Thay đổi điện áp U_{E2} theo từng cấp. Ghi lại điện áp ra tương ứng vào bảng 2.5
- Lại tính điện áp sai biệt giữa hai ngõ vào và ghi kết quả vào bảng 2.5
- Vẽ đồ thị quan hệ giữa điện áp với điện áp vi sai giữa hai ngõ vào trong hai trường hợp. Một khi U_{E1} là hằng số và hai khi U_{E2} là hằng số vào hình 2.5

Bảng 2.4 $U_{E1} = 5,5\text{ V}$ cố định

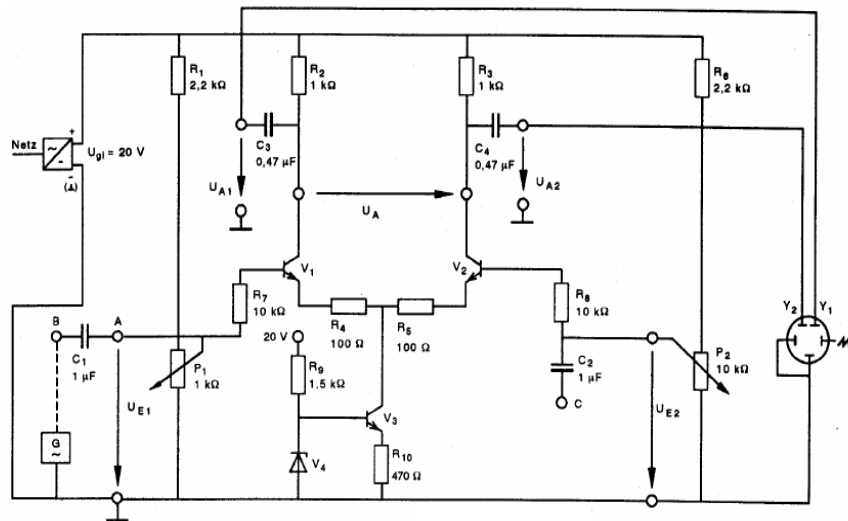
$U_{E1} [\text{V}]$	4,6	4,8	5	5,2	5,5	5,8	6	6,2
$U_A [\text{V}]$								
$U_{E\text{Diff}} [\text{V}]$								

Bảng 2.5 U_{E1} cố định

$U_{E2} [\text{V}]$	4,6	4,8	5	5,2	5,5	5,8	6	6,2
$U_A [\text{V}]$								
$U_{E\text{Diff}} [\text{V}]$								

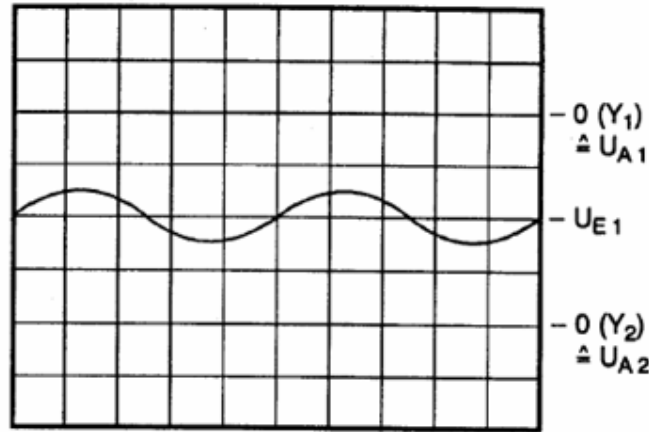


Hình 2.25



Hình 2.26

Phần tiếp theo đây sẽ khảo sát đặc tính động của sơ đồ mạch ở hình 2.26 Trước tiên, chỉnh hai điện áp vào U_{E1} và U_{E2} bằng 5,5 V ($U_A = 0$ V). Trước tiên, công thêm vào U_{E1} một điện áp xoay chiều $U_{ESS} = 0,6$ V; $f = 1$ KHz. Vẽ dạng sóng điện áp ra U_{A1} và U_{A2} vào hình 2.27

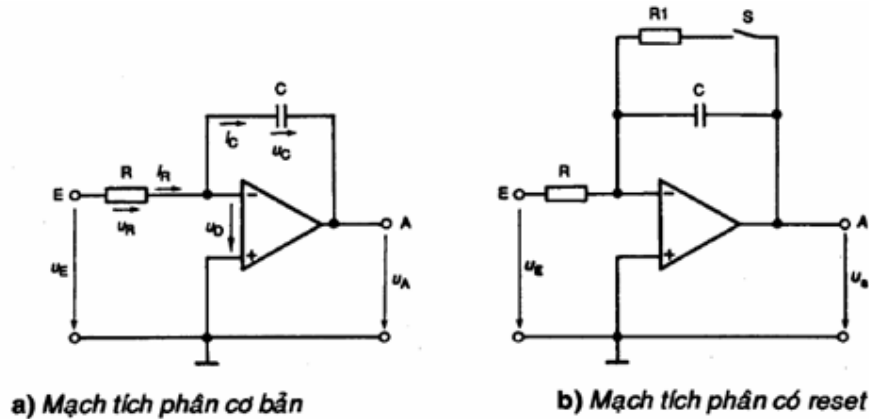


Hình 2.27

8. Mạch tích phân

8.1 Nguyên lý hoạt động

Ở hình 2.28b, mạch tích phân được đặt lại (reset) nhờ tiếp điểm S và điện trở R1, điện tích chứa trong C sẽ phóng qua R1 khi S đóng, R1 hạn chế dòng phóng của C. Giả sử điện tích trong tụ đã phóng hết qua R1, phương trình điện áp ở ngõ vào và ngõ ra được biểu diễn như sau:



Hình 2.28 Sơ đồ mạch tích phân

$$U_E = U_R + U_D$$

$$\text{Và: } U_A = U_D - U_C$$

U_D rất nhỏ xem như bằng 0, phương trình trên trở thành

$$U_E = U_R$$

$$U_C = - U_A$$

Vì dòng vào ngõ $E^- = 0$ nên $i_E = i_R$ và dòng này sẽ nạp vào tụ C, ta có:

$$I_C = i_E = i_R = \frac{U_R}{R} = \frac{U_E}{R}$$

Suy ra điện tích trong tụ C

$$Q = iC \cdot t = iR \cdot t$$

$$\text{Mà: } Q = C \cdot U$$

Nên:

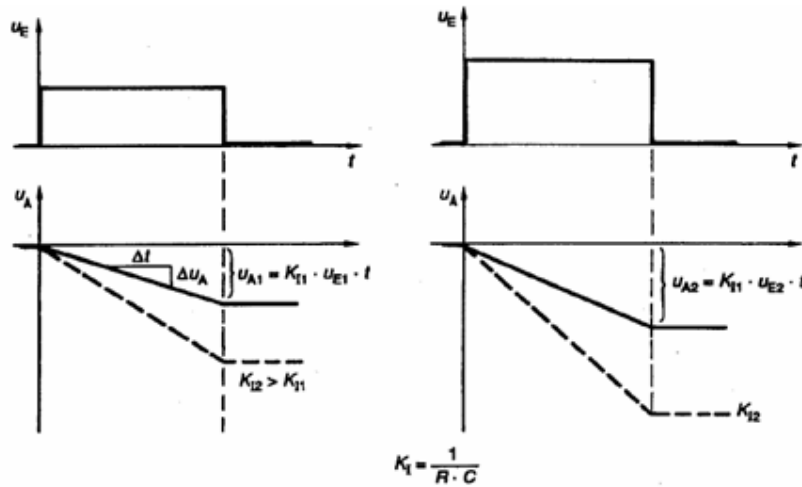
$$u_c = \frac{Q}{C} = \frac{1}{C} \cdot i_c \cdot t = \frac{1}{C} \cdot i_R \cdot t$$

Dòng nạp vào tụ được xác định bởi điện áp vào và điện trở R, do đó:

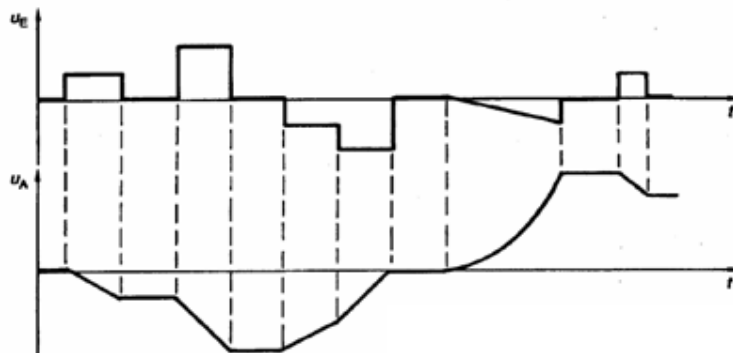
$$u_c = \frac{1}{CR} \cdot u_R \cdot t = \frac{1}{CR} \cdot u_E \cdot t$$

Và điện áp ra của mạch được tính theo biểu thức sau

$$u_A = -\frac{1}{CR} \cdot u_E \cdot t$$



Hình 2.29 Quan hệ giữa điện áp ra với điện áp vào khi K_i thay đổi

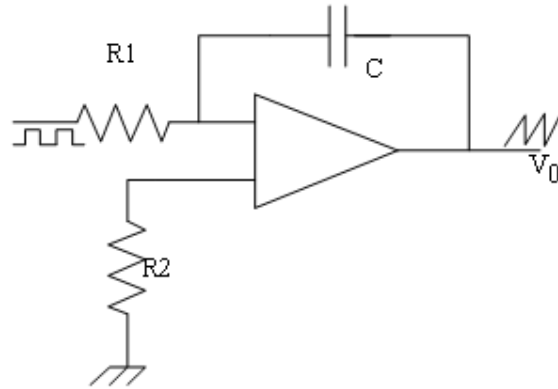


Hình 2.30 Dạng sóng điện áp

Thành phần $1/CR$ là hằng số phụ thuộc vào cấu tạo mạch điện và được ký hiệu là K_i , tích số RC là hằng số thời gian của mạch tích phân ký hiệu là T_i . Hình 2.30 cho thấy ảnh hưởng của K_i và u_E đến điện áp ra.

Từ hình vẽ cho thấy khi RC càng lớn điện áp ra càng tuyến tính và khi điện áp vào càng cao thì tốc độ biến thiên của điện áp ra càng nhanh. Hình 2.30 là dạng sóng của điện áp ra và điện áp vào.

8.2 Ứng dụng mạch tích phân



Nếu cho tín hiệu V_i vào ngõ (-) và mắc hồi tiếp trở về qua tụ C thì tín hiệu lấy ra

$$V_0 = -\frac{1}{RC} \int_{t_1}^{t_2} V_i dt$$

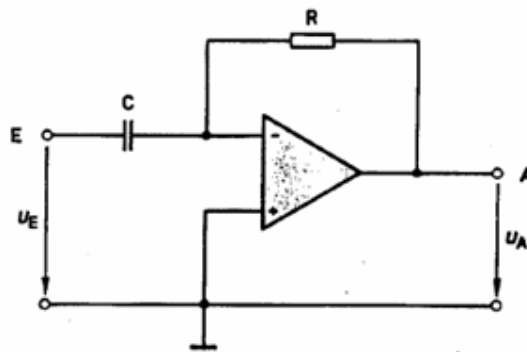
t_1, t_2 : thời điểm đầu và thời điểm đang xét

Nếu ta cho tín hiệu vuông vào ngõ(-) thì ngõ ra ta sẽ được tín hiệu tam giác

9 . Mạch vi phân

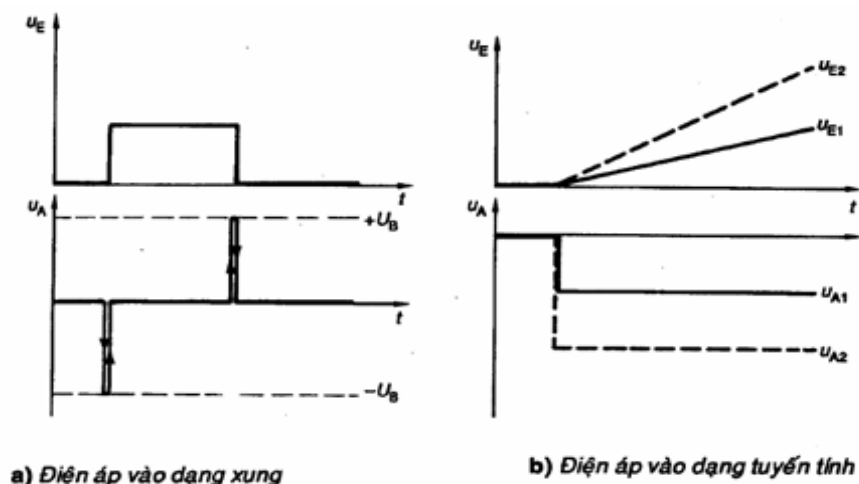
9.1 Nguyên lý hoạt động

Nếu hoán đổi vị trí của R và C ở hình 2.34 với nhau thì mạch sẽ trở thành mạch vi phân, hình 2.21 là sơ đồ cơ bản của mạch vi phân



Hình 2.31 Sơ đồ mạch vi phân

Mạch vi phân ở hình 2.31 có đặc tính tương tự mạch vi phân dùng linh kiện tụ động RC. Hình 2.32 mô tả đặc tính của mạch vi phân tương ứng với điện áp vào có dạng xung và dạng tuyến tính.



Hình 2.32 Dạng điện áp ra với các điện áp vào khác nhau

Nếu đặt ở ngõ vào của mạch một xung điện áp hình chữ nhật U_E , dòng điện nạp vào tụ lúc này chỉ bị giới hạn bởi điện trở trong của nguồn điện áp vào, dòng điện này có giá trị rất lớn và khi chảy ngang qua R sẽ làm cho điện áp ra u_A có giá trị cũng lớn (phụ thuộc vào nguồn cấp điện U_B), khi tụ đã đầy thì điện áp ra lại trở về 0, điện trở trong của nguồn điện áp vào càng nhỏ bề rộng của điện áp ra càng hẹp (hình 2.32)

Nếu điện áp vào có dạng tuyến tính, dòng nạp vào tụ sẽ là hằng số (đồng thời cũng là dòng qua R). Do đó, điện áp ra cũng là hằng số, độ lớn của điện áp ra phụ thuộc vào tốc độ biến thiên của điện áp vào và trị số của RC, RC càng lớn điện áp ra càng lớn

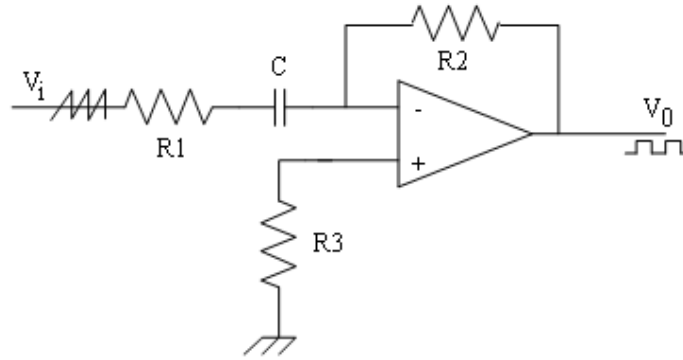
$$u_A = -RC \frac{\Delta u_E}{\Delta t}$$

Hằng số phụ thuộc mạch điện là $K_D = RC$

$$u_A = -K_D \frac{\Delta u_E}{\Delta t}$$

Cả hai mạch tích phân và vi phân là những khối chức năng cơ bản trong kỹ thuật điều khiển tự động

9.2 Ứng dụng mạch vi phân



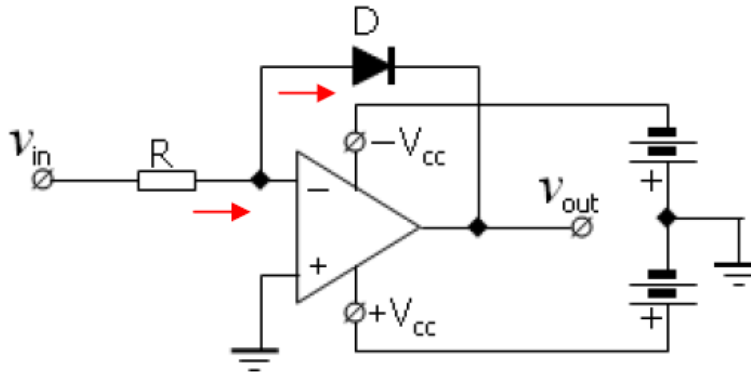
Hình 2.33 Mạch vi phân

Nếu ta cho tín hiệu vào ngõ (-) nối tiếp với tụ C và nhận hồi tiếp qua R2 thì ngõ ra V₀ sẽ được

$$V_0 = -R_2 C_1 \frac{dv_i}{dt}$$

Cụ thể nếu tín hiệu đặt ở ngõ vào có cạnh là tam giác thì sau khi lấy ra sẽ được dạng vuông.

10. Mạch tạo hàm logarit



Hình 2.34: Mạch logarit

Tương tự như mạch tạo hàm mũ. Ta có:

Viết phương trình Kirchoff cho đầu vào v₊:

$$v_+ = 0$$

Viết phương trình Kirchoff cho đầu vào v₋:

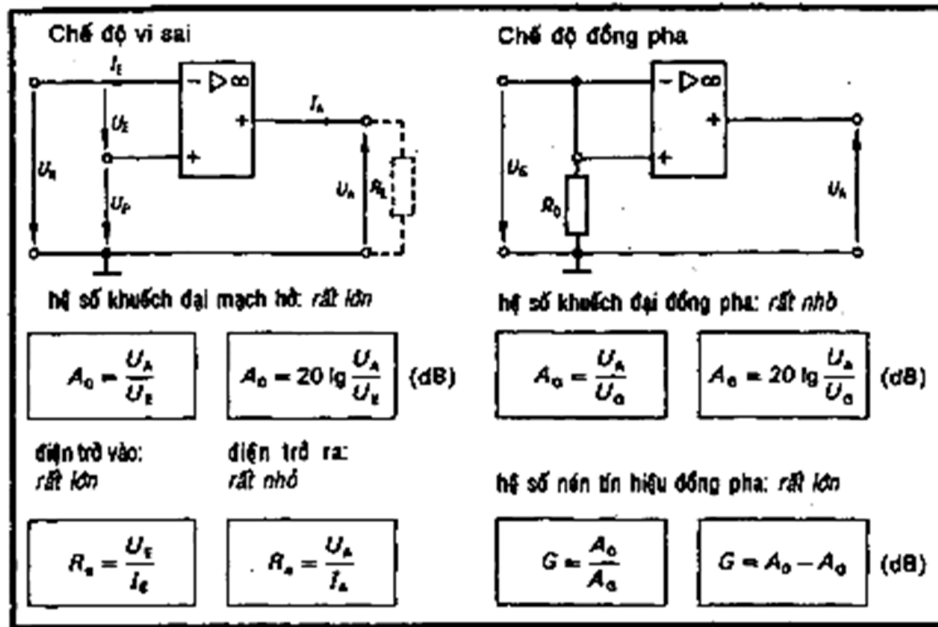
$$\frac{v_{in} - v_-}{R} + I_S \cdot \exp \frac{v_{out} - v_-}{m\phi_T} = 0$$

Cho v₊ = v₋ = 0, Ta có:

$$v_{out} = -m\phi_T \cdot \ln \frac{v_{in}}{RI_S}$$

11. Bài tập thực hành cho học viên

11.1 Thông số khuếch đại thuật toán



Ví dụ:

Một khuếch đại thuật toán có hệ số khuếch đại mạch hở $A_o = 80 \text{ dB}$ và điện áp ra tối đa $U_{\text{max}} = \pm 12 \text{ V}$, Điện áp vào phải là bao nhiêu để điện áp ra đạt cực đại ?

Giải:

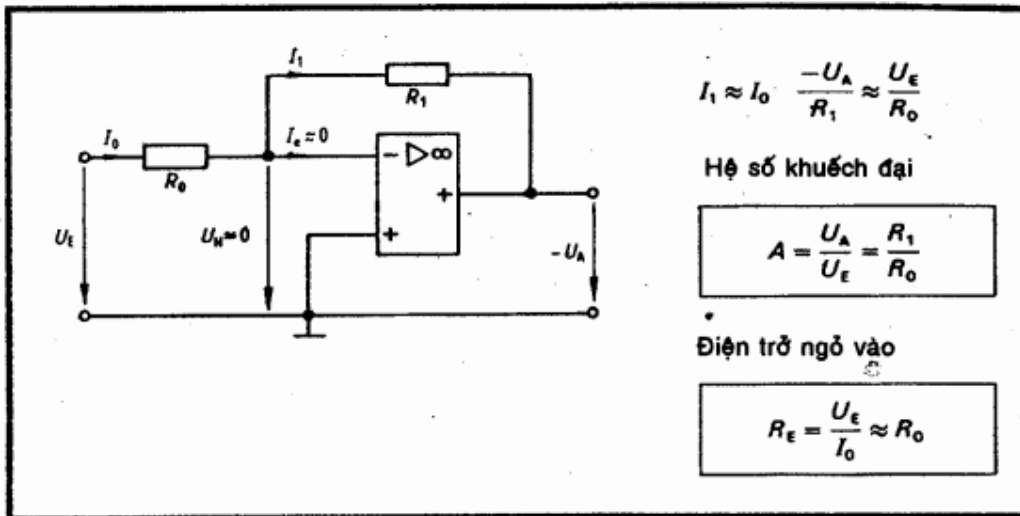
$$A_o = 20 \lg \frac{U_A}{U_E}; \lg \frac{U_A}{U_E} = \frac{A_o}{20}; \frac{U_A}{U_E} = 10^{\frac{A_o}{20}}; U_E = \frac{U_A}{10^{\frac{A_o}{20}}}$$

$$U_E = \frac{12 \text{ V}}{10^{\frac{80}{20}}} = \frac{12 \text{ V}}{10^4} = 1,2 \text{ mV}$$

- Một khuếch đại thuật toán có $A_o = 88 \text{ dB}$, điện áp ra tối đa là 14 V , điện trở vào $R_n = 2 \text{ M}\Omega$.
 - Điện áp vào là bao nhiêu khi điện áp ra cực đại ?
 - Dòng vào khuếch đại thuật toán khi điện áp ra cực đại ?
 - Dòng ra khuếch đại thuật toán khi điện áp ra cực đại ? cho biết tải $R_L = 2 \text{ K}\Omega$ và $R_A = 75 \Omega$.
- Điện áp ra của khuếch đại thuật toán $0,142 \text{ mV}$ tương ứng với điện áp đồng pha ở ngõ vào là $0,9 \text{ mV}$. Tính hệ số khuếch đại đồng pha.

- 3 Khuếch đại thuật toán TBA 222 có: $A_o = 100 \text{ dB}$, $G = 90 \text{ dB}$.
- Hệ số khuếch đại đồng pha là bao nhiêu ? (tính bằng dB)
 - Điện áp ra là bao nhiêu khi điện áp vào đồng pha là 4 V ?
 - Điện áp vào vi sai là bao nhiêu khi điện áp ra giống như câu (b) ?
 - Tính tỉ số U_G/U_E bằng dB và so sánh với hệ số G. Hãy cho biết một công thức tính hệ số G ?

11.2 Mạch khuếch đại đảo



Ví dụ:

Một khuếch đại điện áp một chiều từ 1 V lên 9 V có điện trở vào là 100 KΩ. Tính giá trị các điện trở R_0 và R_1 .

Bài giải :

Điện trở vào của mạch khuếch đại đảo xem như được xác định bởi R_0 , do đó giá trị của $R_0 = 100 \text{ K}\Omega$.

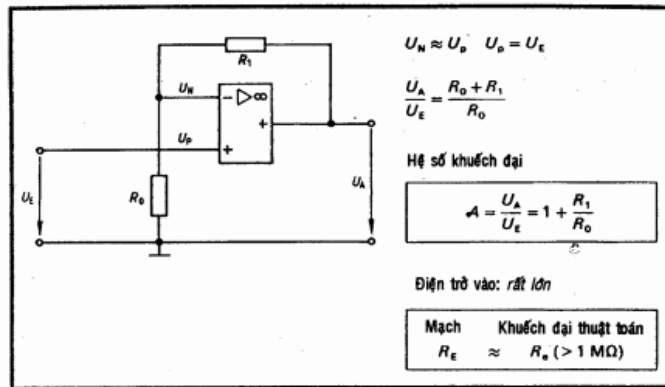
$$\frac{U_A}{U_E} = \frac{R_1}{R_0}$$

$$\frac{U_A}{U_E} = \frac{9 \text{ V}}{1 \text{ V}} = \frac{R_1}{100 \text{ K}\Omega} \Rightarrow R_1 = 9 \cdot 100 \text{ K}\Omega = 900 \text{ K}\Omega$$

- Một mạch khuếch đại đảo có điện trở vào $R_0 = 15 \text{ K}\Omega$, điện trở hồi tiếp $R_1 = 150 \text{ K}\Omega$. Hệ số khuếch đại A của mạch là bao nhiêu ?
- Một mạch khuếch đại đảo có điện trở hồi tiếp $R_1 = 48 \text{ K}\Omega$, để có hệ số khuếch đại $A = 30$ thì điện trở vào phải là bao nhiêu ?

3. Một mạch khuếch đại đảo có $U_E = 4 \text{ V}$, tín hiệu cực đại tương ứng với dòng tải $I_o = 0,25 \text{ mA}$ và điện áp ra $U_A = 12 \text{ V}$. Tìm các điện trở R_0 và R_1 .
4. Một nguồn tín hiệu cung cấp cho ngõ vào của mạch khuếch đại đảo dòng điện là $0,02 \text{ mA}$. Tính U_E và U_A khi $R_0 = 100 \text{ K}\Omega$ và $R_1 = 400 \text{ K}\Omega$.
5. Một mạch khuếch đại đảo có $R_0 = 50 \text{ K}\Omega$; $R_1 = 400 \text{ K}\Omega$ và $U_E = 1,5 \text{ V}$.
 - a) Dòng vào của mạch khuếch đại là bao nhiêu ?
 - b) Điện trở tải R_L là bao nhiêu nếu dòng tải cho phép của mạch là 18 mA ?

11.3 Khuếch đại không đảo



Ví dụ:

Một mạch khuếch đại không đảo có $R_1 = 47 \text{ K}\Omega$ và $R_0 = 22 \text{ K}\Omega$. Hãy tính hệ số khuếch đại điện áp A của mạch

Giải

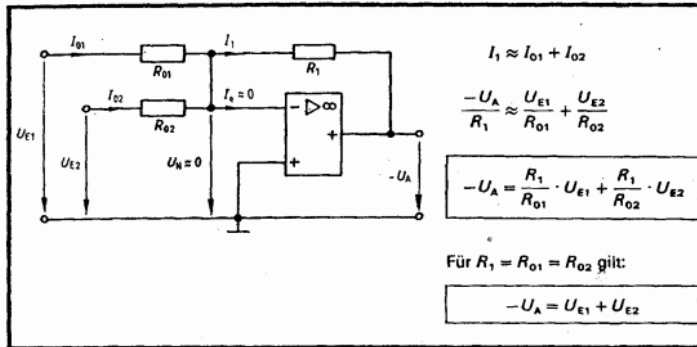
$$A = 1 + \frac{R_1}{R_0} = 1 + \frac{47 \text{ K}\Omega}{22 \text{ K}\Omega}$$

$$A = 3,14$$

- 1 Một mạch khuếch đại không đảo có $R_1 = 120 \text{ K}\Omega$ và $R_0 = 47 \text{ K}\Omega$. Để được điện áp ra là -5 V thì điện áp vào phải là bao nhiêu ?
- 2 Một mạch khuếch đại không đảo làm việc ở phạm vi tuyến tính với điện áp ra bằng hai lần điện áp vào và giá trị biên thiên từ -9 V đến $+9 \text{ V}$, điện trở hồi tiếp $R_1 = 68 \text{ K}\Omega$. Tính:
 - a) Điện trở R_0 .
 - b) Giá trị đỉnh - đỉnh của điện áp vào.

- 3 Một mạch khuếch đại không đảo có $R_0 = 18 \text{ K}\Omega$ và giá trị đỉnh - đỉnh của điện áp vào là 4 V, phạm vi tuyến tính của điện áp ra trong khoảng từ + 8 V đến - 8 V. Tính điện trở hồi tiếp R_1 .
- 4 Một mạch khuếch đại không đảo có $R_1 = 56 \text{ K}\Omega$, phạm vi tuyến tính của điện áp ra trong khoảng từ - 6 V đến + 6 V, điện áp vào biến thiên từ - 2 V đến + 2 V. Tính R_0 .
- 5 Một mạch khuếch đại thuật toán có điện trở vào $R_e = 2 \text{ M}\Omega$ được sử dụng trong mạch khuếch đại không đảo với điện áp vào $U_E = 2 \text{ V}$, giá trị các điện

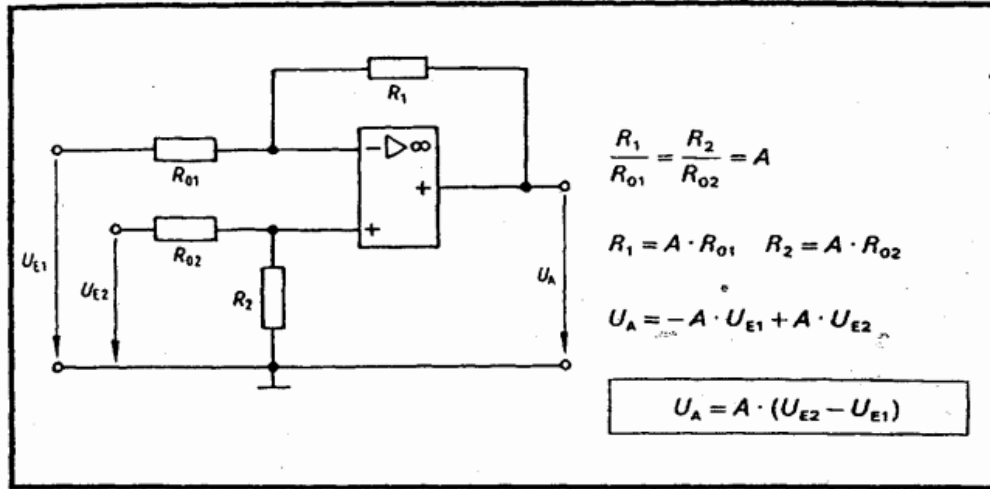
11.4 Mạch cộng



1. Một mạch cộng gồm có 3 điện trở ngõ vào $R_{01} = 120 \text{ K}\Omega$, $R_{02} = 60 \text{ K}\Omega$ và $R_{03} = 12 \text{ K}\Omega$, điện trở hồi tiếp $R_1 = 12 \text{ K}\Omega$. Tính điện áp ra tương ứng với các điện áp vào $U_{E1} = -4 \text{ V}$; $U_{E2} = 1 \text{ V}$ và $U_{E3} = -2 \text{ V}$.
2. Một mạch cộng có $R_{03} = 36 \text{ K}\Omega$, điện áp ra $U_A = -(0,1U_{E1} + 0,2U_{E2} + 0,4U_{E3})$, các điện áp vào thay đổi từ 0 V đến - 10 V. Tính:
 - a) Điện trở hồi tiếp R_1 .
 - b) Các điện trở vào R_{01} và R_{02} .
 - c) Điện áp ra lớn nhất.
3. Một mạch cộng 3 điện áp của 3 microphone với cùng hệ số khuếch đại $A = 120$, điện trở vào $R_{01} = 4,2 \text{ K}\Omega$, điện áp ra biến thiên trong khoảng 12 V. Tính:
 - a) Điện trở hồi tiếp R_1 .
 - b) Giá trị đỉnh - đỉnh lớn nhất của từng điện áp vào.
4. Một mạch cộng có $R_1 = 120 \text{ K}\Omega$, $R_{01} = 120 \text{ K}\Omega$, $R_{02} = 60 \text{ K}\Omega$, $R_{03} = 10 \text{ K}\Omega$ được nối đến 3 điện áp vào $U_{E1} = 0,2 \text{ V}$, $U_{E2} = 0,4 \text{ V}$, $U_{E3} = 50 \text{ mV}$. Tính điện áp ra U_A .
5. Một mạch cộng có điện áp ra $U_A = -(0,5U_{E1} + U_{E2} + 2U_{E3})$, điện trở vào nhỏ nhất là $25 \text{ K}\Omega$. Tính:
 - a) Tất cả các điện trở trong mạch.

- b) Giá trị lớn nhất của U_{E3} khi U_{E1} và U_{E2} biến thiên từ 0 V đến – 2 V và điện áp ra cực đại $U_{max} = + 12$ V ?

11.5 Khuếch đại vi sai



- Một mạch khuếch đại vi sai có $R_1 = 56 \text{ K}\Omega$, $R_{01} = 47 \text{ K}\Omega$, $R_{02} = 39 \text{ K}\Omega$
 - Tính điện trở R_2 .
 - Điện áp ra là bao nhiêu khi $U_{E1} = 20 \text{ V}$ và $U_{E2} = 25 \text{ V}$?
- Một mạch khuếch đại vi sai có $R_{01} = R_2 = 120 \text{ K}\Omega$, điện áp ra bằng hai lần điện áp vi sai giữa hai ngõ vào. Tìm R_1 và R_{02} ?

Yêu cầu về đánh giá

- Giải thích chức năng và nguyên lý hoạt động một sơ đồ cho trước
- Các họ op –amp có trong thực tế : Đặc tính, phạm vi ứng dụng
- Các phương pháp tính toán mạch điện ứng dụng op – amp

Thực hành

- Ráp các mạch ứng dụng theo sơ đồ trong phần lý thuyết
- Chấm điểm dựa trên kết quả thực tập của từng bài thực tập
- Kết quả đo cho phép dung sai $\pm 20\%$

BÀI 3 MẠCH DAO ĐỘNG

Mã bài: 12-3

Giới thiệu

Ngoài các mạch khuếch đại điện thế và công suất, dao động cũng là loại mạch căn bản của ngành điện tử. Mạch dao động được sử dụng phổ biến trong các thiết bị viễn thông. Một cách đơn giản, mạch dao động là mạch tạo ra tín hiệu. Tổng quát, người ta thường chia ra làm 2 loại mạch dao động: Dao động điều hòa (harmonic oscillators) tạo ra các sóng sin và dao động tích thoát (thư giãn - relaxation oscillators) thường tạo ra các tín hiệu không sin như răng cưa, tam giác, vuông (sawtooth, triangular, square).

Mục tiêu:

- Trình bày được cấu tạo, nguyên lý hoạt động các mạch dao động sin, mạch dao động không sin, mạch tạo sóng đặc biệt
- Thực hiện các mạch dao động đúng yêu cầu kỹ thuật
- Rèn luyện tính tỉ mỉ, chính xác, an toàn và vệ sinh công nghiệp

Nội dung chính

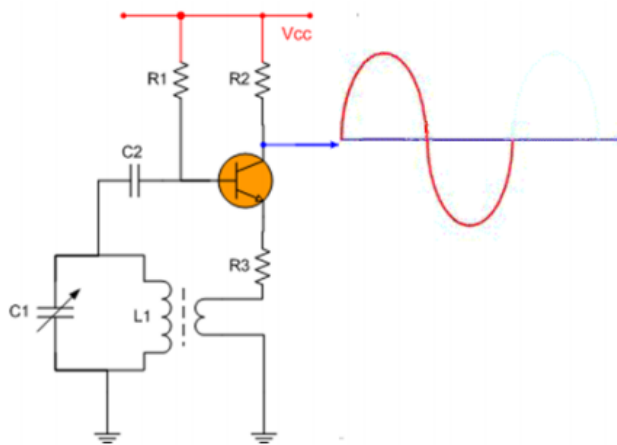
1. Mạch dao động sin

Mục tiêu

- + Hiểu được nguyên lý mạch dao động sin
- + Cách tạo ra mạch dao động sin
- + Cách tạo ra các dạng sóng đặc biệt

Người ta có thể tạo dao động hình Sin từ các linh kiện L - C hoặc từ thạch anh.

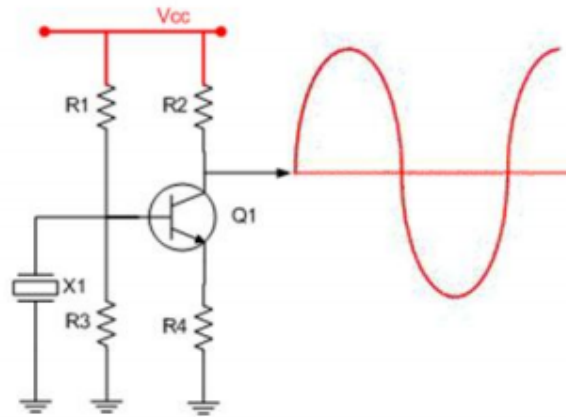
Mạch dao động hình Sin dùng L - C



Mạch dao động trên có tụ $C1 // L1$ tạo thành mạch dao động L -C Để duy trì sự dao động này thì tín hiệu dao động được đưa vào chân B của Transistor, R1 là trở định thiên cho Transistor, R2 là trở gánh để lấy ra tín hiệu dao động ra , cuộn dây đầu từ chân E Transistor xuống mass có tác dụng lấy hồi tiếp để duy trì dao động. Tần số dao động của mạch phụ thuộc vào C1 và L1 theo công thức

$$f = \frac{1}{2\pi L1.C1^{1/2}}$$

Mạch dao động hình sin dùng thạch anh.



X1 : là thạch anh tạo dao động , tần số dao động được ghi trên thân của thạch anh, khi thạch anh được cấp điện thì nó tự dao động ra sóng hình sin.thạch anh thường có tần số dao động từ vài trăm KHz đến vài chục MHz.

Transistor Q1 khuếch đại tín hiệu dao động từ thạch anh và cuối cùng tín hiệu được lấy ra ở chân C.

R1 vừa là điện trở cấp nguồn cho thạch anh vừa định thiên cho Transistor Q1

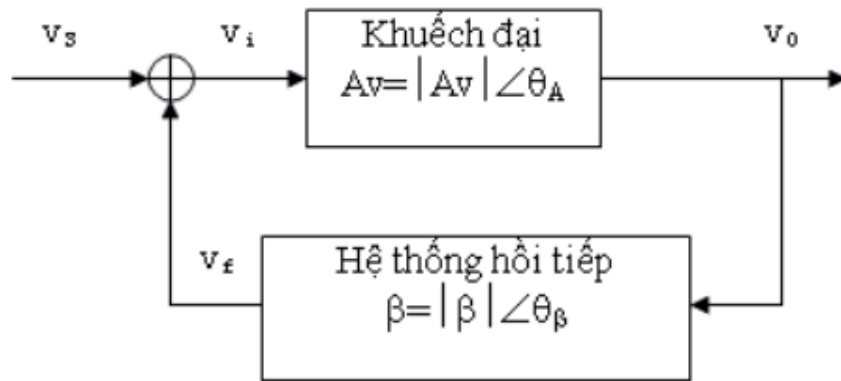
R2 là trở gánh tạo ra sụt áp để lấy ra tín hiệu .

Thạch anh dùng để dao động



1.1 Khảo sát mạch dao động sin ở tần số thấp

Ta xem lại mạch khuếch đại có hồi tiếp



$$v_i = v_s + v_f$$

$$A_v = \frac{v_o}{v_i}$$

$$\beta = \frac{v_f}{v_o}$$

- Nếu pha của v_f lệch 180° so với v_s ta có hồi tiếp âm.
- Nếu pha của v_f cùng pha với v_s (hay lệch 360°) ta có hồi tiếp dương.

Độ lợi của mạch khi có hồi tiếp:

Trường hợp đặc biệt $\beta A_v = 1$ được gọi là chuẩn cú Barkausen (Barkausencriteria), lúc này A_f trở nên vô hạn, nghĩa là khi không có tín hiệu nguồn v_s mà vẫn có tín hiệu ra v_o , tức mạch tự tạo ra tín hiệu và được gọi là mạch dao động. Tóm lại điều kiện để có dao động là:

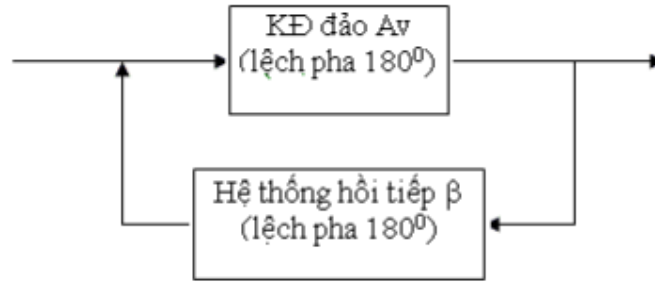
$$\beta A_v = 1$$

$\theta_A + \theta_B = 0$ (360°) điều kiện này chỉ thỏa ở một tần số nào đó, nghĩa là trong hệ thống hồi tiếp dương phải có mạch chọn tần số.

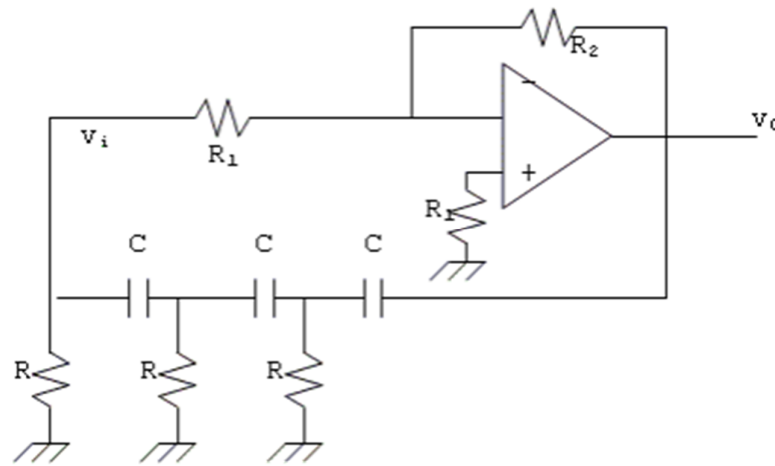
Nếu $\beta A_v \gg 1$ (đúng điều kiện pha) thì mạch dao động đạt ổn định nhanh nhưng dạng sóng méo nhiều (thiên về vuông) còn nếu $\beta A_v > 1$ và gần bằng 1 thì mạch đạt đến độ ổn định chậm nhưng dạng sóng ra ít méo. Còn nếu $\beta A_v < 1$ thì mạch không dao động được.

Dao động dịch pha (phase shift oscillator):

a. Nguyên tắc:



- Do op-amp có tổng trở vào rất lớn và tổng trở ra không đáng kể nên mạch dao động này minh họa rất tốt cho chuẩn cứ Barkausen. Mạch căn bản được minh họa như sau



- Tần số dao động được xác định bởi:

$$f_0 = \frac{1}{2\pi\sqrt{6}RC}$$

2. Mạch dao động không sin

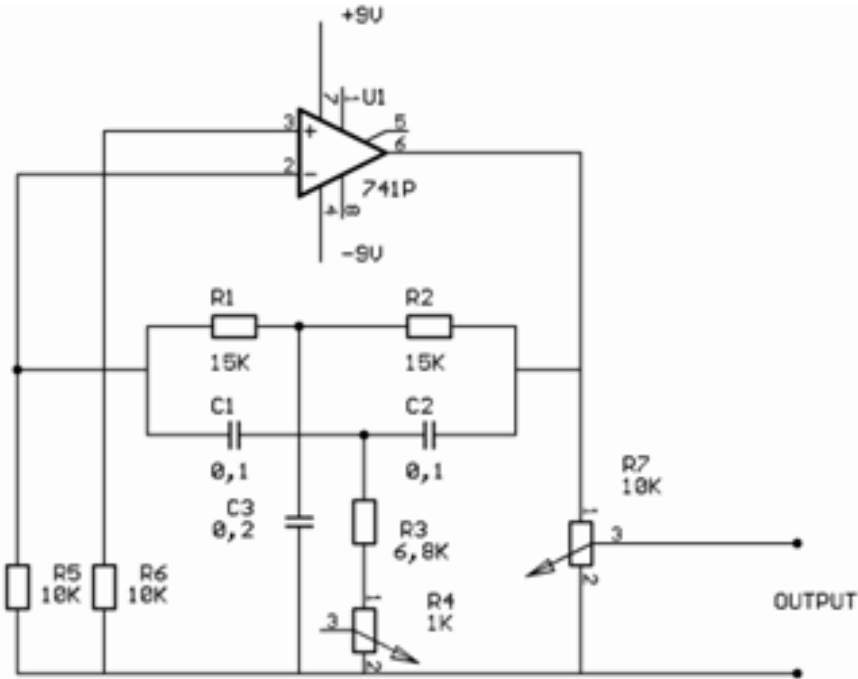
2.1 Mạch dao động cầu T kép 1 khz

Các bộ KĐTT có thể được dùng trong những ứng dụng tạo sóng, chúng có thể thực hiện chức năng tạo sóng sin, sóng vuông, tam giác... với tần số thấp vài Hz đến tần số cao khoảng 20 KHz.

Sóng sin tần số thấp có thể được tạo ra bằng nhiều cách. Một cách rất đơn giản là ghép một mạch cầu T kép giữa đầu ra với đầu vào của mạch khuếch đại đảo dùng KĐTT như ở hình 3.1.

Mạch cầu T kép gồm R1-R2-R3-R4 và C1-C2-C3, mạch cầu T kép được gọi là cân bằng khi $R1 = R2 = 2(R3 + R4)$ và $C1 = C2 = C3/2$. Khi mạch hoàn toàn cân bằng nó sẽ trở thành bộ suy giảm phụ thuộc tần số, triệt hoàn toàn tín hiệu ra tại tần số trung tâm $f = 1/6,28 R1C1$ và cho các tần số khác truyền qua.

Khi cầu không hoàn toàn cân bằng, nó vẫn đóng vai trò suy giảm nhưng lúc này có tín hiệu ra tại tần số trung tâm, và pha tín hiệu ra phụ thuộc vào chiều hướng mất cân bằng. Nếu $2(R3 + R4)$ nhỏ hơn $R1$ và $R2$ thì tín hiệu ra ngược pha với tín hiệu vào.



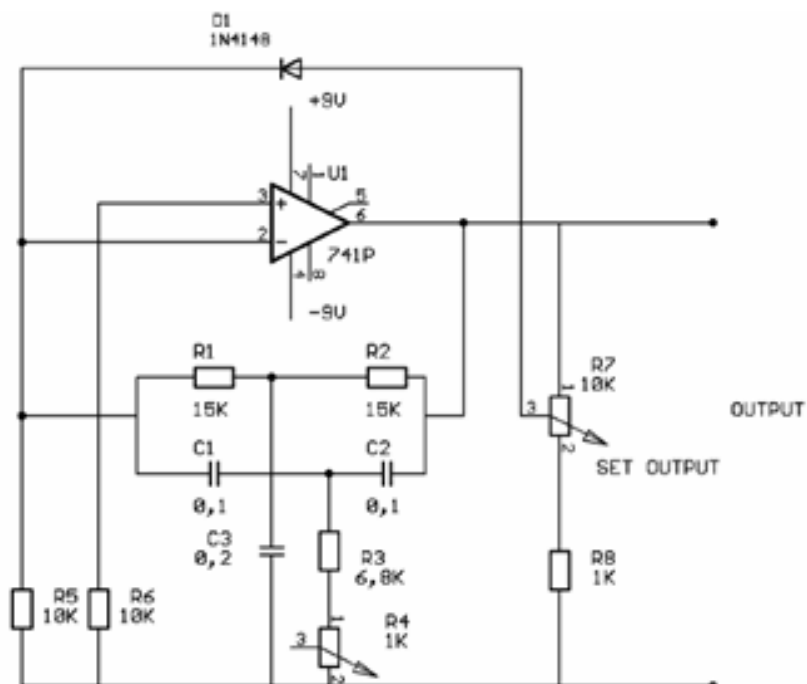
Hình 3.1 Mạch dao động cầu T kép 1 KHz

Trong sơ đồ tín hiệu vào của mạch cầu T kép lấy từ đầu ra của KĐTT, đầu ra của nó lại đưa vào đầu vào đảo của KĐTT và R4 được hiệu chỉnh cẩn thận sao cho cầu T kép có điện áp ra nhỏ tại tần số trung tâm, tín hiệu ra này sẽ ngược pha với tín hiệu vào. Như vậy có hồi tiếp dương tại tần số trung tâm và mạch dao động tại tần số này, giá trị này trong sơ đồ khoảng 1 KHz.

Biên độ ra có thể thay đổi từ 0 đến 5 V hiệu dụng nhờ R7, nên chỉnh R4 sao cho mạch vừa đúng dao động, khi đó tín hiệu ra có độ méo toàn phần <1%. Biên độ ra không thể tăng vọt cao quá nhờ đặc tuyến phi tuyến của KĐTT sẽ tự động điều chỉnh biên độ khi tín hiệu ra đạt đến mức bão hòa của đặc tuyến.

2.2 Dao động cầu T kép ổn định bằng diode

Mạch dao động 1 KHz ở hình 3.2 sử dụng một phương pháp khác để tự động điều chỉnh biên độ. Diode silic D1 được nối giữa đầu ra với đầu vào của KĐTT qua biến trở phân áp R7. Khi điện áp trên diode vượt quá vài trăm mV, diode sẽ dẫn và làm giảm độ lợi của mạch. Do đó, nó đóng vai trò điều chỉnh biên độ



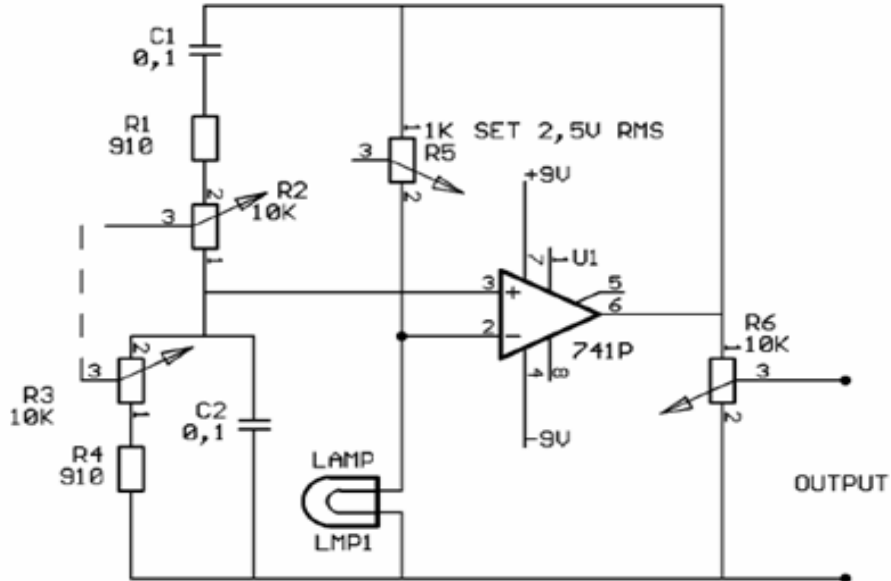
Hình 3.2 Dao động cầu T kép ổn định bằng diode

Để chỉnh mạch ở hình 3.2. Trước tiên đặt con trượt của R7 tại điểm nối với đầu ra KĐTT, bây giờ chỉnh R4 để không có dao động, sau đó thay đổi R4 thật chậm cho đến khi bắt đầu xuất hiện dao động. Lúc này tín hiệu sin ra có biên độ khoảng 500 mV_{P-P} hay 170mV hiệu dụng và quá trình cân chỉnh đã hoàn tất. Khi đó R7 có thể dùng để thay đổi tín hiệu ra từ 170 mV đến 3 V hiệu dụng với độ méo không đáng kể.

Các mạch trong 2 sơ đồ trên dùng làm bộ dao động tần số cố định rất tốt nhưng không thể tạo ra nhiều tần số khác nhau do khó thay đổi cùng lúc ba hay bốn thành phần của cầu T kép. Tuy nhiên, bằng cách ghép mạch lọc Wien với KĐTT có thể tạo ra mạch dao động nhiều tần số khác nhau như ở hình 3.3 và 3.4.

2.3 Mạch dao động cầu Wien 150 Hz – 1,5 KHz

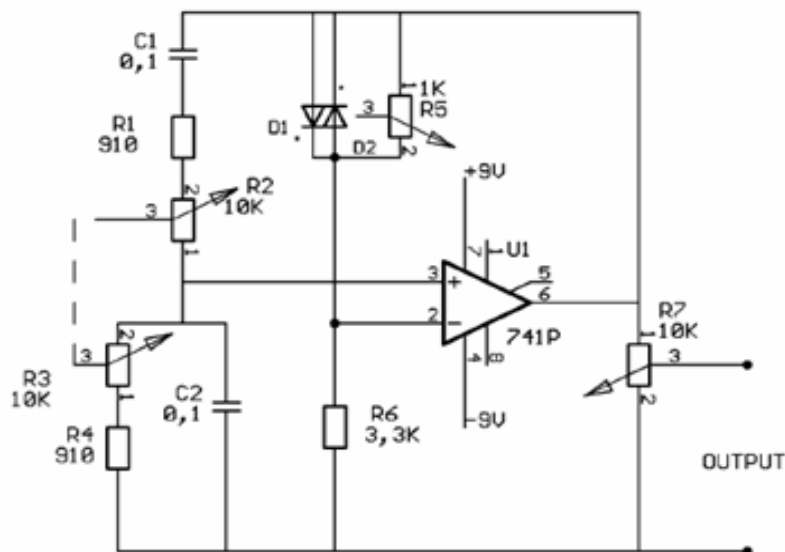
Tần số ra của các mạch này có thể thay đổi mười lần nhờ bộ biến trở đôi R2 và R3, các mạch này chỉ khác nhau ở cách tự động điều chỉnh biên độ. Trong các sơ đồ, mạch lọc Wien gồm R1-R2-R3-R4 và C1-C2 nối giữa đầu ra với đầu vào không đảo của KĐTT và một cầu phân áp tự động điều chỉnh biên độ nối giữa đầu ra với đầu vào đảo. Cầu Wien thực chất là một mạch suy giảm phụ thuộc tần số có hệ số suy giảm là 1/3 tại tần số trung tâm. Do đó để có được sóng sin ít méo thì phần điều chỉnh biên độ của mạch luôn tự động thay đổi để bảo đảm duy trì độ lợi toàn phần của mạch gần bằng 1



Hình 3.3 Mạch dao động cầu Wien 150 Hz – 1,5 KHz

Mạch hình 3.3 tự động điều chỉnh biên độ bằng cách nối tiếp R5 và đèn tim LMP1 tạo thành một cầu phân áp tự điều chỉnh. Đèn được chọn tùy ý từ 12 V đến 28 V và có dòng danh định nhỏ hơn 50 mA. Khi mạch đã hiệu chỉnh đúng, sóng sin ra có độ méo sóng hài khoảng 0,1% và mạch đòi hỏi nguồn cấp dòng khoảng 6 mA. Mạch này được hiệu chỉnh bằng cách đặt R6 ở mức ra cao nhất rồi chỉnh R5 để có đầu ra khoảng 2,5 V hiệu dụng.

2.4 Mạch dao động Wien ổn định bằng diode

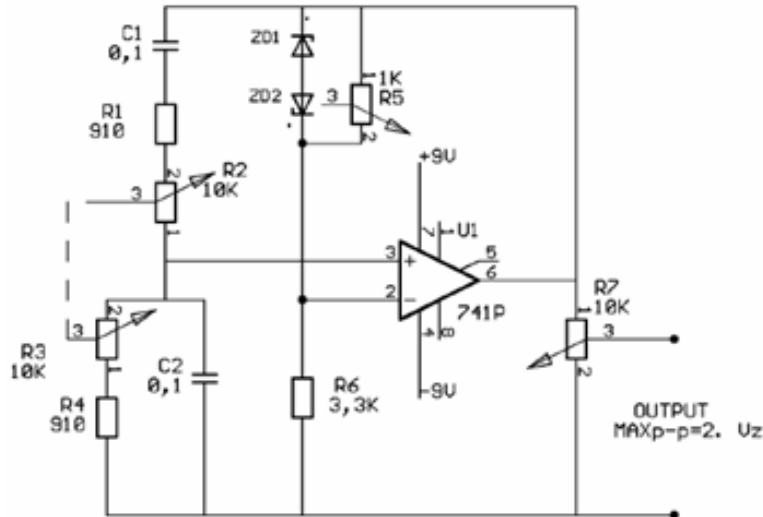


Hình 3.4 Mạch dao động Wien ổn định bằng diode

Các mạch hình 3.3 và 3.4 sử dụng diode chỉnh lưu hay diode zener để ổn định độ lợi toàn phần. Cả hai dạng mạch này có độ méo từ 1 đến 2% nhưng

lại có ưu điểm là không gây ra những biến động về biên độ khi thay đổi tần số. Biên độ ra đỉnh-đỉnh của mỗi mạch lớn nhất là bằng hai lần điện áp chuyển trạng thái của các diode. Mạch hình 3.11 gồm các diode bắt đầu dẫn tại 500 mV nên biên độ đỉnh-đỉnh lớn nhất chỉ là 1 V, còn các diode ở hình 3.12 là loại diode zener có điện áp đánh thủng cao khoảng 5,6 V nên biên độ ra đỉnh-đỉnh lớn nhất lên đến 12 V.

2.5 Mạch dao động Wien ổn định bằng diode zener



Hình 3.5 Mạch dao động Wien ổn định bằng diode zener

Quá trình hiệu chỉnh các mạch ở hình 3.4 và 3.5 như sau: Đầu tiên, thay đổi R5 sao cho mạch đạt đến trạng thái ổn định với độ méo thấp nhất. sau đó thay đổi tần số ra và kiểm tra để chắc chắn có dao động với mọi tần số. Nếu cần tìm những tần số mà tại đó dao động yếu rồi chỉnh R5 để thu được dao động tốt, khi đó mạch sẽ làm việc tốt trong toàn bộ dải tần. Mức ổn định trong toàn dải tần phụ thuộc vào mức đồng nhất giữa các biến trở R2-R3 và biến trở đôi này nên dùng loại chất lượng tốt.

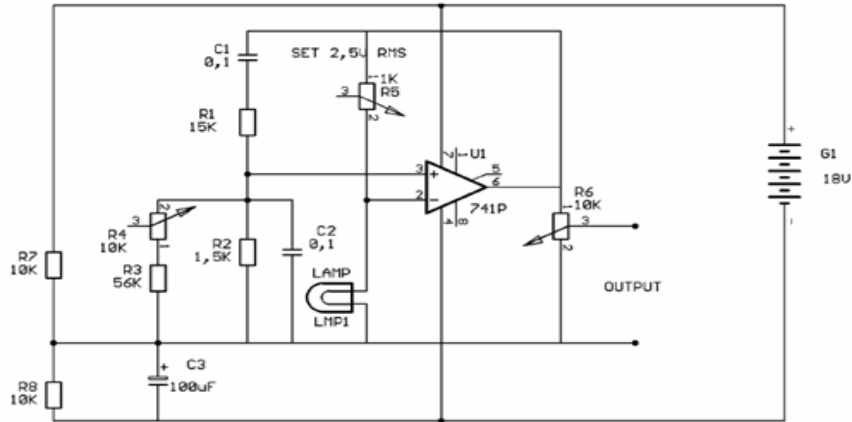
Các mạch ở hình 3.3 đến 3.5 được thiết kế để dao động từ 150 Hz đến 1,5 KHz. Nếu cần, dải tần có thể thay đổi được bằng cách dùng những tụ C1 và C2 khác nhau, tăng điện dung sẽ làm giảm tần số. Tần số ra cao nhất với độ méo thấp của mỗi mạch khoảng 25 KHz, do tốc độ quét của 741 có giới hạn.

Mạch dao động Wien có thể được thay đổi theo nhiều cách tùy theo yêu cầu cụ thể. Chẳng hạn, nó có thể dùng làm bộ dao động tần số cố định hay bộ dao động tần số cố định nhưng có thể tinh chỉnh hay sửa đổi để mạch chỉ cần dùng một nguồn cung cấp.

Như mạch trong hình 3.6 là thay đổi của hình 3.3 để dao động 1 KHz với một nguồn cung cấp. R7 và R8 là cầu phân áp cung cấp điện áp tính tại điểm

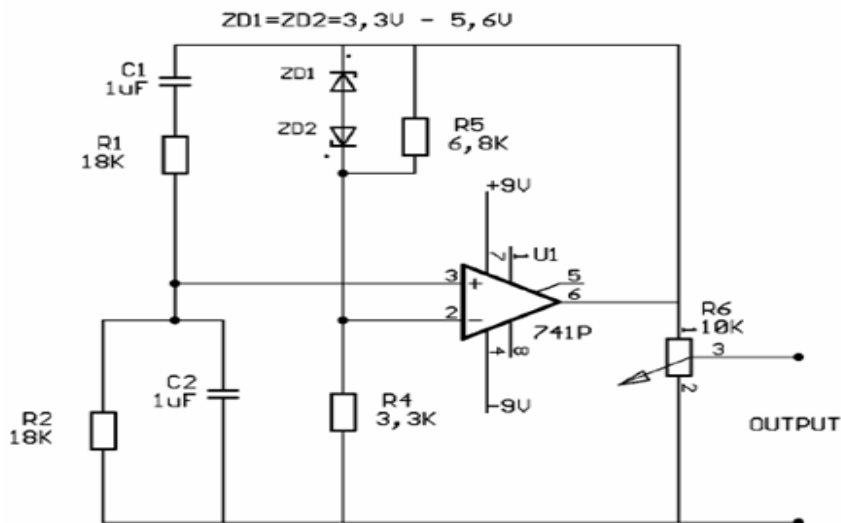
giữa và C3 nối tắt R8 về mặt xoay chiều nhằm làm giảm trở kháng nguồn trên đường truyền. Nếu không có R3 và R4, dao động xảy ra tại tần số dưới 1 KHz một ít. R3 và R4 ghép song song với R2 của mạch Wien và có thể chỉnh tần số làm việc chính xác 1 KHz.

2.6 Dao động Wien một nguồn cung cấp



Hình 3.6 Dao động Wien một nguồn cung cấp

Cuối cùng mạch hình 3.5 thay đổi thành mạch ở hình 3.7 có tần số dao động 8 Hz hay còn gọi là mạch dao động tremolo. Cầu Wien gồm R1-R2 và C1-C2 với các diode zener ZD1 và ZD2, bộ phân áp cố định R3-R4 dùng để điều chỉnh biên độ, R3 lớn khoảng gấp đôi R4 để bảo đảm dao động với độ méo nhỏ.



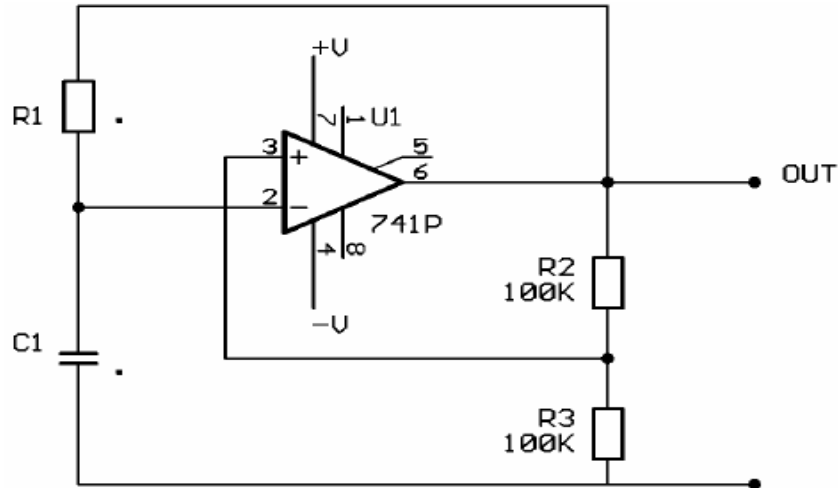
Hình 3.7 Mạch dao động tremolo

3. Mạch tạo sóng đặc biệt

KĐTT có thể thực hiện được các yêu cầu tạo sóng vuông tần số thấp rất tốt bằng cách ráp mạch theo kiểu dao động tích thoát như ở hình 3.8. Mạch gồm

hai bộ phân áp đều lấy tín hiệu từ đầu ra của KĐTT và lần lượt đưa tín hiệu ra của chúng đến hai đầu vào của KĐTT. Một bộ phân áp thuần trở gồm R2 và R3 có đầu ra nối với đầu vào không đảo của KĐTT, bộ phân áp kia gồm R1 và C1 xác định thời hằng sóng vuông nối với đầu vào đảo của KĐTT. Lúc này KĐTT đóng vai trò một mạch so sánh điện áp và chuyển trạng thái liên tục tùy theo mức chênh lệch giữa hai tín hiệu vào.

3.1 Mạch dao động tích thoát



Hình 3.8 Mạch dao động tích thoát cơ bản

Nguyên lý hoạt động của mạch: Giả thiết C1 đã hoàn toàn xả và đầu ra KĐTT đang ở mức bão hòa dương và như vậy cả hai bộ phân áp đều có tín hiệu vào dương khá lớn. Do đó, qua bộ phân áp R2-R3, một nửa điện áp bão hòa dương được đưa đến đầu vào không đảo, còn ở đầu vào đảo có điện áp dương tăng dần do C1 nạp theo hàm mũ qua R1 và đầu ra của KĐTT. Sau một thời gian khi điện áp ở đầu vào đảo vừa lớn hơn điện áp tại đầu vào không đảo thì KĐTT chuyển trạng thái và đầu ra của nó bắt đầu âm. Do đó, thông qua bộ phân áp R2-R3 điện áp tại đầu vào không đảo cũng âm theo, trong khi đó điện áp tại đầu vào đảo vẫn còn dương do điện áp trong C1 không thể thay đổi tức thời. Điều này làm cho đầu ra của KĐTT càng nhanh chóng chuyển sang vùng bão hòa âm.

Khi đầu ra đã rơi vào vùng bão hòa âm thì thông qua bộ phân áp R2-R3, một nửa điện áp bão hòa âm xuất hiện tại ngõ vào không đảo và C1 bắt đầu xả qua R1 và đầu ra của KĐTT. Điện áp tại đầu vào đảo sẽ âm dần theo quy luật hàm mũ. Cho đến khi điện áp ở đây vừa âm hơn điện áp ở đầu vào không đảo, hiện tượng chuyển mạch xảy ra và đầu ra KĐTT lại nhanh chóng chuyển vào vùng bão hòa dương. Mạch cứ như thế chuyển trạng thái không ngừng.

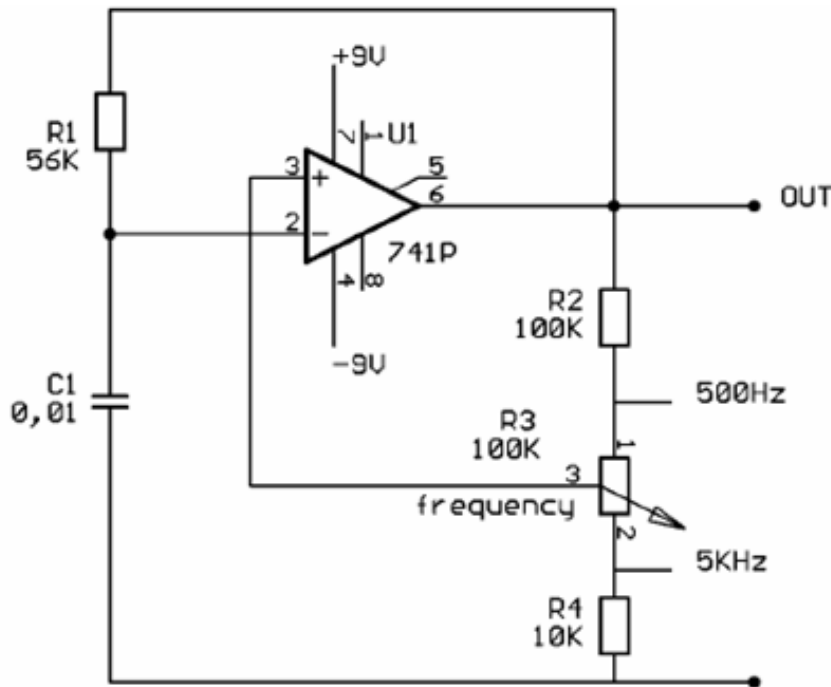
Như vậy đầu ra của KĐTT cho ra một chuỗi xung vuông và một chuỗi xung gần giống dạng tam giác trên tụ C1.

Mạch dao động tích thoát cơ bản này có một số tính chất khá đặc biệt. Tần số dao động như đã phân tích ở trên phụ thuộc vào cả thời hằng R1-C1 và hệ số phân áp R2- R3. Do đó tần số dao động có thể thay đổi bằng cách thay đổi giá trị của một trong bốn linh kiện này.

Tần số dao động hầu như bị khống chế bởi R1-R2-R3-C1, ít bị ảnh hưởng bởi điện áp nguồn. Vì vậy mạch có độ ổn định tần số rất **tốt**.

Mạch ở hình 3.9 được sửa đổi từ mạch 3.8 để tạo ra bộ dao động sóng vuông có tần số biến đổi được từ 500 Hz đến 5KHz. Trong trường hợp này, tần số thay đổi bằng cách hiệu chỉnh hệ số phân áp của bộ phân áp R2-R3-R4. Hệ số phân áp cùng với tần số ra có thể thay đổi 10 lần. Nếu cần có thể hiệu chỉnh R1 hoặc thay R1 bằng một điện trở 47 KΩ ghép nối tiếp với biến trở 100 KΩ (hình 3.9) để có được tần số làm việc thấp nhất của mạch vừa đúng 500 Hz, mạch này cũng dùng biến trở 10 KΩ để thay đổi biên độ tín hiệu ra.

3.2 Dao động sóng vuông 500 Hz – 5 KHz

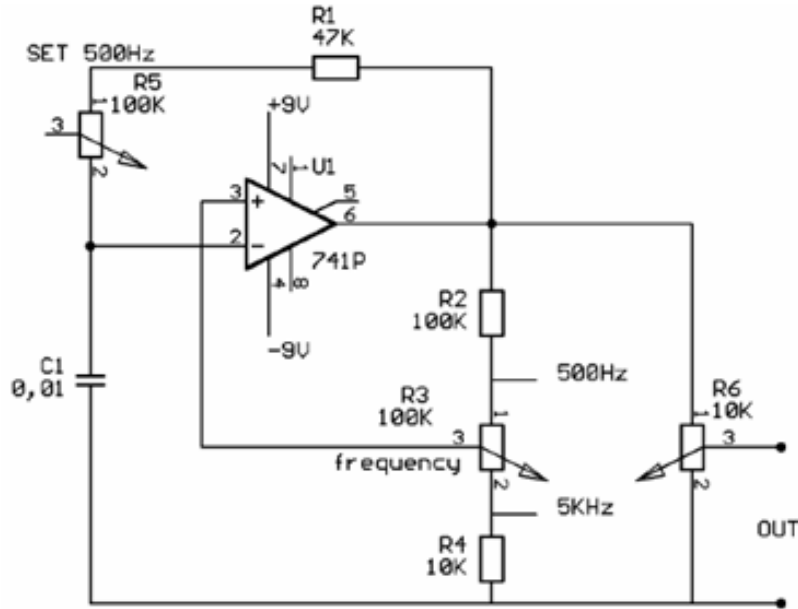


Hình 3.9 Dao động sóng vuông 500 Hz – 5 KHz

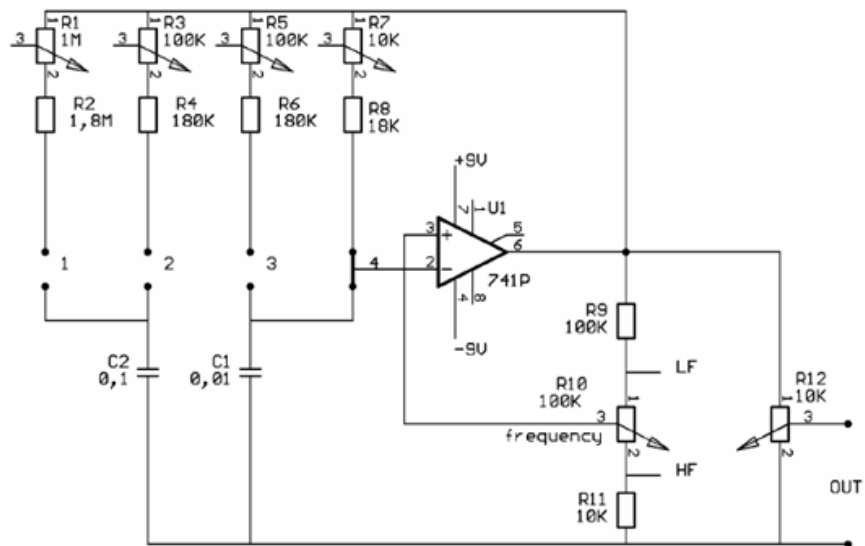
Mạch hình 3.9 được sửa đổi thành mạch hình 3.11 để có thể thay đổi tần số từ 2 Hz đến 20 KHz với bốn thang. Mỗi thang ứng với từng vị trí của khóa chọn các điện trở và tụ định thời. Ở mỗi nhánh định thời đều có biến trở tinh

chỉnh nhằm đặt tần số ra thấp nhất của mỗi thang, tránh hiện tượng bốn vùng tần số chồng lên nhau.

3.3 Dao động vuông 500 Hz – 5 KHz có cải tiến



Hình 3.10 Dao động vuông 500 Hz – 5 KHz có cải tiến (h 3.9)

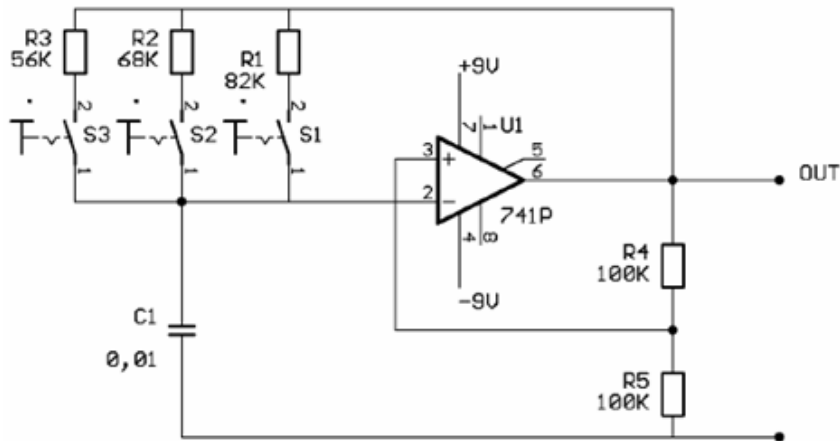


Hình 3.11. Dao động sóng vuông 2 Hz – 20 KHz 4 thang

Cuối cùng, hình 3.11 cho thấy cách sửa đổi mạch tạo sóng vuông cơ bản để làm bộ tạo âm thanh theo nút nhấn. Với các giá trị đã cho, mạch phát tần số 500 Hz với S1, 670 Hz với S2 và 760 Hz với S3. Có thể thay đổi tần số bằng

cách đổi giá trị điện trở định thời. Mạch này có thể dùng làm thành phần cơ bản cho hệ thống phát âm VD dùng để điều khiển từ xa.

Chú ý rằng loại KĐTT có thể dùng trong các mạch từ 3.8 cho đến 3.11 là loại 709 hoặc 741. KĐTT 709 có tốc độ quét cao hơn 741 nên có sóng vuông ra tốt hơn. 741 cho dạng sóng tốt ở tần số khoảng 2 KHz trong khi 709 cho dạng sóng khá tốt ở những tần số khoảng 20 KHz.

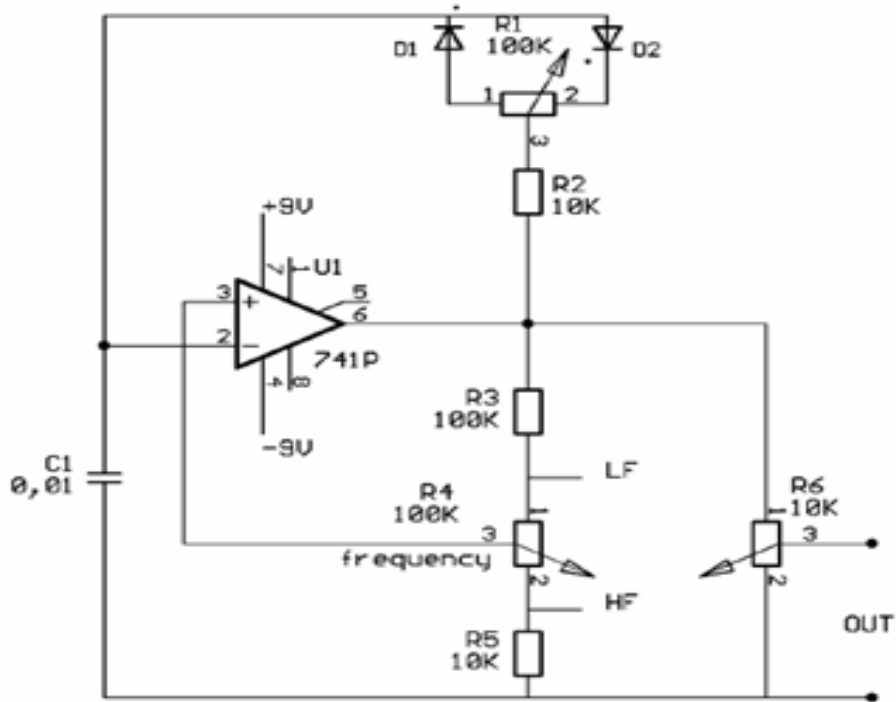


Hình 3.11 Mạch tạo âm bằng nút nhấn

3.4 Dao động vuông thay đổi được tần số và bề rộng xung

Mạch dao động tích thoát cơ bản ở hình 3.8 có dạng sóng tam giác xuất hiện trên tụ định thời và có sóng vuông ở đầu ra của KĐTT. Cả hai dạng sóng này đều đối xứng vì thời gian nạp và xả của tụ bằng nhau. Mạch này có thể tạo dạng sóng không đối xứng bằng cách tạo thời hằng nạp- xả khác nhau như ở hình 3.12. Sóng ra có dạng hình chữ nhật hay vuông, có thể thay đổi cả về tần số lẫn bề rộng xung và hai đại lượng này có thể thay đổi độc lập không ảnh hưởng với nhau

Bề rộng xung thay đổi được là nhờ biến trở R1 và các diode D1, D2. Ở nửa chu kỳ dương tụ C1 nạp qua D1 và một phần R1 (bên trái con trượt) và ở nửa chu kỳ âm tụ lại xả qua D2 và phần còn lại của R1 (bên phải con trượt). Như vậy, hai thời hằng nạp xả và cũng chính là bề rộng xung có thể thay đổi bằng R1. Tuy nhiên, cần nhớ rằng tổng hai thời hằng này vẫn là hằng số, do đó R1 không ảnh hưởng đến tần số ra của mạch. Tần số dao động thay đổi độc lập bởi R4. Thực tế thì sự thay đổi bề rộng xung bị giới hạn trong khoảng 1:1 (thời gian mức dương/thời gian mức âm) đến 1:11 và khi chỉnh R1 trong suốt khoảng nó có thể làm thay đổi tần số khoảng dưới 5%.



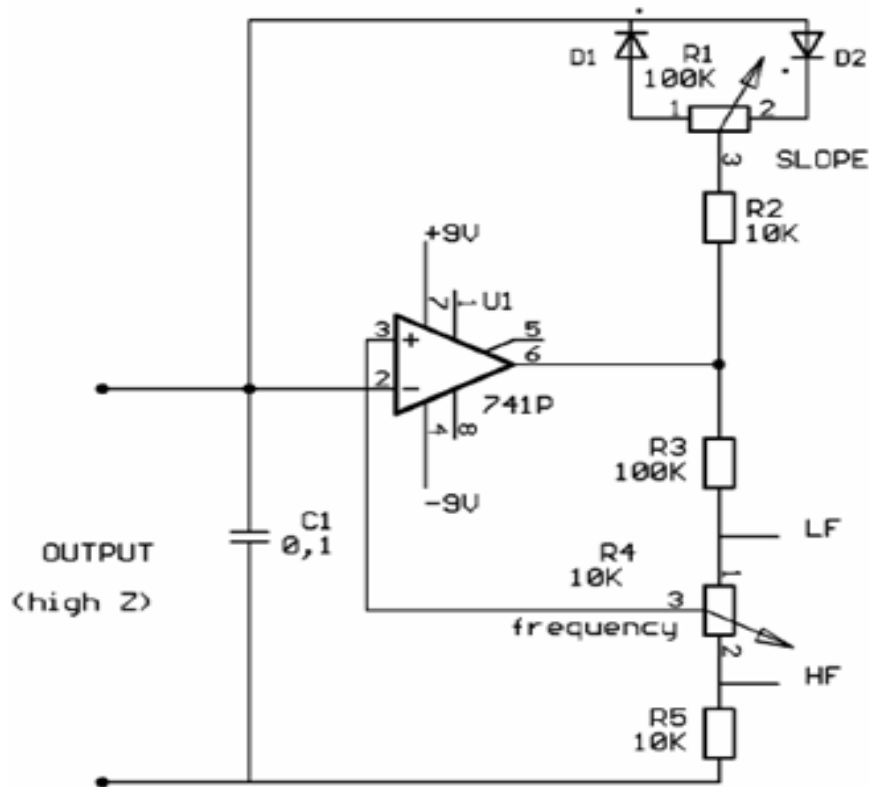
Hình 3.12 Dao động vuông thay đổi được tần số và bề rộng xung

Với những giá trị trong sơ đồ, mạch có thể tạo ra tần số trong khoảng 650 Hz đến 6,5 KHz. Nếu cần có thể thêm các thang tần số khác bằng cách chọn các giá trị C1 thích hợp.

3.5 Mạch tạo sóng tam giác 300 Hz độ dốc thay đổi

Sửa mạch hình 3.12 thành bộ phát sóng tam giác có độ dốc thay đổi được ở tần số cố định 300 Hz như trong hình 3.13. Tín hiệu lấy ra trên tụ C1 thực tế có dạng nạp-xả theo hàm mũ. Vì vậy để bảo đảm độ tuyến tính tốt cần phải giới hạn biên độ đỉnh-đỉnh ra khoảng 1,7 V bằng bộ phân áp R3-R4-R5. Như vậy, tụ C chỉ nạp-xả trong một phạm vi hẹp gần tuyến tính của hàm mũ. R4 cho phép tín hiệu ra có tần số chính xác 300Hz mặc dù vẫn có thể tạo ra những tần số khác bằng cách chọn C1 thích hợp.

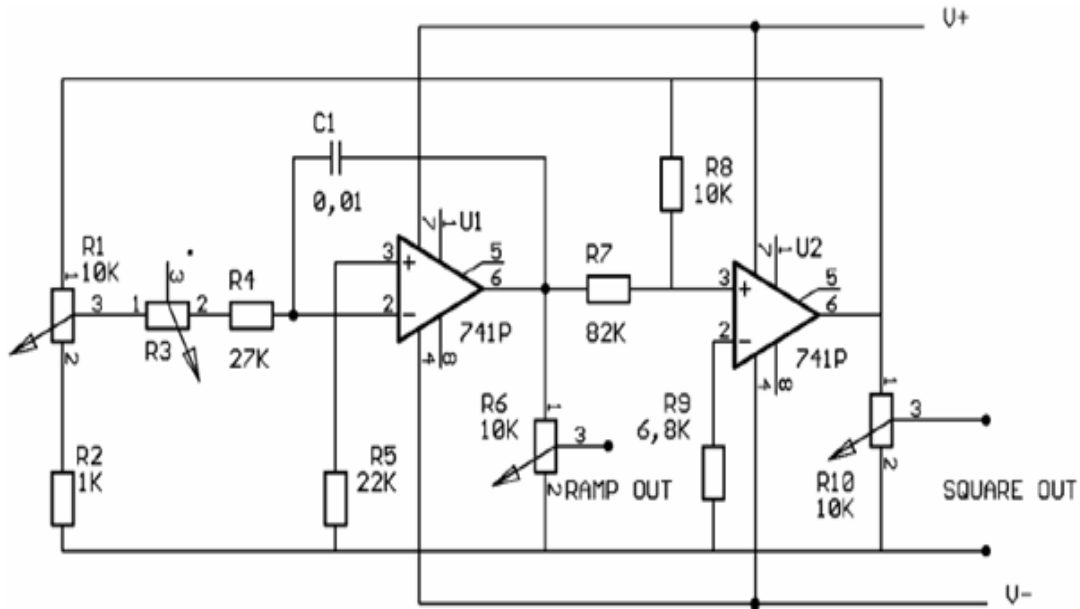
Độ dốc lên/xuống của tín hiệu ra được thay đổi bằng R1. Chu kỳ của tín hiệu vẫn giữ nguyên 3,33 mS và chỉnh R1 sẽ làm thời gian cạnh lên (hay xuống) thay đổi từ 0,3mS đến 3 mS. Lưu ý mạch này có trở kháng ra cao vì vậy nếu ghép với trở kháng tải thấp phải có thêm một tầng đệm thích hợp, chẳng hạn một mạch khuếch đại thuật toán không đảo độ lợi đơn vị hay một mạch theo điện áp.



Hình 3.13 Mạch tạo sóng tam giác 300 Hz độ dốc thay đổi

Mạch phát sóng cơ bản hình 3.18 có khuyết điểm là: Tụ C1 nạp/xả theo hàm mũ nên chắc chắn dạng sóng tam giác ra không thể có độ tuyến tính cao, mức phi tuyến tỉ lệ với biên độ của tín hiệu ra hình 3.8 giới thiệu một mạch tốt hơn. Mạch này cho các sóng tam giác và vuông rất tốt trong suốt dải tần từ 100 Hz đến 1 KHz. Dải tần này còn có thể mở rộng bằng cách dùng những giá trị C1 khác nhau. Hình 3.14 gồm hai phần: Một mạch tích phân (IC1) và một khóa so sánh điện áp vi sai (IC2). Giả sử ban đầu C1 đã xả hết và IC2 đã chuyển về trạng thái bão hòa dương. Với điều kiện này tại mạch tích phân có một điện áp dương đặt vào mạch R3-R4-C1 thông qua một bộ phân áp biến đổi được R1-R2, do đó sẽ có một sườn dốc xuống bắt đầu xuất hiện tại đầu ra của IC1 và đưa đến đầu vào không đảo của IC2 nhờ R7, bên cạnh đó điện áp bão hòa dương của IC2 cũng đưa đến đầu không đảo IC2 nhờ R8.

Lúc này R7 và R8 được nối như một bộ phân áp giữa điện áp bão hòa dương của IC2 với điện áp ra dốc âm của IC2, và vì điện áp dốc âm còn thấp (chưa đủ âm) nên đầu vào không đảo của IC2 vẫn còn dương, đầu ra của IC2 vẫn tiếp tục ở trạng thái bão hòa dương.



Hình 3.14 Mạch tạo sóng tam giác/vuông 100 Hz – 1 KHz

Theo thời gian, độ lớn của điện áp dốc âm tăng lên, điện áp tại đầu vào không đảo của IC2 kém dương hơn cho đến lúc bằng 0. Khi đó IC2 thoát ra khỏi trạng thái bão hòa và đầu ra của nó bắt đầu giảm xuống.

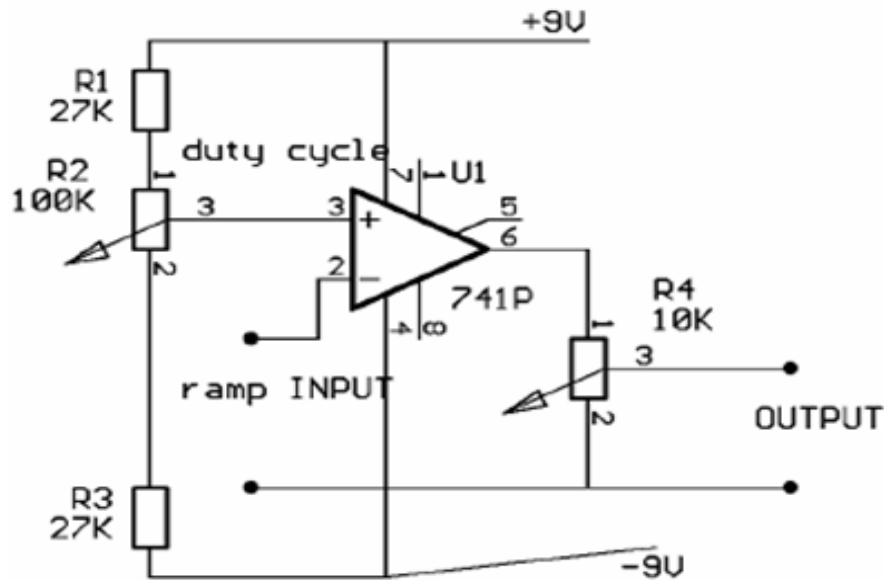
Độ giảm của điện áp ra lại hồi tiếp trở lại đầu vào nhờ R8, vòng hồi tiếp cứ thế xảy ra liên tục cho đến khi IC2 nhanh chóng chuyển sang vùng bão hòa âm.

Khi IC2 đạt đến trạng thái bão hòa âm, điện áp nạp trên mạch R3-R4-C1 đảo dấu, vì vậy một điện áp dốc lên bắt đầu xuất hiện ở đầu ra của IC1 và đồng thời điện áp tại đỉnh R8 chuyển sang bão hòa âm. Như vậy áp tại đầu vào không đảo của IC2 trở nên âm và IC2 được giữ ở vùng bão hòa âm.

Theo thời gian, biên độ xung dốc dương của IC1 tăng, điện áp ở đầu vào không đảo IC2 kém âm hơn và đến lúc phải bằng 0. Điều này được phát triển nhờ hiện tượng hồi tiếp dương tương tự như phần trên và nhanh chóng đưa IC2 chuyển sang vùng bão hòa dương. Quá trình chuyển mạch cứ thế tiếp diễn không ngừng. Như vậy mạch hình 3.15 tạo ra xung dốc tuyến tính từ IC1 và xung vuông từ IC2, tần số làm việc của mạch có thể thay đổi từ 100 Hz đến 1 KHz nhờ R1, tần số đạt giá trị cực đại khi con trượt của R1 đặt ở vị trí nối giữa R1-R2. Dải tần số ra có thể sửa đổi bằng cách chọn giá trị C1. Nếu dải tần số đòi hỏi trên 2 KHz thì nên dùng KĐT 709 làm IC2. Biên độ của xung dốc ra thay đổi nhờ R6, cực đại khoảng 11 Vp-p. Biên độ của xung vuông ra thay đổi nhờ R10, cực đại khoảng 16 Vp-p.

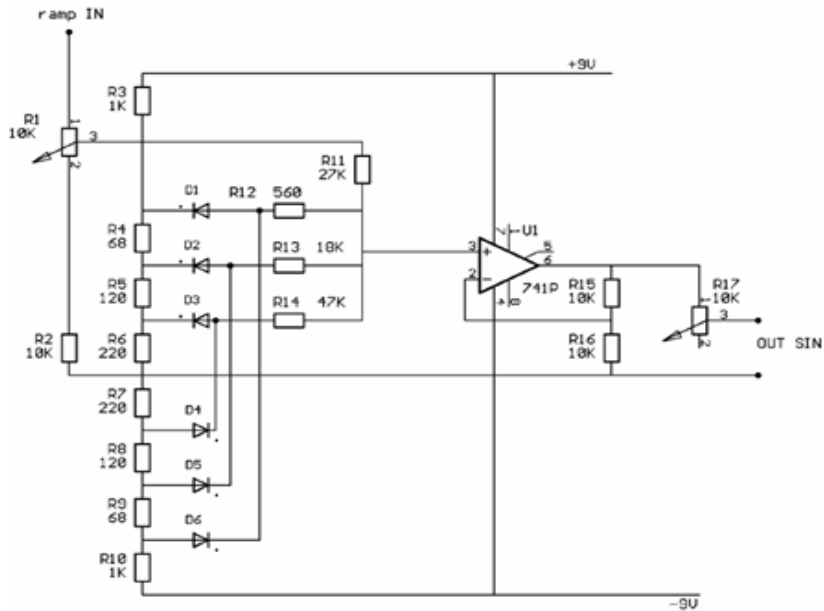
Xung dốc ra tuyến tính của mạch 3.14 có thể chuyển thành tín hiệu sin hay thành xung vuông có bề rộng xung thay đổi được bằng cách thêm các mạch phụ.

Mạch biến đổi thành xung vuông vẽ ở hình 3.16. Ở đây KĐTĐ được mắc thành mạch so sánh điện áp vòng hở và có một đầu vào nhận xung dốc của sơ đồ hình 3.15, còn đầu vào kia nhận điện áp chuẩn từ một bộ phân áp nối giữa hai nguồn cung cấp dương và âm. KĐTĐ sẽ chuyển trạng thái sang vùng bảo hòa dương hoặc âm vào mỗi thời điểm mà xung dốc lớn hay nhỏ hơn vài mV so với điện áp chuẩn ở R2. Do vậy bằng cách hiệu chỉnh điện áp chuẩn, KĐTĐ có thể thay đổi trạng thái tại bất kỳ điểm nào của xung dốc và như thế đầu ra sẽ cho xung vuông có bề rộng thay đổi được



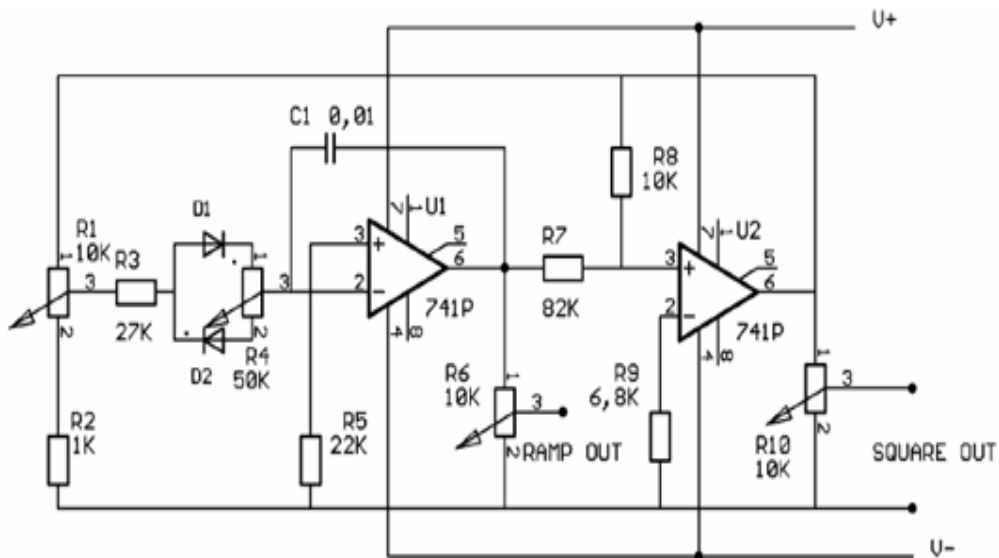
Hình 3.16 Bộ biến đổi cho mạch tạo hàm có bề rộng xung thay đổi

Mạch chuyển thành tín hiệu sin được vẽ ở hình 3.17. Ở đây, tín hiệu dốc được đưa vào một ma trận diode-điện trở thông qua bộ phân áp R1-R2. Ma trận này sẽ ép tín hiệu dốc lên xuống theo dạng sóng sin bằng cách tự động thay đổi độ dốc của xung này theo từng bước khi biên độ xung dốc tăng. Tín hiệu sinh ra được đưa vào bộ khuếch đại DC không đảo độ lợi 2,2 và tạo thành tín hiệu có biên độ cực đại đỉnh-đỉnh 14 V trên biến trở R17. Như vậy, tín hiệu ra có thể được biểu diễn thành nhóm những đường thẳng, cứ bốn đường ứng với một phần tư chu kỳ. Do đó dạng tín hiệu ra gần như sin, điển hình có độ méo nhỏ hơn 2%. Nên chỉnh R1 để có được dạng sóng sin tốt nhất.



Hình 3.17 Bộ biến đổi tín hiệu độ dốc thành sin

Cuối cùng, hình 3.18 cho thấy cách sửa đổi mạch hình 3.17 để tạo ra xung dốc tuyến tính với độ dốc thay đổi được hay xung vuông có bề rộng thay đổi được. Hai mạch này tương tự nhau, chỉ trừ mạch nạp/xả tích phân hình 3.18 gồm hai diode D1, D2 và biến trở R4. Các linh kiện này cho phép thay đổi được thời hằng nạp dương và âm. Ở nửa chu kỳ dương C1 nạp qua R3-D1 và nửa trên của R4, còn nửa chu kỳ âm C1 nạp qua R3-D2 và nửa dưới R4. Như vậy R4 cho phép thay đổi thời gian tồn tại của sườn lên và xuống xung dốc cũng như bề rộng của xung vuông. Nhưng cần lưu ý tần số làm việc được thay đổi hoàn toàn độc lập bằng R1.



Hình 3.18 Mạch tạo sóng vuông và tam giác điều chỉnh đư

4. Thực hành

Bài thực hành số 1: Khảo sát mạch dao động dùng IC 741

4.1 Mục tiêu

- + Thiết kế mạch dao động sóng sin
- + Hiểu được hoạt động hồi tiếp dương

4.2 Dụng cụ thực hành

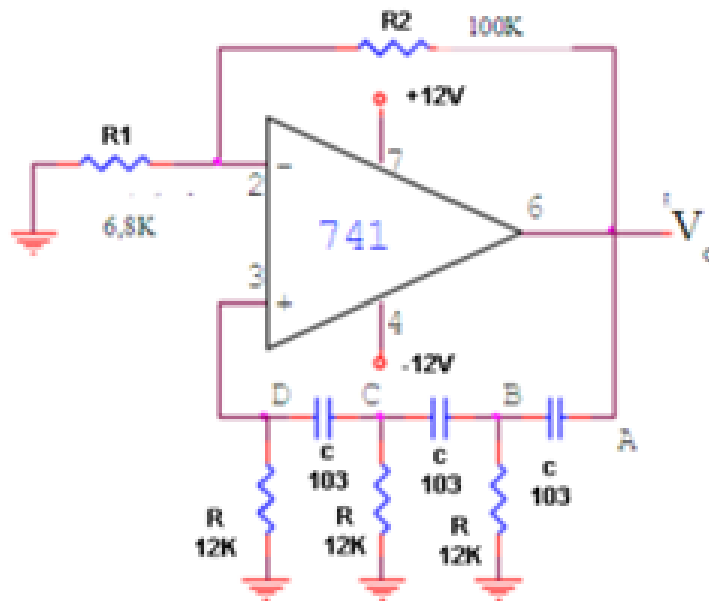
- + Bàn thực hành
- + Bộ thực hành điện tử cơ bản
- + Dao động ký
- + Linh kiện điện tử

4.3 Chuẩn bị lý thuyết

- + Nguyên lý mạch dao động sóng sin
- + Các loại mạch dao động sóng sin
- + Công thức tính tần số của từng loại mạch

4.4 Nội dung thực hành

Lắp mạch như hình sau



Bước 1: Lắp mạch như hình vẽ

Bước 2: Dùng dao động ký đo, vẽ dạng sóng ra tại A,B,C,D,E

Bước 3: Tính tần số dao động của mạch dao động dịch pha

$$f = \frac{1}{2\pi RC \cdot 6} =$$

Thay giá trị của tụ $C = 0.1\mu F$, làm lại các bước từ bước 2 đến bước 4

.....
.....
.....
.....
.....
.....

4.5 Báo cáo kết quả thực hành

- + Báo cáo kết quả đo VOM
- + Báo cáo kết quả đo dao động ký
- + Nêu công dụng của biến trở trong mạch dao động
- + Các loại mạch dao động sóng sin
- + Công thức tính tần số của từng loại mạch

Bài thực hành số 2: Thực hành lắp mạch dao động cầu Wien dùng opamp

1 Mục tiêu

- + Thiết kế mạch dao động sóng sin
- + Hiểu được hoạt động hồi tiếp dương

2 Dụng cụ thực hành

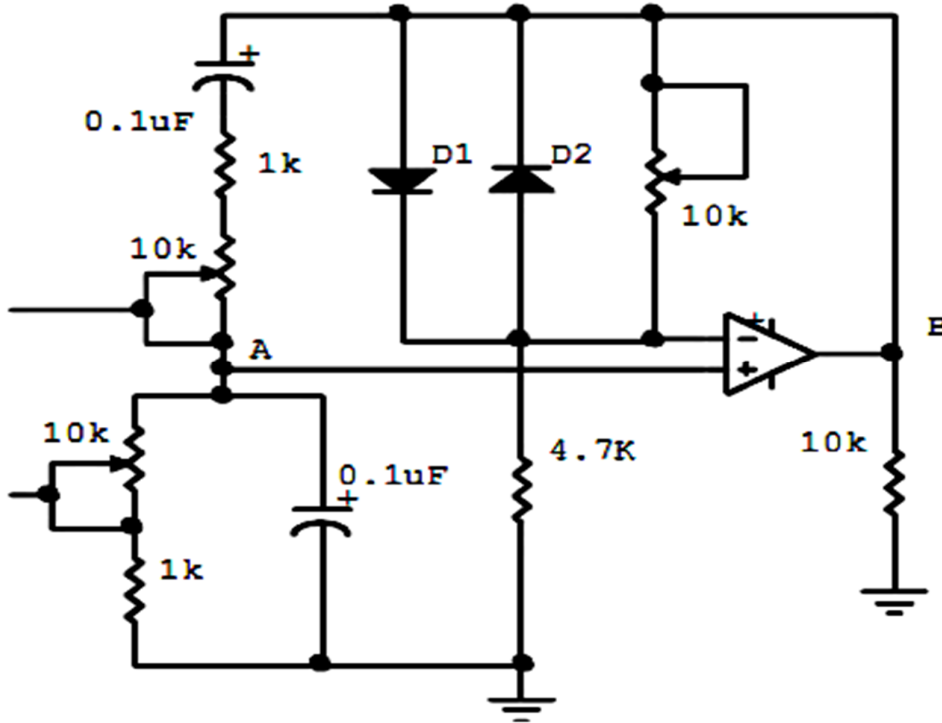
- + Bàn thực hành
- + Bộ thực hành điện tử cơ bản
- + Dao động ký
- + Linh kiện điện tử

3 Chuẩn bị lý thuyết

- + Nguyên lý mạch dao động sóng sin

4 Nội dung thực hành

- + **Chọn opamp loại IC 741 hoặc TL082, nguồn +/-12V**
- + **Chọn diode D1 và D2 loại 1N4007 . biến trở 10K của cầu Wien là đồng chỉnh**
- + **Sử dụng dao động ký đo, vẽ dạng sóng tại điểm A và điểm B**
- + **Điều chỉnh biến trở sao cho sóng ra có dạng sin**
- + **Tính biên độ và tần số dao động theo lý thuyết và thực tế.**



5. Báo cáo kết quả thực hành

- + Báo cáo kết quả đo VOM
- + Báo cáo kết quả đo dao động ký
- + Nêu công dụng của biến trở trong mạch dao động

Tiêu chí đánh giá

- Hiểu được nguyên lý và tính toán được thông số mạch điện cũng như giá trị linh kiện trong các mạch ứng dụng cơ bản của KĐTT.
- Biết vận dụng một cách phù hợp các ứng dụng theo yêu cầu thực tế.
- Thực hiện các mạch ứng dụng.

BÀI 4

MẠCH NGUỒN

Mã bài: 18-4

Giới thiệu

Bài học này tập trung giới thiệu về đặc tính và các ứng dụng điển hình thường dùng trong thực tế của các họ vi mạch ổn áp 3 chân từ họ vi mạch ổn áp 3 chân cố định đến họ ổn áp 3 chân thay đổi được điện áp ra và một vài vi mạch ổn áp 3 chân song song.

Ngoài phần lý thuyết để tiếp thu tốt kiến thức còn phải kết hợp với phần thực hành để tạo khả năng ứng dụng thực tế cho học viên

Mục tiêu thực hiện

- Hiểu được cấu tạo và đặc tính điện của các loại vi mạch ổn áp 3 chân thông dụng
- Biết được các lĩnh vực ứng dụng và các phương pháp nâng cao tính năng của các bộ nguồn nuôi theo yêu cầu,
- Thực hiện được các mạch ứng dụng vi mạch ổn áp 3 chân

1. Mạch nguồn dùng IC ổn áp

Mục tiêu:

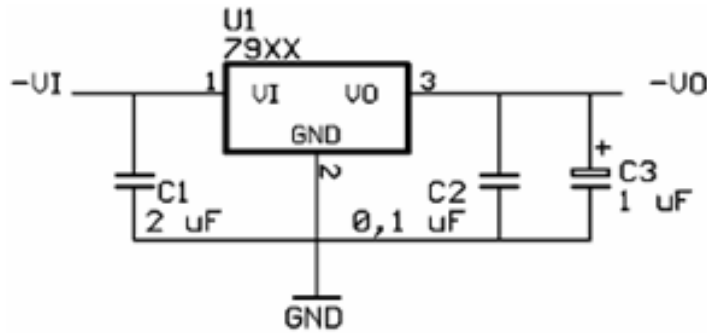
- + Biết được một số loại IC ổn áp thông dụng
- + Hiểu được nguyên lý nguồn ổn áp chính xác dùng opamp

1.1 Mạch nguồn dùng IC ổn áp 78XX/79XX

Họ IC ổn áp 3 chân đặc biệt thích hợp cho các yêu cầu thiết kế các bộ nguồn nhỏ, ổn định hay các ổn áp trên card. Các IC ổn áp rất thông dụng vì kích thước nhỏ và tốn ít linh kiện ngoài.

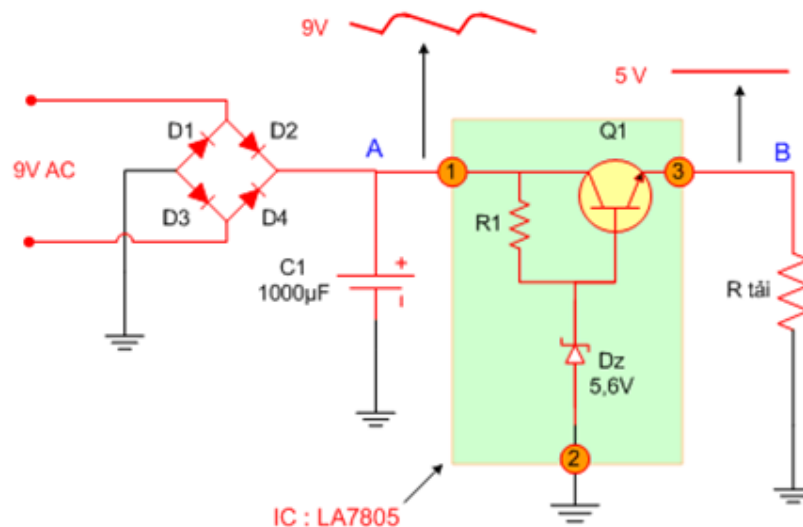
Sử dụng IC ổn áp 3 chân thường không có vấn đề gì. Tuy nhiên, cũng cần nên chú ý đến một số điểm sau: Ngõ ra của các IC ổn áp thường là một tầng đệm NPN (CC) và các IC ổn áp âm có tầng ra là tầng đệm EC. Cấu hình tầng ra CC không được áp dụng cho các ổn áp âm vì các transistor điều khiển PNP khó chế tạo bởi công nghệ vi mạch. Do đó việc thêm tụ thoát ở ngõ ra IC ổn áp dương có thể không cần trong một số ứng dụng.

Đối với ổn áp dương nên dùng tụ thoát $0,33 \mu\text{F}$ ở ngõ vào và để cải thiện đáp ứng quá độ của ổn áp có thể dùng tụ $0,1 \mu\text{F}$ ở ngõ ra, các tụ này nên đặt càng gần chân IC càng tốt.

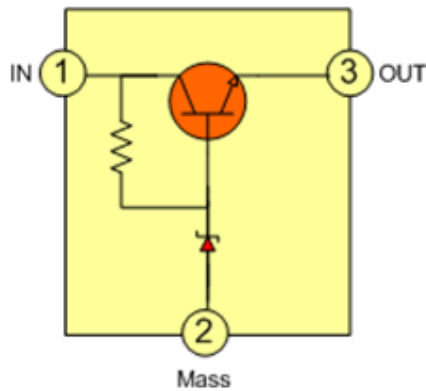


Hình 4.2 Ổn áp âm

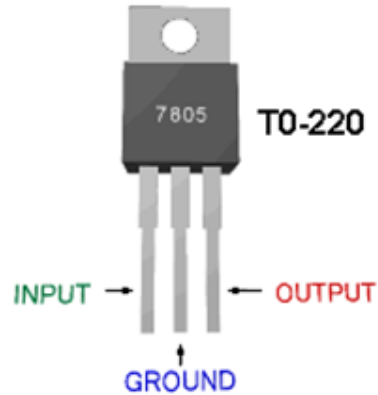
Mạch ổn áp dùng Diode Zener như trên có ưu điểm là đơn giản nhưng nhược điểm là cho dòng điện nhỏ ($\leq 20\text{mA}$). Để có thể tạo ra một điện áp cố định nhưng cho dòng điện mạnh hơn nhiều lần người ta mắc thêm Transistor để khuếch đại về dòng như sơ đồ dưới đây.



- Ở mạch trên điện áp tại điểm A có thể thay đổi và còn gọn xoay chiều nhưng điện áp tại điểm B không thay đổi và tương đối phẳng.
- Nguyên lý ổn áp : Thông qua điện trở R1 và Dz gim cố định điện áp chân B của Transistor Q1, giả sử khi điện áp chân E của Q1 giảm => khi đó điện áp UBE tăng => dòng qua đèn Q1 tăng => làm điện áp chân E của đèn tăng, và ngược lại ...
- Mạch ổn áp trên đơn giản và hiệu quả nên được sử dụng rất rộng rãi và người ta đã sản xuất các loại IC họ LA78.. để thay thế cho mạch ổn áp trên, IC LA78.. có sơ đồ mạch như phần mạch có màu xanh của sơ đồ trên.



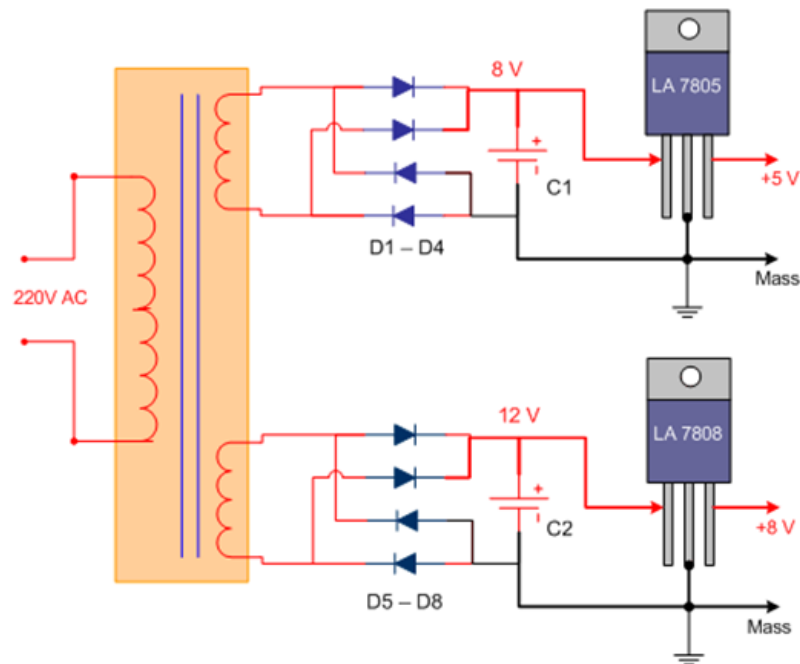
IC ổn áp họ LA78..



IC ổn áp LA7805

- LA7805 IC ổn áp 5V
- LA7808 IC ổn áp 8V
- LA7809 IC ổn áp 9V
- LA7812 IC ổn áp 12V

Lưu ý : Họ IC78.. chỉ cho dòng tiêu thụ khoảng 1A trở xuống, khi ráp IC trong mạch thì $U_{in} > U_{out}$ từ 3 đến 5V khi đó IC mới phát huy tác dụng. IC ổn áp họ 78.. được dùng rộng rãi trong các bộ nguồn, như Bộ nguồn của đầu VCD, trong Ti vi màu, trong máy tính v v...



1.2 Họ 78xx/79xx

Họ 78xx là họ IC 3 chân ổn áp dương trong đó xx là giá trị điện áp ra. Trong khi đó họ 79xx là họ IC ổn áp âm.

Các IC này được sản xuất bởi nhiều hãng khác nhau. Ví dụ: μ A7805, MC7805, AN7805, μ PC7805, NJM7805, TA7805AP, HA17805...

Tùy theo dòng điện ngõ ra, IC còn được thêm các ký tự tương ứng để nhận dạng.

VD:

78Lxx : Dòng điện ra là 100 mA

78xx : Dòng điện ra là 1 A

78Hxx : Dòng điện ra là 5 A

Họ LM340-xx tương đương với 78xx và LM320-xx tương đương với 79xx. Họ LM340 và LM320 còn có thêm các ký tự để chỉ hình dạng vỏ như: LM340-xxH, -xxK, -xxT hay LM340H-xx, LM340K-xx, LM340T-xx với H là vỏ T)-5, K vỏ T)-3 và T là dạng vỏ TO- 220. Sau đây là một số ứng dụng tiêu biểu:

1.2.1 Nâng điện áp ra của IC ổn áp 3 chân cố định

Các IC ổn áp như 7805 và 7905 có thể cho ra điện áp cao hơn nếu ghép thêm hai điện trở như ở hình 4.3 với trị số như sau:

$$R1 = Vr/0,02$$

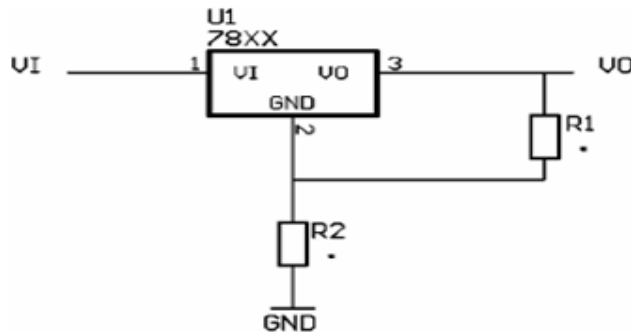
$$R2 = VB/0,0025$$

Trong đó Vr là điện áp danh định của IC (Vr của 7805 là 5 V) và VB = Vo – Vr

Ví dụ:

V _o	V _r	R ₁	R ₂
6 V	5 V	220 Ω	39 Ω
9 V	5 V	220 Ω	150 Ω
13,8 V	12 V	560 Ω	68 Ω
18 V	15 V	680 Ω	120 Ω

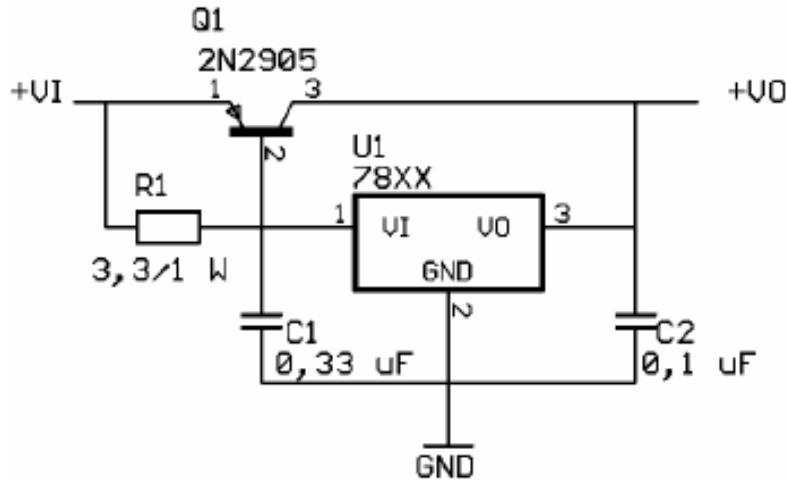
Để chỉnh được điện áp có thể thay R2 bằng một biến trở



Hình 4.3 Nâng điện áp ra của IC ổn áp

1.2.2 Nâng dòng điện ra của IC ổn áp

Bằng cách thêm transistor công suất PNP vào IC ổn áp dương có thể nâng dòng điện ra lớn hơn dòng định mức của IC như sơ đồ ở hình 4.4 có thể cấp được dòng lớn hơn 4 A với transistor có gắn thêm cánh tỏa nhiệt. Tương tự có thể áp dụng cho IC ổn áp âm với transistor công suất là loại NPN



Hình 4.4 Nâng dòng điện ra của ổn áp

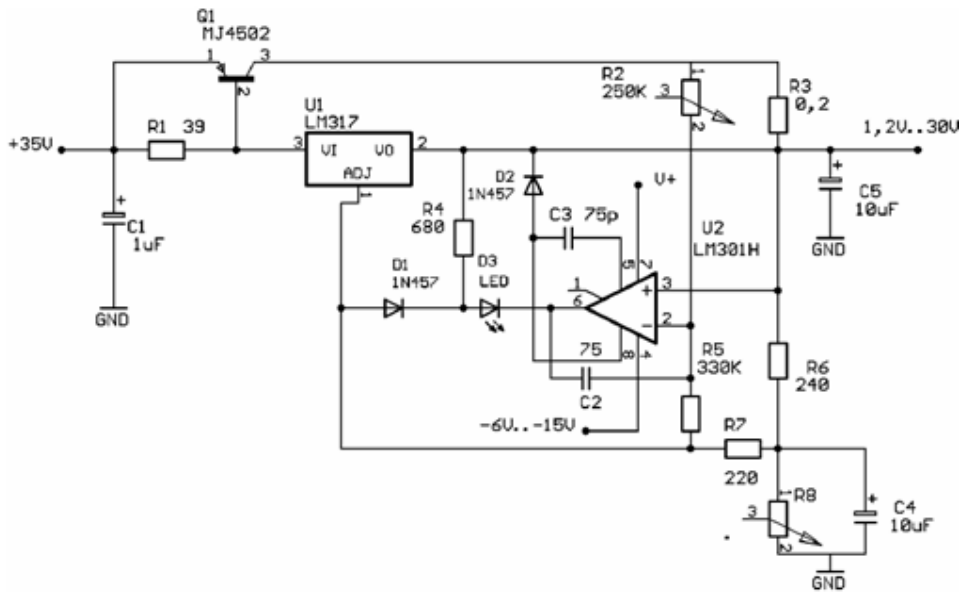
2. Các mạch ứng dụng

2.1 Nguồn ổn định dòng áp

Nhiều ổn áp được trang bị các mạch giới hạn dòng để bảo vệ phần tử điều khiển khi quá tải. Mặc dù tải có thể bị ngắn mạch nhưng dòng sẽ bị giới hạn tại một giá trị đặt trước. Thật ra mạch này hoạt động như một mạch ổn định dòng điện.

Op-amp không hoạt động khi mạch ở chế độ ổn áp, có thể xem LM317K như một transistor NPN, khi đó chân VIN trở thành collector, VOUT là emitter và chân ADJ là cực base và LM317K có chức năng lái transistor điều khiển MJ4502.

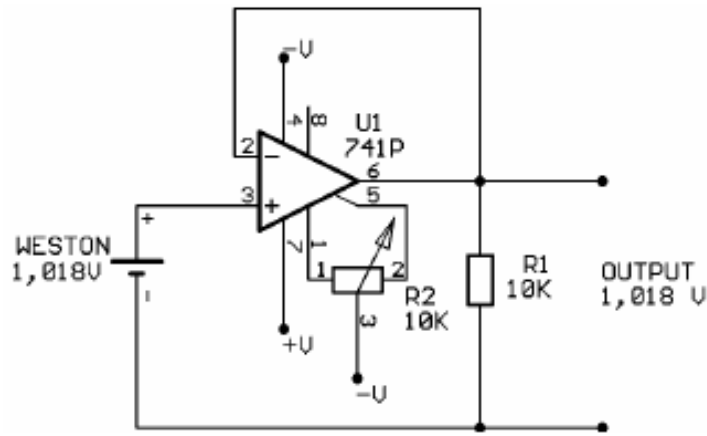
Việc giới hạn dòng tự động xảy ra khi sụt áp do dòng tải trên điện trở lấy mẫu R3 đủ để chuyển trạng thái của op-amp LM301A, op-amp này làm việc như một mạch so sánh điện áp, lúc này D1 và D2 phân cực thuận và dòng vào cực nền của LM317K giảm đủ để duy trì op-amp ở trạng thái khóa. Giá trị dòng giới hạn được điều chỉnh bằng R2. Diode D3 sáng khi mạch làm việc ở chế độ dòng hằng, tụ ra C3 10 μ F là tụ tantal



Hình 4.5: Nguồn ổn định dòng áp

2.2 Nguồn ổn áp chính xác

Trong các phòng thí nghiệm điện tử thường cần có một nguồn điện áp chuẩn chính xác để chỉnh lại thang đo cho các thiết bị. Loại pin chuẩn Weston có điện áp chính xác 1,018 V thường được dùng làm điện áp chuẩn cho yêu cầu này. Tuy nhiên, loại pin này lại có trở kháng ra từ 1 đến 2 K Ω và chính điều đó nên không thể dùng chúng làm điện áp chuẩn tại những dòng ra vượt quá 1 μ A. Hình 4.5 giới thiệu một sơ đồ loại bỏ được khuyết điểm của pin Weston và cho phép dùng nó làm điện áp chuẩn ở các dòng ra lên đến vài mA.



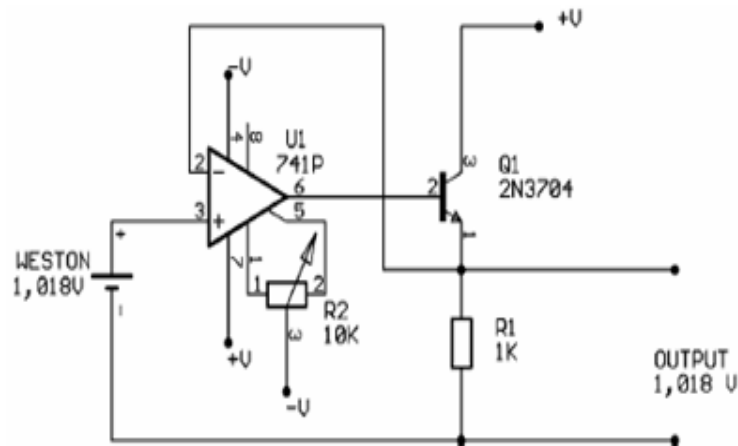
Hình 4.5 Nguồn ổn áp chính xác

Bộ KĐTT trong sơ đồ là mạch theo điện áp có độ lợi bằng 1, trong đó pin Weston được nối trực tiếp với đầu vào không đảo, vì trở kháng vào của KĐTT rất cao chỉ nhận dòng khoảng 0,03 mA từ pin Weston nhưng lại có trở

kháng ra gần bằng 0 và có thể cấp dòng ra trên 5 mA. Như vậy mạch này có điện áp đầu ra chính xác 1,018 V và dòng ra trên 5 mA.

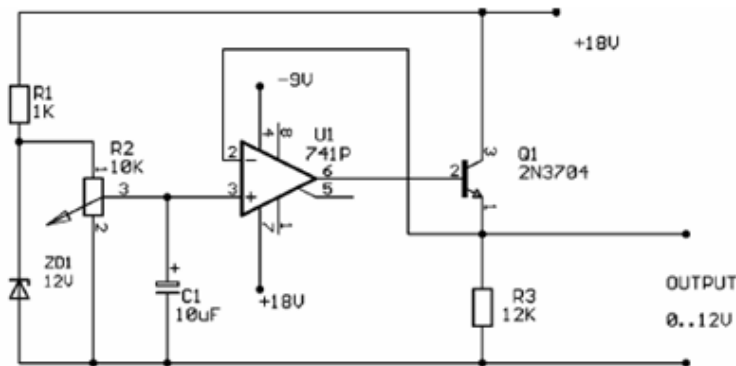
Nếu cần có thể thêm một mạch tăng cường công suất (tăng đệm CC) để tăng khả năng cấp dòng của mạch (h 4.6). Lưu ý là tiếp giáp nền-phát của mạch CC được ghép nối tiếp với vòng hồi tiếp âm nên tiếp giáp này không ảnh hưởng đến điện áp ra của mạch. Cả hai mạch đều có biến trở 10 K Ω chỉnh điện áp offset. Đây là biện pháp để bảo đảm mức độ đồng nhất thật tốt giữa các điện áp vào và ra. Cách chỉnh đơn giản là xoay con trượt sao cho điện áp giữa đầu vào không đảo với đầu ra bằng 0 khi đã có nguồn pin Weston. Nếu chấp nhận sai số điện áp ra vài mV thì không cần biến trở này.

2.3 Nguồn áp chính xác có đầu ra tăng cường



Hình 4.6 Nguồn áp chính xác có đầu ra tăng cường

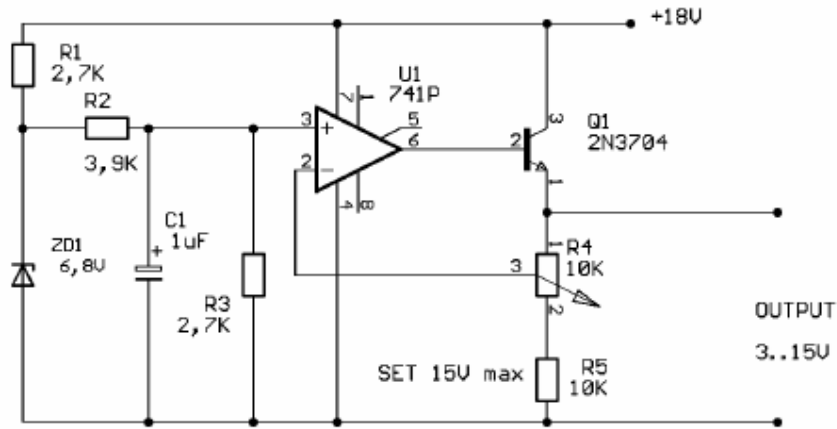
Thông thường các mạch hình 4.5 và 4.6 có thể bỏ trong một hộp nhỏ gồm cả nguồn pin cấp điện +9 V và có công tắc ON/OFF dùng để nối nguồn +9 V cho KĐTT nhưng pin Weston đặt ở ngoài hộp. Trong trường hợp này không nên nối pin Weston với mạch trước khi bật công tắc



Hình 4.7 Bộ nguồn thay đổi được điện áp

Bằng nhiều cách khác nhau, có thể dùng KĐTT để thực hiện các bộ nguồn công suất chỉnh được chất lượng cao. Một mạch đơn giản được trình bày ở hình 4.7. Mạch này có điện áp ra chỉnh được từ 0 V đến 12 V với dòng lớn nhất khoảng 50 mA. Nguyên tắc làm việc của mạch rất đơn giản: ZD1 là diode zener được cấp điện từ nguồn dương qua điện trở R1. Trên diode zener có điện áp chuẩn 12 V và một phần điện áp này được đưa vào KĐTT nhờ biến trở R2. Đầu ra của biến trở chỉnh được từ 0 V đến 12 V và đưa vào đầu vào không đảo, KĐTT được ráp theo kiểu mạch đệm có độ lợi bằng 1, Q1 là tầng tăng cường dòng điện ra. Như vậy, áp ra của mạch này bằng điện áp tại đầu vào không đảo và do đó chỉnh được từ 0 V đến 12 V. Chú ý mạch này dùng một nguồn dương +18 V và một nguồn âm -9 V.

Hình 4.8 chỉ ra một phương pháp khác. Điện áp ra chỉnh được từ +3 V đến +15 V với dòng lớn nhất khoảng 50 mA. Mặc dù mạch này không thể chỉnh xuống 0 V nhưng có ưu điểm là chỉ dùng một nguồn dương +18 V.



Hình 4.8

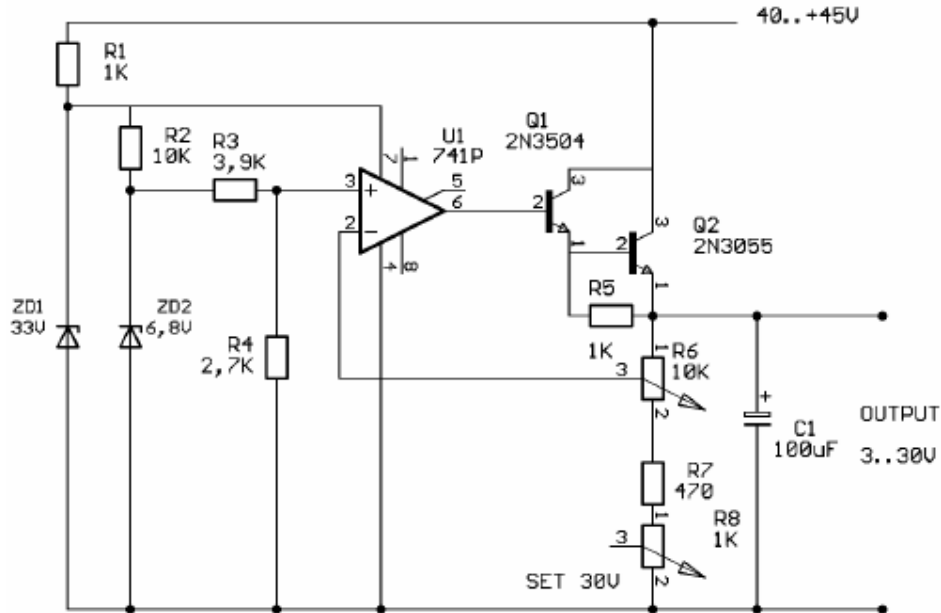
Nguyên tắc hoạt động của mạch này phức tạp hơn mạch hình 4.7 : ZD1 là diodezener 6,8 V được cấp dòng từ nguồn dương qua R1. Đầu ra của zener được đưa đến một mạch phân áp cố định R2-R3 và cho ra một điện áp chuẩn cố định khoảng 3 V ở đầu vào không đảo của KĐTT, bộ KĐTT được mắc theo sơ đồ mạch khuếch đại DC không đảo có độ lợi thay đổi được. Q1 là mạch tăng cường dòng điện CC ghép nối tiếp với đầu ra của KĐTT và độ lợi được xác định bởi cầu phân áp R4-R5 mắc giữa đầu ra emitter với đất.

Khi con trượt của biến trở nằm ở vị trí emitter của Q1, lúc này hồi tiếp âm là 100% và độ lợi là đơn vị, mạch khuếch đại trở thành mạch theo điện áp và có điện áp đầu ra là 3 V tức là bằng điện áp chuẩn ở đầu vào không đảo . Khi con trượt ở tại điểm nối giữa R4- R5, hệ số hồi tiếp âm của mạch giảm xuống và độ lợi của mạch khoảng 5 lần nghĩa là điện áp ra là 15 V với dòng ra lên đến 50 mA. Vì cầu phân áp R4-R5 xác định độ lợi được lấy trực tiếp từ

đầu ra , điện áp ra của mạch này khá ổn định và hầu như không bị ảnh hưởng bởi dòng tải .

Có thể cải tiến mạch hình 4.8 bằng cách cấp dòng cho diode zener từ một nguồn đã tương đối ổn định và như thế sẽ nâng cao được độ chính xác của điện áp chuẩn. Một cải tiến khác để tăng cường khả năng kéo tải là thay Q1 bằng một transistor công suất Darlington.

2.4 Bộ nguồn ổn định 3-30 V; 0-1 A



Hình 4.9 Bộ nguồn ổn định 3-30 V; 0-1 A

Hình 4.9 cho thấy một mạch thực tế bao gồm 3 cải tiến: Mạch có khả năng cấp điện áp ra thay đổi từ 3 V đến 30 V với dòng lên đến 1 A. Nguồn cung cấp cho mạch từ 40 V đến 45 V chưa ổn định, điện áp này được đưa trực tiếp đến cực thu của Q1 và Q2 nhưng lại gián tiếp cung cấp cho KĐT qua R1 và diode zener ZD1.

Điện áp ra 33 V đã ổn định của diode ZD1 cũng được dùng để tạo ra điện áp chuẩn ZD2 và do đó tạo ra được một điện áp chuẩn 3 V có độ ổn định rất cao.

Cặp Darlington Q1-Q2 mắc nối tiếp với đầu ra của KĐT, và tổ hợp transistor tạo thành mạch khuếch đại DC không đảo có độ lợi thay đổi được nhờ cầu phân áp R6-R7- R8, độ lợi thay đổi được từ 1 đến 10 lần, do đó điện áp ra thay đổi từ 3 V đến 30 V với dòng ra đến 1 A rất ổn định.

Khuyết điểm của mạch hình 4.9 là không có bảo vệ ngắn mạch, do đó mạch có thể hư hỏng nếu đầu ra ngắn mạch. Có thể giải quyết bằng cách ghép

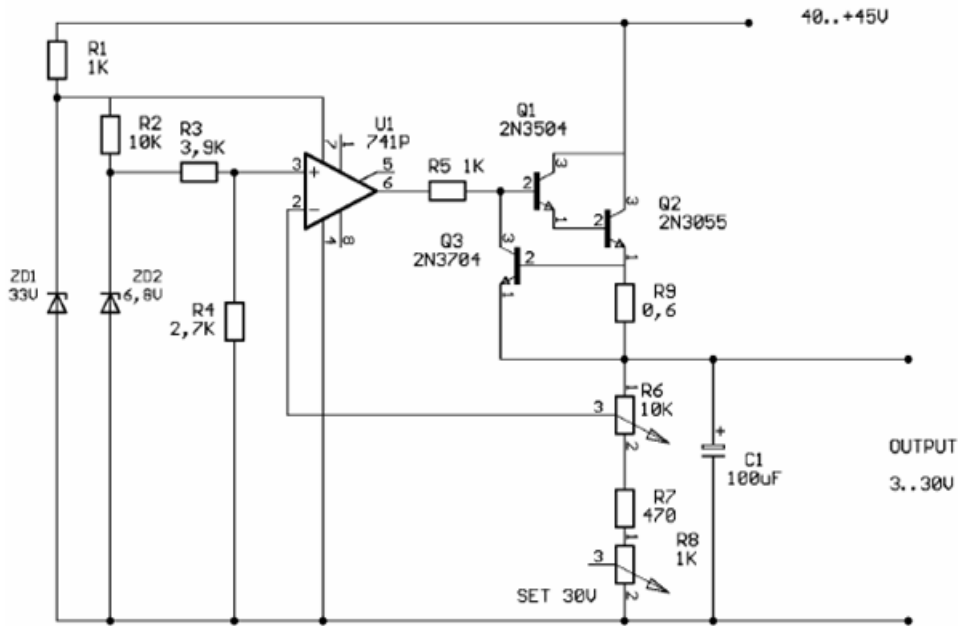
nối tiếp với đầu ra một cầu chì nhưng an toàn hơn là dùng thêm một mạch bảo vệ như ở sơ đồ hình 4.10 .

2.5 Nguồn ổn áp 3 V- 30 V có hạn dòng ngõ ra

Về cơ bản hình 4.10 cũng giống hình 4.9 chỉ thêm điện trở cảm biến dòng 0,6 Ω ghép nối tiếp với đầu ra và transistor hạn dòng Q3 nối giữa cực nền Q1 với cực phát Q2 .

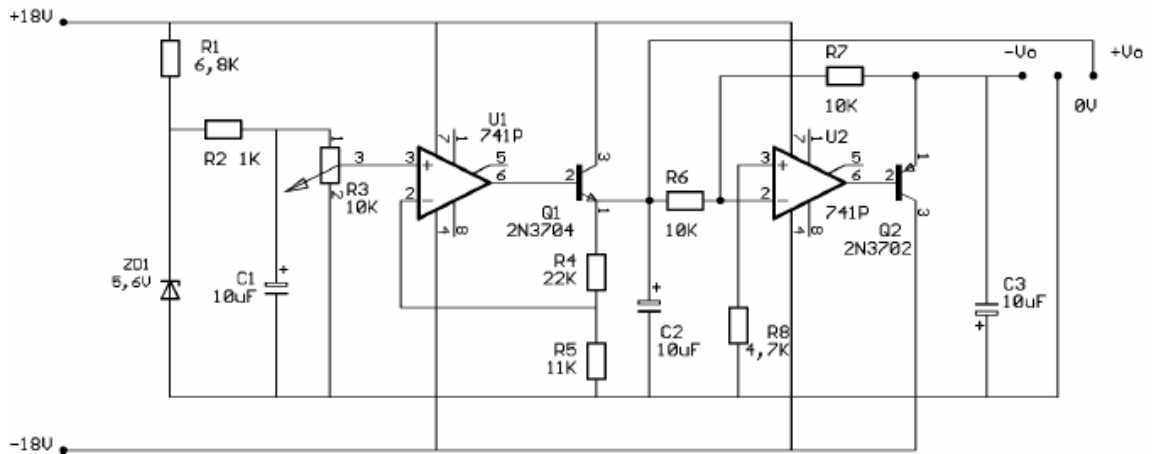
Nguyên tắc hoạt động như sau: Q3 là transistor silic sẽ dẫn điện khi điện áp thuận giữa nền-phát lớn hơn 0,6 V, điện áp này chính là điện áp rơi trên điện trở 0,6 Ω và độ lớn của nó phụ thuộc vào dòng điện ra của mạch.

dòng ra của mạch nhỏ hơn 1 A, dòng này chảy qua R9 tạo nên điện áp nhưng không đủ để Q3 dẫn, Q3 xem như hở mạch và không ảnh hưởng gì đến hoạt động của bộ nguồn. Nếu có ngắn mạch ngõ ra, dòng ra sẽ lớn hơn 1 A, điện áp rơi trên R9 lúc này lớn hơn 0,6 V, Q3 dẫn và làm rẽ mạch dòng cực nền của Q1, dẫn đến Q1 và Q2 tắt làm cho dòng ra giảm xuống. Thực tế khi có ngắn mạch xảy ra dòng ra tự động được giới hạn tại giá trị 1 A.



Hình 4.10 Nguồn ổn áp 3 V- 30 V có hạn dòng ngõ ra

Cả 4 mạch vừa khảo sát ở trên đều chỉ là đơn cực, có những trường hợp yêu cầu đầu ra phải là điện áp 2 cực (VD tạo nguồn cấp điện cho KĐTT) riêng biệt. Thường thì cần hai nguồn bằng nhau về độ lớn nhưng ngược chiều nhau và có thể chỉnh biên độ 2 nguồn cùng lúc.



Hình 4.11 Bộ nguồn đối xứng 0-30 V

Mạch hình 4.11 có 3 cực ngõ ra ký hiệu $+V_o$, 0, và $-V_o$ với dòng ra lớn nhất là 50mA. Nguyên lý làm việc như sau: Diode zener ZD1 tạo ra điện áp chuẩn cố định 5,6 V từ nguồn cung cấp +18 V, điện áp chuẩn này được đưa đến một cầu phân áp thay đổi được R2-R3, tạo ra điện áp từ 0- +5 V bằng cách chỉnh R3, điện áp này được đưa đến đầu vào không đảo của IC1, IC này kết hợp với transistor Q1 tạo thành mạch khuếch đại không đảo x3, đầu ra của mạch chính là đầu ra $+V_o$ của bộ nguồn. Như vậy điện áp giữa cực $+V_o$ với cực 0 có thể thay đổi từ 0 đến +15 V nhờ R3 và dòng ra lên đến 50 mA. IC2 và transistor Q2 tạo thành mạch khuếch đại đảo có độ lợi bằng 1 với điện áp vào là $+V_o$ và đầu ra của mạch này chính là $-V_o$.

Bộ nguồn hình 4.11 chỉ có khả năng cấp dòng lớn nhất 50 mA và không có bảo vệ quá tải. Có thể tăng dòng ra đến 1 A hoặc cao hơn bằng các cặp Darlington với cực tính phù hợp và cũng có thể thêm vào các mạch giới hạn dòng như đã đề cập ở trên.

BÀI 5

CÁC VI MẠCH TƯƠNG TỰ THÔNG DỤNG

Mã bài: MĐ 18-5

Giới thiệu

Công nghệ vi mạch ngày càng phát triển nên: Mật độ tích hợp cao, làm việc được với điện áp và dòng điện lớn...những đặc điểm này làm cho việc thiết kế mạch điện dễ dàng và ít linh kiện hơn, nội dung bài này sẽ giới thiệu một vài loại vi mạch điển hình thường dùng trong thực tế, với mỗi vi mạch cụ thể có kèm theo các bài thực tập nhằm nâng cao tay nghề của học viên

Mục tiêu thực hiện

- Hiểu được cấu trúc, đặc tính của các vi mạch tương tự phổ biến.
- Giải thích được nguyên lý hoạt động và thực hiện được các mạch điện ứng dụng

1. Vi Mạch định thời

Mục tiêu

+ Hiểu được nguyên lý vi mạch định thời IC555

+Nguyên lý mạch khuếch đại công suất âm tần dung IC LA444

1.1 Vi mạch IC 555

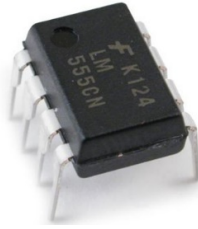
Họ vi mạch LM555/NE555/SA555 có chức năng tạo thời gian trì hoãn chính xác và ổn định. Khi làm việc ở chế độ đơn ổn, thời gian này được xác định đơn giản bằng một điện trở và một tụ điện ráp thêm bên ngoài. Ở chế độ dao động đa hài, tần số và chu kỳ hoạt động (duty cycle) được điều khiển chính xác bởi hai điện trở và một tụ điện.

Đặc tính kỹ thuật:

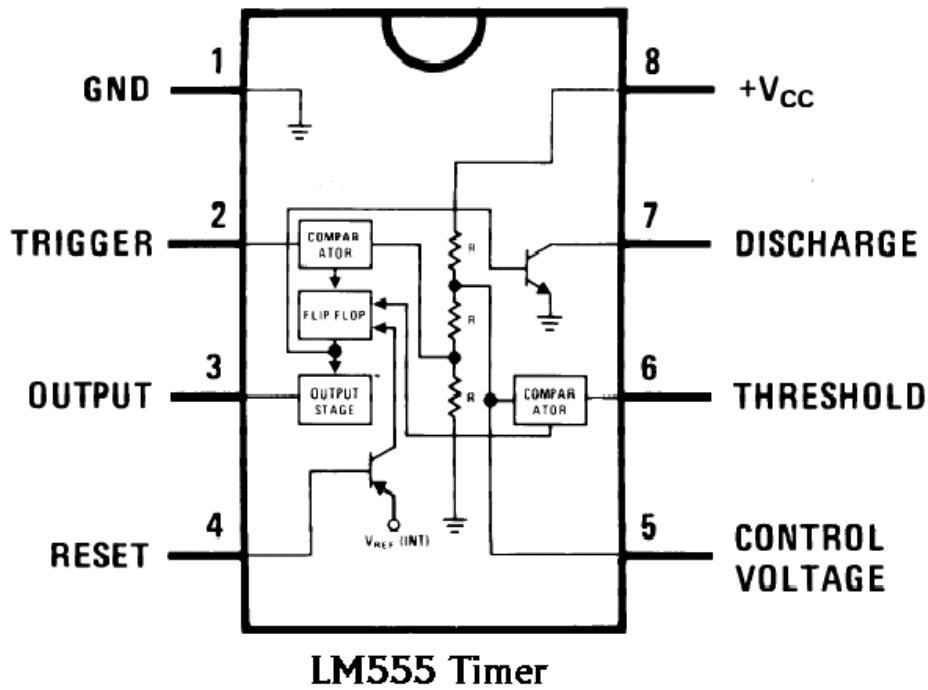
- Khả năng cấp dòng ra cao (200 mA).
- Điều khiển được chu kỳ hoạt động.
- Độ ổn định nhiệt 0,005%/ $^{\circ}$ C.
- Thời gian trì hoãn từ mS đến hàng giờ.
- Thời gian chuyển mạch toff < 2 μ S.

Lĩnh vực ứng dụng:

- Tạo thời gian chuẩn.
- Dao động tạo xung.
- Tạo thời gian trì hoãn.
- Điều khiển tuần tự theo thời gian.



Cấu tạo sơ đồ khối



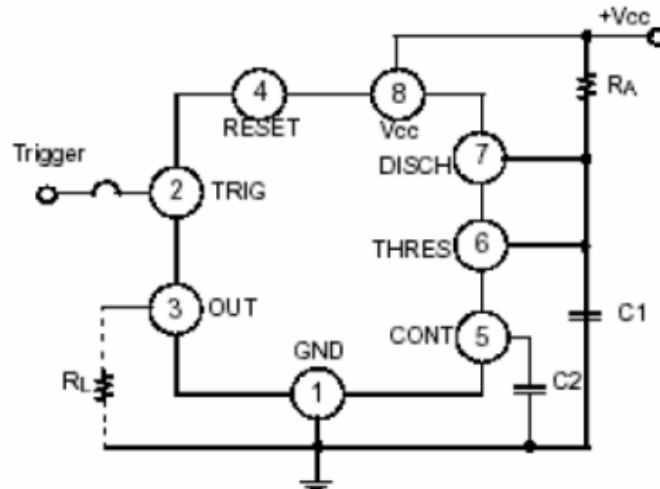
Thông tin ứng dụng

Threshold Voltage V_{th} (pin 6)	Trigger Voltage V_{tr} (pin 2)	RESET (pin 4)	Output (pin 3)	Discharging Tr. (pin 7)
X	X	Low	Low	ON
$V_{th} > 2V_{cc} / 3$	$V_{th} > 2V_{cc} / 3$	High	Low	ON
$V_{cc} / 3 < V_{th} < 2V_{cc} / 3$	$V_{cc} / 3 < V_{th} < 2V_{cc} / 3$	High	-	-
$V_{th} < V_{cc} / 3$	$V_{th} < V_{cc} / 3$	High	High	OFF

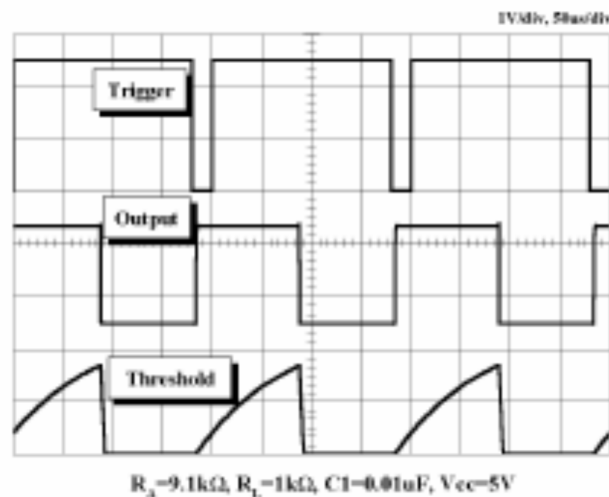
Khi đặt một điện áp mức thấp vào chân RESET, ngõ ra sẽ xuống mức thấp bất chấp điện áp ngưỡng cũng như điện áp kích, ngõ ra của 555 chỉ thay đổi phụ thuộc vào hai điện áp này khi chân RESET ở mức cao.

Khi điện áp ngưỡng lớn hơn $2V_{cc} / 3$ và ngõ ra đang ở mức cao, transistor xả sẽ dẫn điện hạ điện áp ngưỡng xuống thấp hơn $V_{cc} / 3$. Trong khoảng thời gian này ngõ ra 555 xuống mức thấp. Tiếp theo đó nếu đưa điện áp thấp vào ngõ kích, điện áp ngưỡng bằng $V_{cc} / 3$, transistor xả tắt, điện áp ngưỡng tăng lên và điều khiển ngõ ra lên mứ

1.2 Chế độ đơn ổn



a) Sơ đồ mạch đơn ổn



b) Dạng sóng mạch đơn ổn

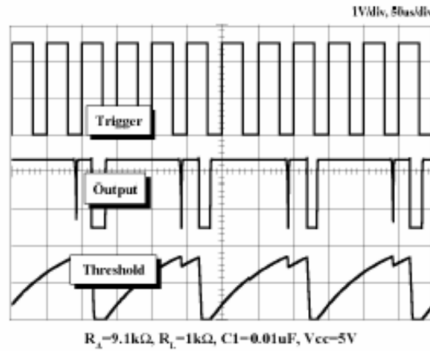
Hình 5.1 Mạch đơn ổn 555

Hình 5.1 là mạch đơn ổn ứng dụng vi mạch 555 có chức năng tạo ra một xung cố định ngay tại thời điểm điện áp ngõ vào kích thấp hơn $V_{cc}/3$. Khi điện áp kích đưa vào chân 2 thấp hơn $V_{cc}/3$ và ngõ ra đang mức thấp, FF bên trong điều khiển transistor xả tắt dẫn đến ngõ ra trở lên mức cao thông qua việc cùng lúc nạp tụ C1 và đặt FF.

Điện áp trên tụ C1 là VC1 tăng dần theo quy luật hàm mũ với thời hằng $t = RA.C1$ và đạt đến giá trị $2V_{cc}/3$ tại thời điểm $t_d = 1,1RA.C1$, thời hằng càng lớn thì thời gian để điện áp trên tụ bằng $2V_{cc}/3$ càng kéo dài, do đó bề rộng xung ra phụ thuộc vào RAC1.

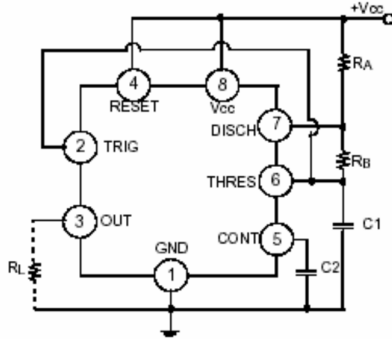
Khi $V_{C1} = 2V_{cc}/3$, bộ so sánh tại ngõ vào kích sẽ xóa FF, transistor xả ON, C1 phóng điện và ngõ ra xuống mức thấp.

Cần lưu ý là để cho mạch hoạt động bình thường, điện áp ngõ vào kích ít nhất phải bằng $V_{cc}/3$ trước khi ngõ ra của 555 trở về mức thấp, có nghĩa là mặc dù việc duy trì mức cao ở ngõ ra không bị ảnh hưởng bởi xung kích trong khoảng thời gian này nhưng cũng sẽ làm cho dạng sóng ra không được bình thường như trình bày ở hình 5.2

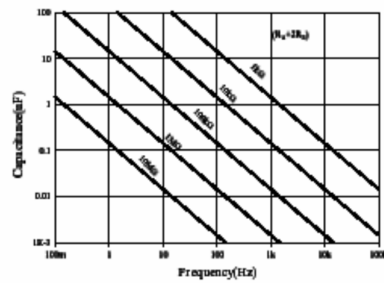


Hình 5.2 Dạng sóng không bình thường trong mạch đơn ổn

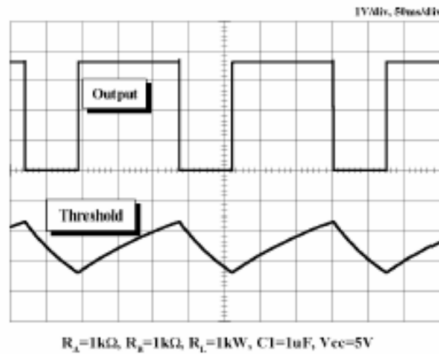
1.3 Các chế độ dao động đa hài



a) Sơ đồ mạch



b) quan hệ giữa tần số với R và C



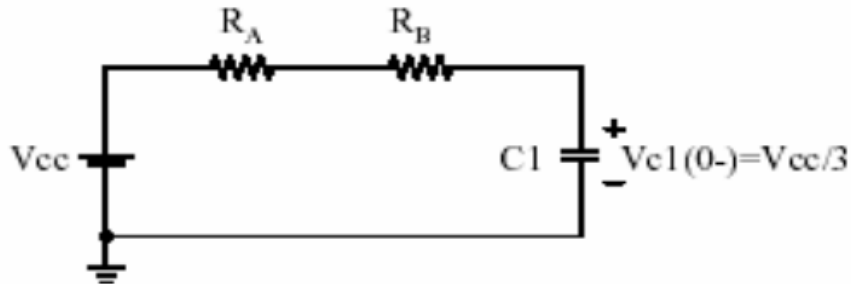
c) Dạng sóng mạch dao động

Hình 5.3 Mạch dao động đa hài 555

Chế độ này được thực hiện bằng cách thêm điện trở R_B vào sơ đồ ở hình 5.1a và trở thành sơ đồ như trình bày ở hình 5.2a trong đó ngõ vào điện áp ngưỡng và điện áp kích được nối chung lại với nhau để tạo khả năng tự kích. Khi ngõ ra 555 ở mức cao, transistor Tr tắt, điện áp V_{C1} tăng lên với thời hằng $(R_A + R_B).C$.

Khi điện áp trên $C1$ cũng chính là điện áp ngưỡng bằng $2V_{cc}/3$, ngõ ra bộ so sánh tại ngõ vào kích lên mức cao dẫn đến FF bị xóa và ngõ ra 555 xuống thấp. Lúc này Tr dẫn, $C1$ phóng điện qua điện trở R_B cho đến khi $V_{C1} < V_{cc}/3$, ngõ ra bộ so sánh tại ngõ vào kích lên cao và ngõ ra 555 cũng lên mức cao trở lại, Tr tắt và V_{C1} lại tăng dần lên.

Trong quá trình hoạt động, trong khoảng thời gian ngõ ra ở mức cao cũng chính là giai đoạn V_{C1} tăng từ $V_{cc}/3$ lên $2V_{cc}/3$ và khoảng thời gian ngõ ra ở mức thấp tương ứng với V_{C1} giảm từ $2V_{cc}/3$ xuống $V_{cc}/3$. Hình 5.4 là sơ đồ tương đương khi $C1$ nạp điện.



Hình 5.4: sơ đồ tương đương

$$C_1 \frac{dv_{C1}}{dt} = \frac{V_{CC} - V(0-)}{R_A + R_B} \quad (1)$$

$$V_{C1}(0+) = V_{CC}/3 \quad (2)$$

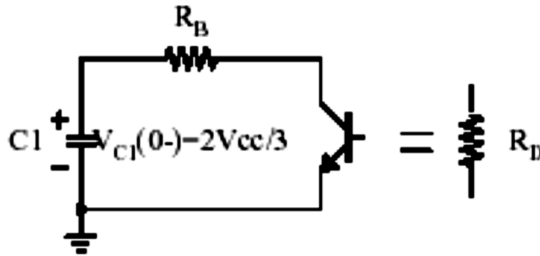
$$V_{C1}(t) = V_{CC} \left(1 - \frac{2}{3} e^{-\left(\frac{t}{(R_A + R_B)C_1} \right)} \right) \quad (3)$$

Vì thời gian mức cao của bộ định thời (t_H) là thời gian cần thiết để $V_{C1}(t)$ đạt đến giá trị $2V_{CC}/3$. Do đó:

$$V_{C1}(t) = \frac{2}{3} V_{CC} = V_{CC} \left[1 - \frac{2}{3} e^{-\left[\frac{t_H}{(R_A + R_B)C_1} \right]} \right] \quad (4)$$

$$t_H = C_1(R_A + R_B) \ln 2 = 0,693(R_A + R_B) \cdot C_1 \quad (5)$$

Khi tụ phóng điện, ngõ ra bộ định thời ở mức thấp, sơ đồ tương đương như sau



$$C_1 \frac{dv_{C1}}{dt} + \frac{1}{R_A + R_B} V_{C1} = 0 \quad (6)$$

$$V_{C1}(t) = \frac{2}{3} V_{CC} e^{-\frac{t}{(R_A + R_D)C_1}} \quad (7)$$

Khoảng thời gian ngõ ra mức thấp (t_L) bằng với khoảng thời gian để điện áp $V_{C1}(t)$ giảm đến giá trị $V_{CC}/3$.

$$\frac{1}{3} V_{CC} = \frac{2}{3} V_{CC} \cdot e^{-\frac{t_L}{(R_A + R_D)C_1}} \quad (8)$$

$$t_L = C_1 (R_B + R_D) \ln 2 = 0,693 (R_B + R_D) C_1 \quad (9)$$

Thông thường $R_B \gg R_D$. Suy ra:

$$t_L = 0,693 R_B \cdot C_1 \quad (10)$$

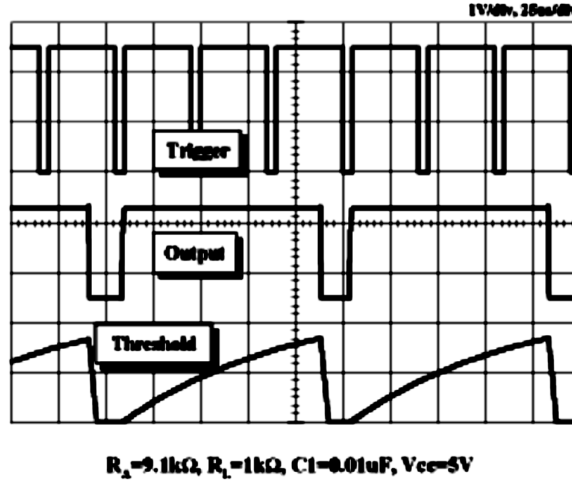
Do đó, chu kỳ của tín hiệu dao động là tổng của thời gian nạp với thời gian xả của tụ C_1 .

$$T = t_H + t_L = 0,693 (R_A + R_B) C_1 + 0,693 R_B C_1 = 0,693 (R_A + 2R_B) C_1$$

$$f = \frac{1}{T} = \frac{1,44}{(R_A + 2R_B)C_1} \quad (11)$$

1.4 Chế độ chia tần số

Bằng cách thay đổi thời gian trì hoãn thích hợp, mạch đơn ổn có thể thực hiện được chức năng của mạch chia tần số như trong hình 5.4 là dạng sóng của một mạch chia 3 . Tần số xung vào bằng 3 lần tần số xung ra.

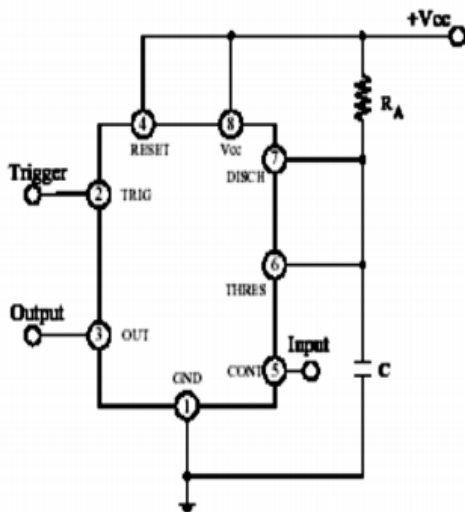


Hình 5.4 Dạng sóng mạch chia tần số

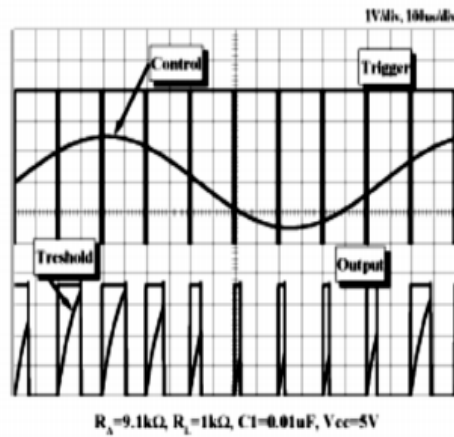
1.5 Chế độ điều chế độ rộng xung

Dạng xung ra của bộ định thời có thể thay đổi bằng cách điều chế điện áp điều khiển tại chân 5 sự thay đổi áp chuẩn của các bộ so sánh bên trong. Hình 5.5 trình bày một mạch điều chế bề rộng xung.

Khi các xung kích được đưa liên tục vào mạch đơn ổn, bề rộng xung ra của 555 sẽ bị điều chế theo điện áp đặt tại ngõ điều khiển, điện áp này có thể hình sin hoặc các dạng khác, hình 5.5b trình bày các dạng sóng nhận được.



a) Sơ đồ mạch điện



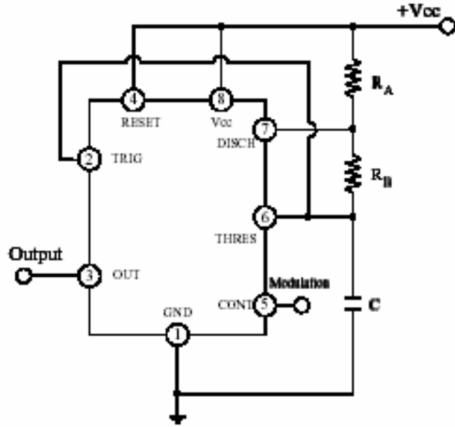
b) Dạng sóng nhận được

Hình 5.5 Chế độ điều chế bề rộng xung

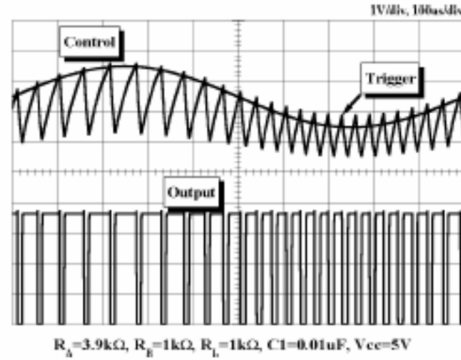
1.6 Điều chế vị trí xung

Nếu điện áp điều chế được đưa vào ngõ điều khiển trong khi bộ định thời làm việc ở chế độ dao động đa hài như trong hình 5.6 thì 555 sẽ có chức năng điều chế vị trí xung. Trong chế độ này, áp chuẩn của các bộ so sánh bên trong được điều chế và dẫn đến làm thay đổi xung ra tương ứng.

Hình 5.6b cho thấy tín hiệu điều chế có dạng sin vị trí xung ra thay đổi tương ứng, Tuy nhiên, điện áp điều chế có thể có dạng bất kỳ.



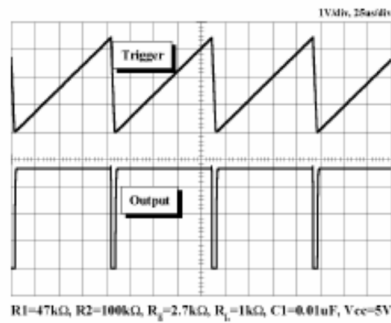
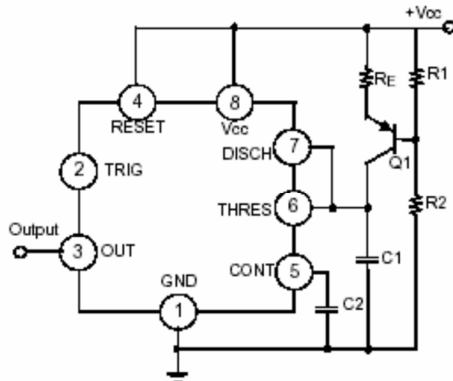
a) Sơ đồ mạch điện



b) Dạng sóng nhận được

Hình 5.6 Điều chế vị trí xung

1.7 Tạo xung dốc tuyến tính



Hình 5.7 Mạch tạo điện áp tuyến tính

Nguồn dòng trên sơ đồ gồm có: Transistor PNP Q1, R1, R2 và RE

$$I_C = \frac{V_{CC} - V_E}{R_E} \quad (12)$$

$$V_E = V_{BE} + \frac{R_2}{R_1 + R_2} V_{CC} \quad (13)$$

2. Vi mạch công suất âm tần

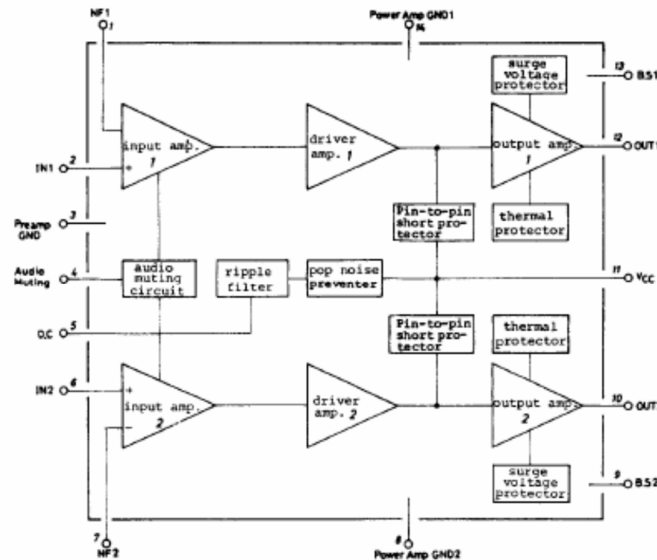
2.1 Mạch khuếch đại công suất âm tần dùng IC LA4440

LA4440 do hãng SANYO sản xuất là một vi mạch khuếch đại âm thanh công suất trung bình được ứng dụng phổ biến trong lĩnh vực điện tử gia dụng, đặc tính được tóm tắt như sau:

- Hoạt động được ở hai chế độ: Stereo 2 kênh riêng biệt 2x6 W (dual mode) hoặc kiểu mạch cầu (bridge) mono 19 W
- Số linh kiện thêm bên ngoài rất ít.
- Nhiều lúc mở máy nhỏ và khả năng cân bằng tốt.
- Lọc gợn sóng tốt: 46 dB.
- Nhiều xuyên kênh thấp.
- Nhiễu nội bộ thấp: $R_g = 0$.
- Độ méo phi tuyến thấp trên toàn bộ dải tần từ thấp đến cao.
- Dễ thiết kế giải nhiệt.
- Có chức năng tắt âm thanh cài sẵn .

Có khả năng bảo vệ: Quá nhiệt, quá áp, bảo vệ điện áp đỉnh, bảo vệ ngắn mạch các chân ra.

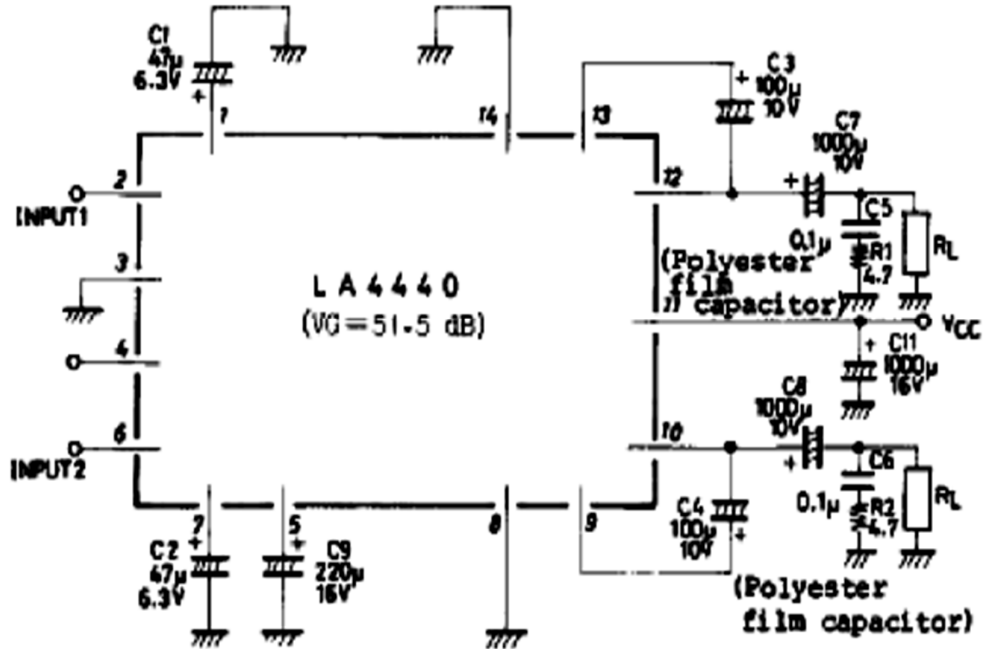
Sơ đồ khối



Hình 5.8 Sơ đồ khối LA4440

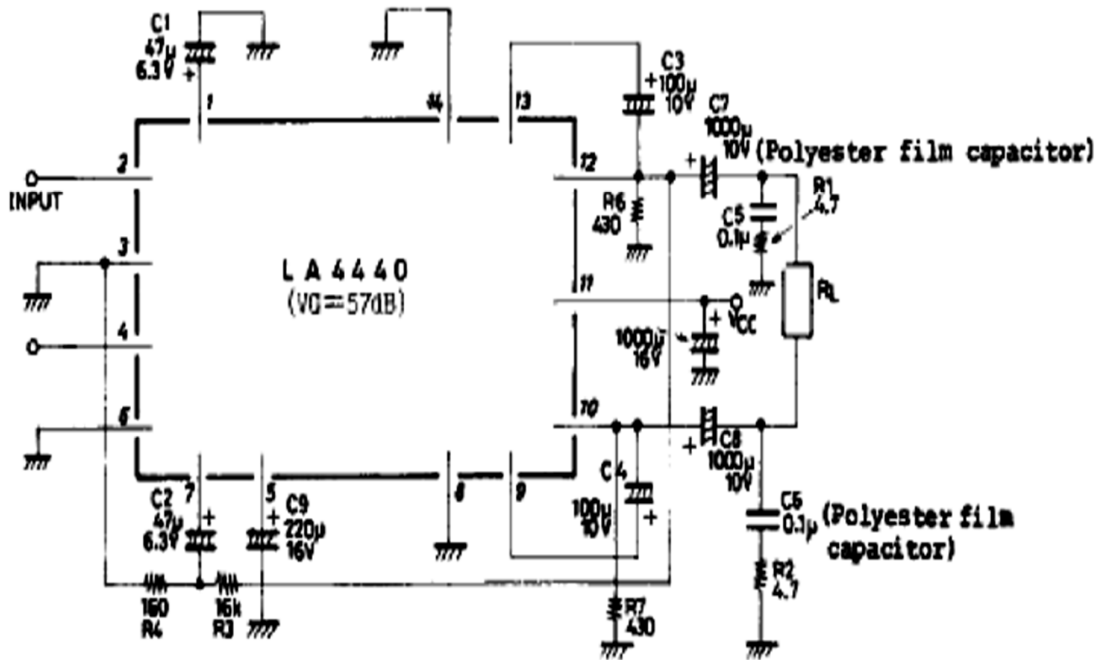
2.2 Mạch ứng dụng LA4440

Mạch ứng dụng 1



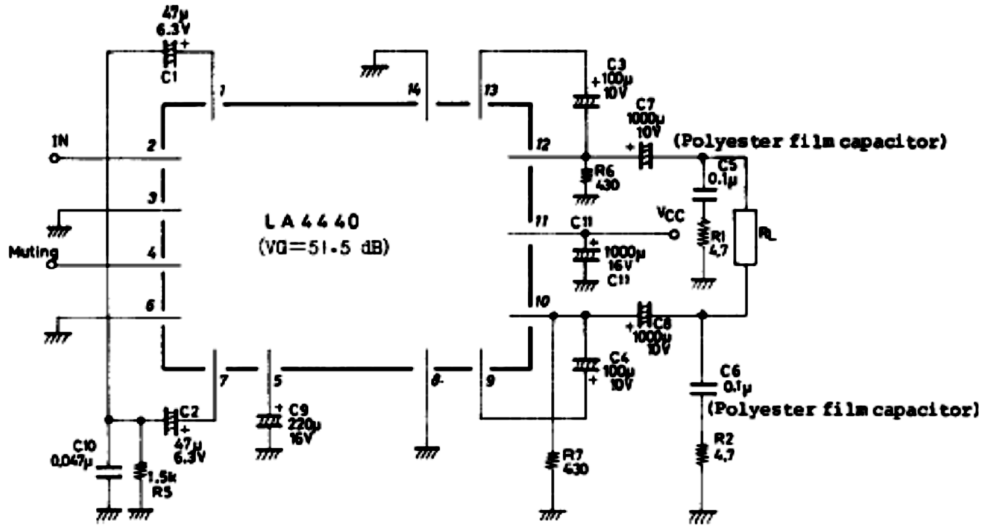
Hình 5.9 Mạch khuếch đại stereo

Mạch ứng dụng 2



Hình 5.10

Mạch ứng dụng 3



Hình 5.11

Chức năng các linh kiện ngoài

C1 (C2) Tụ hồi tiếp: xác định giới hạn tần số thấp của mạch, thời gian khởi động sẽ bị chậm lại khi tăng giá trị tụ

C3 (C4) Tụ tăng cường, tần số thấp ở ngõ ra giảm khi giảm giá trị tụ

C5 (C6) Tụ triệt dao động, nên dùng tụ có đặc tính nhiệt và tần số tốt.

C7 (C8) Tụ ngõ ra, ảnh hưởng đến giới hạn tần số thấp. Trong sơ đồ khuếch đại cầu hai tụ này được ghép nối tiếp với nhau.

C9 Chức năng lọc gợn sóng, còn được dùng để tạo thời hằng cho mạch muting

R1 (R2) Điện trở lọc dao động tụ kích

R3 (R4) Điện trở ngõ vào đảo, dùng để điều chỉnh độ lợi trong sơ đồ khuếch đại cầu 1

R5 Chỉnh thời gian khởi động trong sơ đồ khuếch đại cầu 2

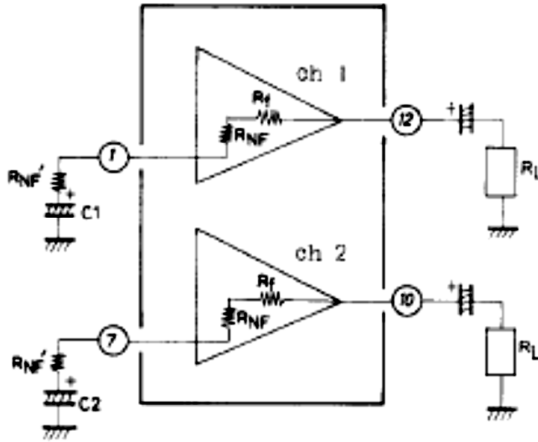
C10 Tụ chống dao động cho mạch chỉnh độ lợi trong sơ đồ khuếch đại cầu 2

C11 Tụ lọc nguồn

R6 (R7) Được dùng trong sơ đồ khuếch đại cầu để tăng tốc độ xả điện và ổn

định đáp ứng ngõ ra

Điều chỉnh độ lợi trong sơ đồ stereo



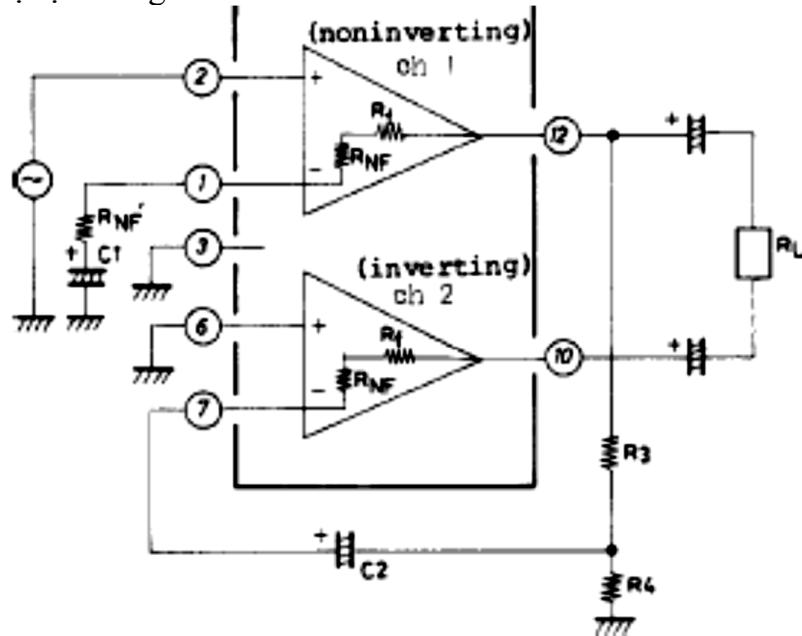
$R_{NF}=50\Omega$ (typ), $R_f=20k\Omega$ (typ)
At $R_{NF}'=0$ (recommended VG)

$$VG=20\log \frac{VG}{R_{NF}} \text{ (dB)}$$

In case of using R_{NF}'

$$VG=20\log \frac{R_f}{R_{NF}+R_{NF}'} \text{ (dB)}$$

Điều chỉnh độ lợi trong sơ đồ cầu 1



Trong sơ đồ cho thấy kênh 1 là mạch khuếch đại không đảo và kênh 2 là mạch khuếch đại đảo. Tín hiệu ra của khuếch đại không đảo qua cầu phân áp R3-R4 đưa đến đầu vào của khuếch đại đảo

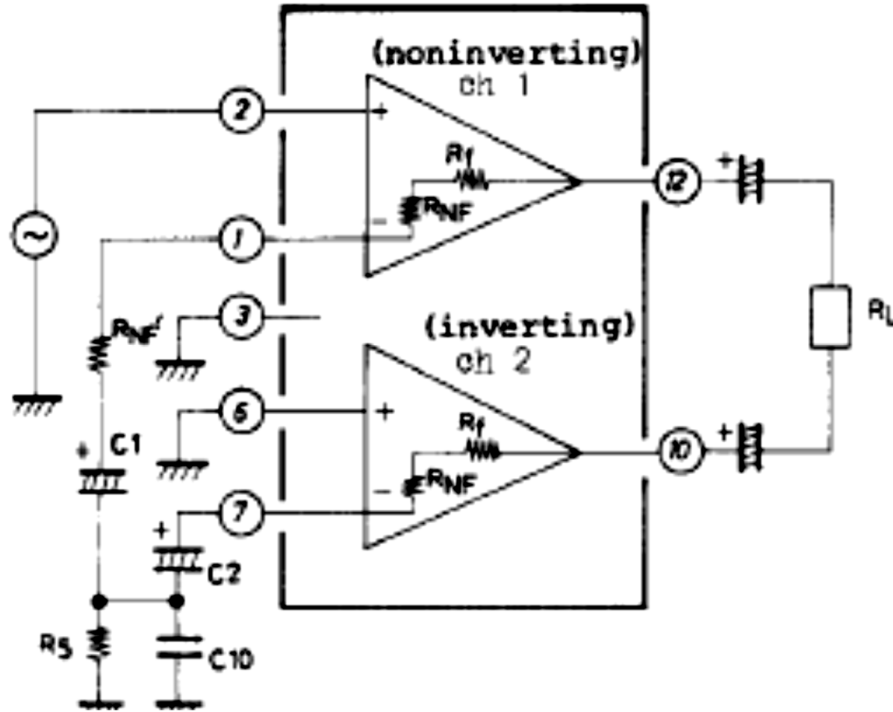
Vì hệ số R_4/R_3 và hệ số khuếch đại (R_f / R_4+R_{NF}) được cố định và bằng nhau nên tín hiệu ra của 2 mạch khuếch đại ở chân 12 và 10 có biên độ bằng nhau và lệch pha nhau 180 độ nên độ lợi điện áp toàn mạch tăng lên 6 dB và được tính như sau:

$$VG = 20\log \frac{R_f}{R_{NF}} + 6 \text{ dB}$$

Trong trường hợp cần giảm độ lợi có thể thêm một điện trở vào mạch khuếch đại không đảo và công thức trở thành

$$V_G = 20 \log \frac{R_f}{R_{NF} + R_{NF'}} + 6 \text{ dB}$$

Điều chỉnh độ lợi trong sơ đồ cầu 2

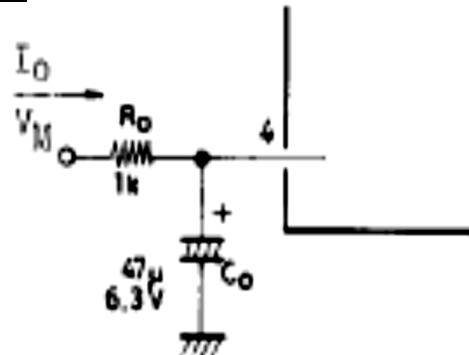


$$V_G = 20 \log \frac{R_f}{R_{NF} + \frac{R_{NF'}}{2}} \text{ dB}$$

Với : $(R_{NF} + R_{NF'}) \ll R_5$

Từ công thức trên cho thấy việc thêm điện trở $R_{NF'}$ sẽ làm giảm độ lợi trong cả hai chế độ khuếch đại stereo và cầu.

Chế độ tắt âm thanh



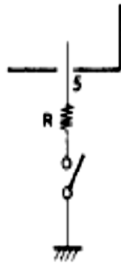
Hình 5.12 Mạch muting

$6\text{ V} \leq V_M \leq V_{CC}$
 nên chọn $V_M = 9\text{ V}$
 $A_{TT} = 40\text{ dB}$ ($R_g = 600\ \Omega$)

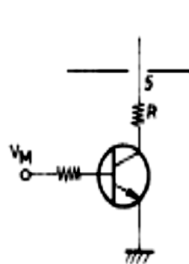
Dòng vào IO được tính như sau:

$$I_o = \frac{V_M - V_{BE}}{R_o}$$

Tăng hệ số suy giảm lên 55 dB bằng cách nối tiếp một điện trở 5,6 K Ω với ngõ vào. Một điểm cần lưu ý là tụ ngõ vào CO có thể gây ra nhiễu khi áp dụng tín hiệu AC muting. Tăng giá trị RO-CO sẽ làm giảm hiện tượng này. Trong trường hợp IC ngắt hoàn toàn, chân 5 nối GND, tín hiệu điều khiển DC có hiệu lực và hệ số úy giảm trở thành ∞



General-purpose switch



Transistor switch

Stereo : $20\ \Omega \leq R \leq 100\ \Omega$
 Bridge No.1 : $20\ \Omega \leq R \leq 100\ \Omega$
 Bridge No. 2 : $0\ \Omega \leq R \leq 50\ \Omega$

Điện áp các chân (volt)

Chân	1	2	3	4	5	6	7	8	9	10	11	12	13	14
Chức năng	CH1 NF	CH1 NF	Pre GND	AC Audio Muting	DC	CH2 IN	CH2 NF	CH2 Power GND	CH2 BS	CH2 OUT	VCC	CH1 OUT	CH1 BS	CH1 Power GND
Điện áp Tĩnh	1,4	0,03	0	0	13	0,03	1,4	0	11,9	6,8	13,2	6,8	11,9	0

3. Vi mạch tạo hàm

XR-2206 là vi mạch chuyên dùng được chế tạo để phục vụ các yêu cầu tạo dao động với các dạng sóng thông dụng như: Sin, vuông, tuyến tính... có độ ổn định và chính xác rất cao. Xung ra có thể được điều chế biên độ cũng như tần số bởi điện áp đưa vào từ bên ngoài, dải tần số hoạt động từ 0,01 Hz đến trên 1 MHz.

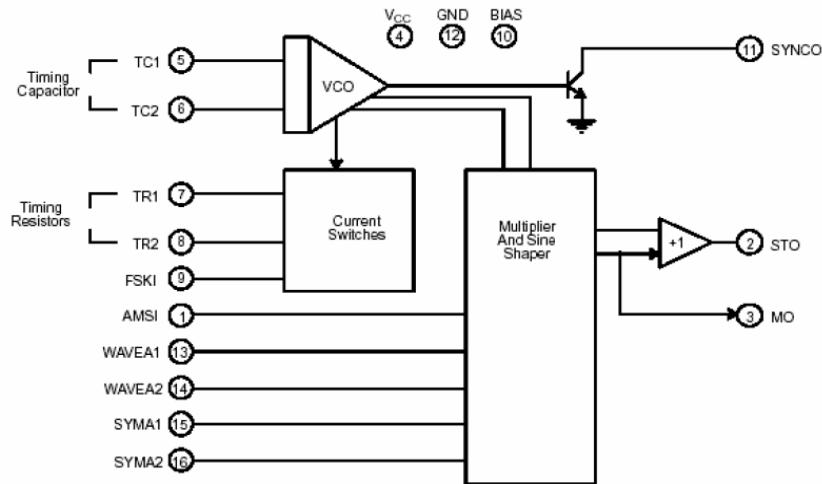
Mạch điện phù hợp với các ứng dụng truyền thông, thiết bị đo và các máy tạo sóng sin, AM, FM hoặc FSK, tần số dao động có thể quét tuyến tính với hệ số 2000:1 bởi điện áp ngoài trong khi vẫn duy trì được độ biến dạng thấp.

Tóm tắt đặc tính kỹ thuật

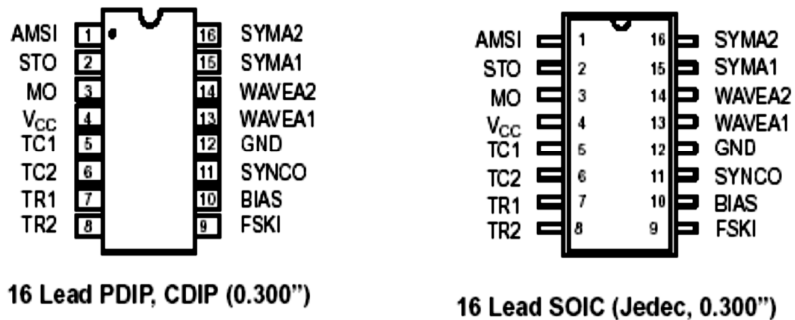
- Độ biến dạng sóng sin thấp, 0,5%, typ
- Ổn định nhiệt độ cao, 20ppm/0C, typ
- Dải quét tần rộng, 2000:1, typ.
- Ảnh hưởng nguồn nuôi thấp, 0,01%/V, typ.
- Điều chế biên độ tuyến tính.
- Điều khiển FSK tương thích TTL.
- Dải nguồn nuôi rộng, 10 V đến 26 V.
- Thay đổi được bề rộng xung, 1% đến 99%.

Lĩnh vực ứng dụng

- Tạo sóng.
- Tạo sóng quét.
- Máy phát AM, FM.
- Biến đổi V/F.
- Máy phát FSK.
- Vòng khóa pha



Hình 5.13 Sơ đồ khối XR-2206



16 Lead PDIP, CDIP (0.300 inch)

16 Lead SOIC (Jedec, 0.300 inch)

Hình 5.14 Sơ đồ chân XR-2206

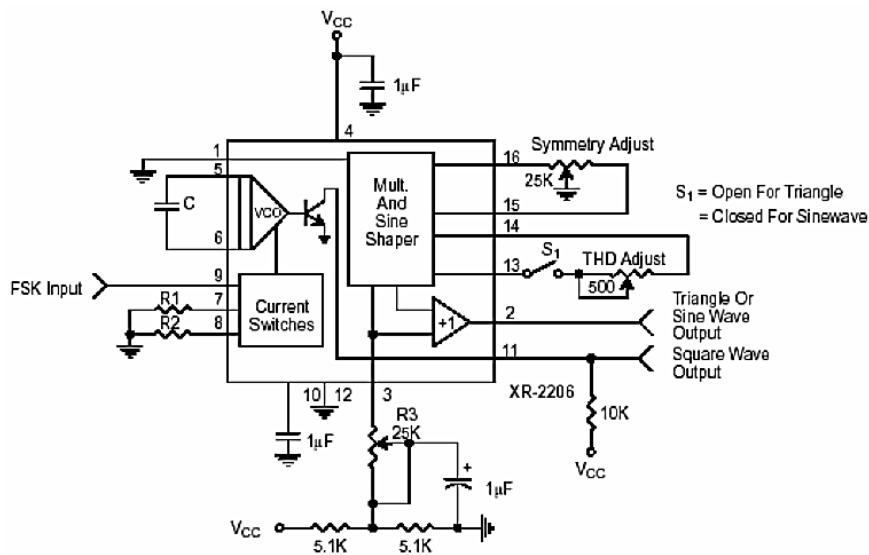
Chức năng các chân ra

Chân	Ký hiệu	Kiểu	Mô tả
1	AMSI	I	Ngõ vào điều biên
2	STO	O	Ngõ ra sin hoặc tam giác
3	MO	O	Ngõ ra đa hợp
4	VCC		Nguồn nuôi (+)
5	TC1	I	Ngõ vào tụ định thời
6	TC2	I	Ngõ vào tụ định thời
7	TR1	O	Ngõ ra điện trở định thời 1
8	TR2	O	Ngõ ra điện trở định thời 2
9	FSKI	I	Ngõ vào FSK
10	BIAS	O	Điện áp tham chiếu nội
11	SYNCO	O	Ngõ ra đồng bộ open collector cần 1 điện trở kéo lên
12	GND		Đất
13	WAVEA1	I	Ngõ vào chỉnh dạng sóng 1
14	WAVEA2	I	Ngõ vào chỉnh dạng sóng 2
15	SYMA1	I	Ngõ vào chỉnh bề rộng xung 1
16	SYMA2	I	Ngõ vào chỉnh bề rộng xung 2

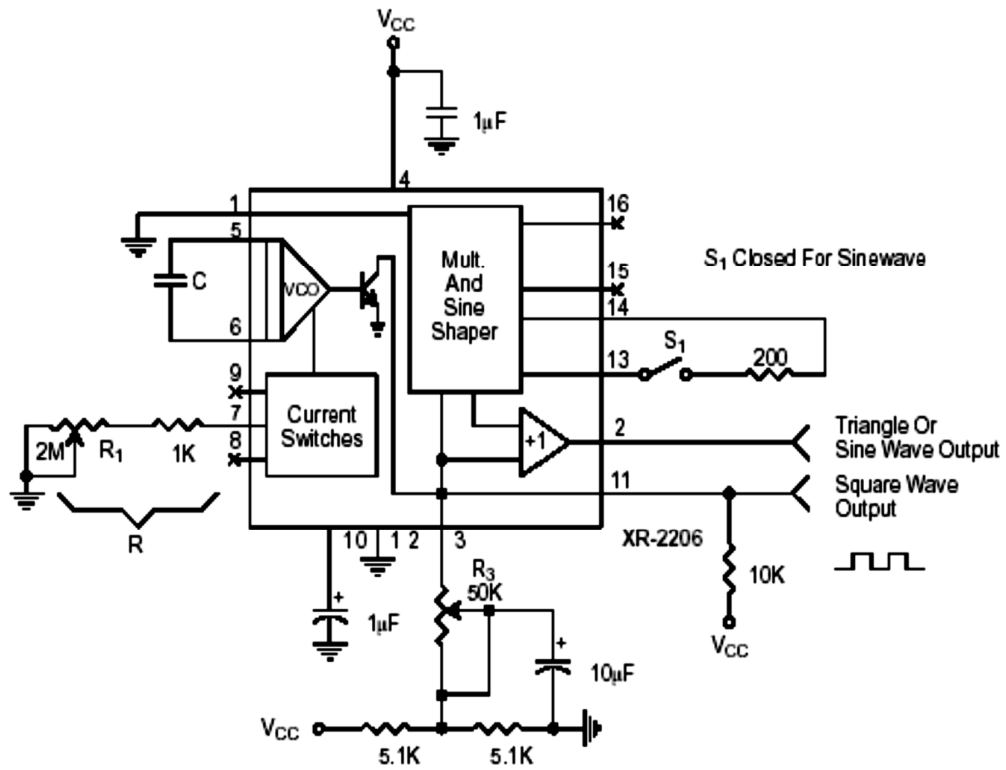
Mô tả cấu trúc XR-2206

XR-2206 gồm bốn khối chức năng: Khối dao động điều khiển bằng điện áp (VCO), khối sửa dạng sin và nhân analog, khối khuếch đại đệm độ lợi đơn vị và một tập hợp các chuyển mạch dòng điện.

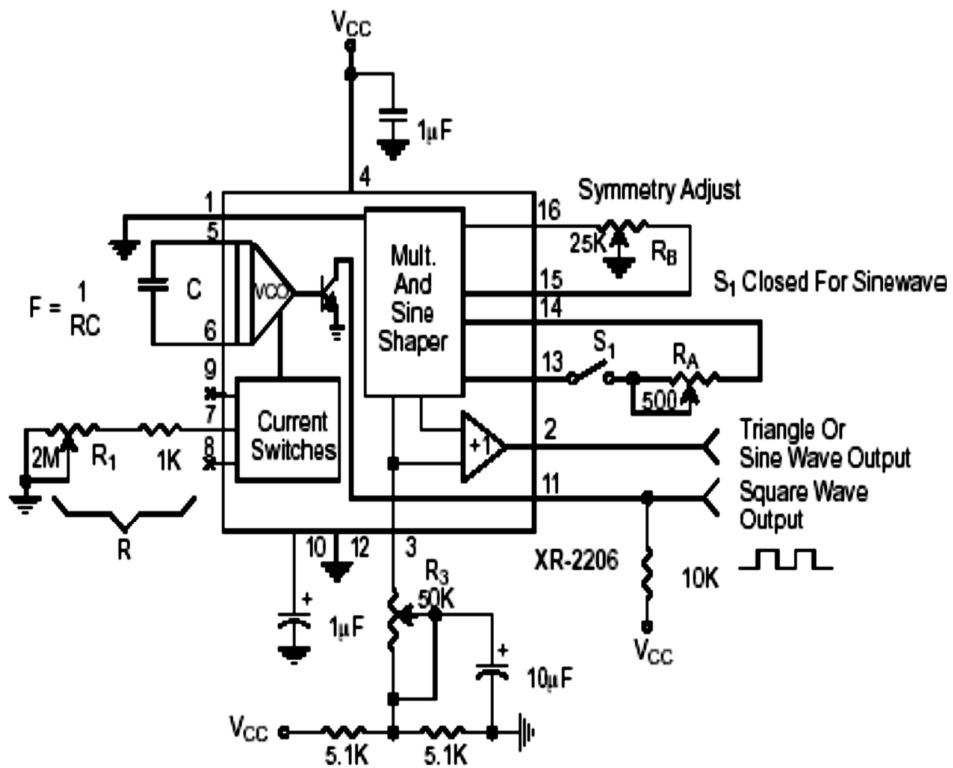
Tần số ngõ ra của VCO tỉ lệ với dòng điện ngõ vào, dòng điện này được xác định bởi điện trở định thời nối từ các ngõ vào định thời xuống GND. Do có hai chân vào định thời nên có thể tạo ra được hai tần số riêng biệt cho ứng dụng máy phát FSK bằng cách xử dụng ngõ vào điều khiển FSK, tín hiệu này điều khiển chuyển mạch để chọn một trong các điện trở định thời và đưa nó vào mạch VCO.



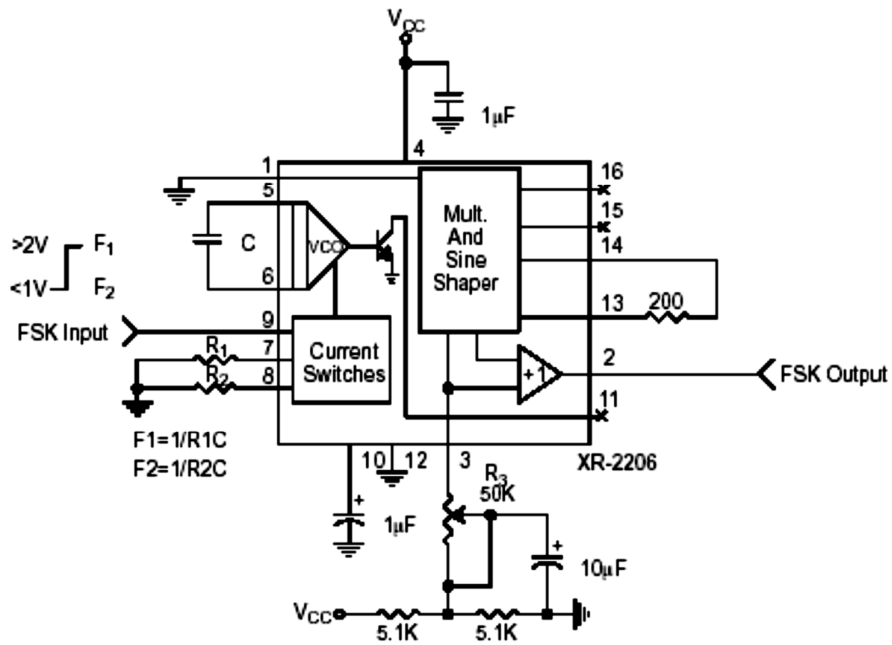
Hình 5.15 Mạch thử cơ bản



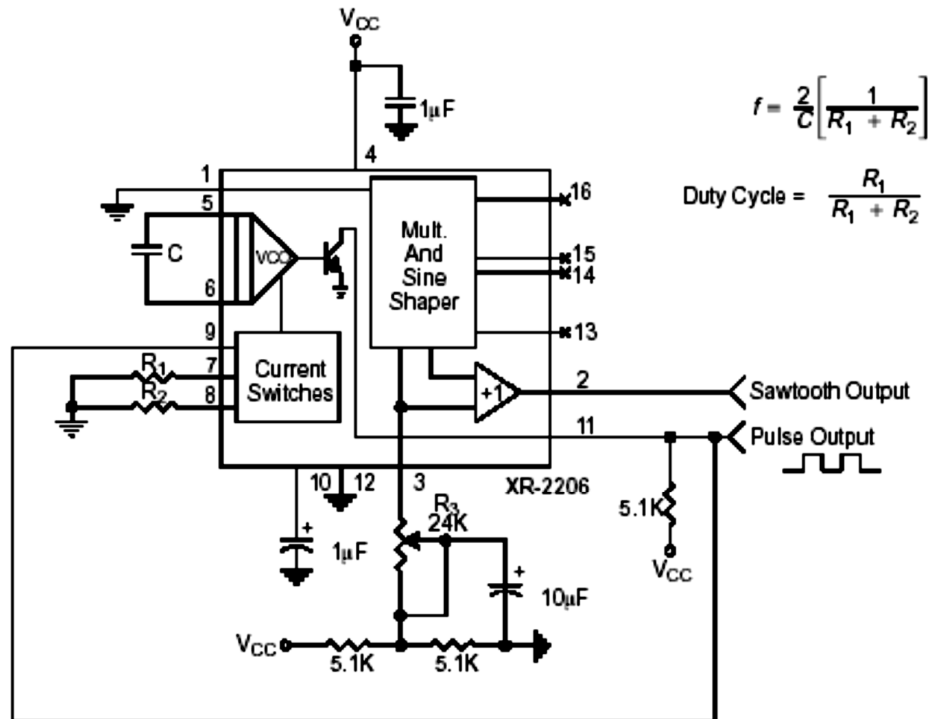
Hình 5.16 Máy phát sin không có chỉnh ngoài



Hình 5.17 Máy phát sin với độ biến dạng thấp nhất



Hình 5.18 Máy phát FSK sóng sin



Hình 5.19 Máy phát xung vuông và răng cưa

Frequency – Shift keying

Vi mạch XR-2206 có thể làm việc với hai điện trở định thời riêng biệt R1 và R2 nối vào các chân 7 và 8 như trong sơ đồ 5.18. Tùy theo cực tính của

tín hiệu logic tại chân 9 mà một trong hai điện trở sẽ được tác động: Nếu chân 9 hở mạch hoặc được nối đến điện áp ≥ 2 V thì chỉ có R1 tác động, và nếu điện áp tại chân này ≤ 1 V thì chỉ có R2 được tác động. Do đó, tần số ra bị khóa giữa hai mức f1 và f2

$$f1 = 1 / R1C \quad f2 = 1 / R2C$$

Khi hoạt động với nguồn đối xứng thì điện áp tại chân 9 sẽ được tham chiếu với Điều khiển mức DC ở ngõ ra

Mức DC ở ngõ ra (chân 2) gần bằng với mức DC tại chân 3. Trong các sơ đồ hình 5.16, 5.17 và 5.18, điện áp tại chân 3 là phân nửa điện áp giữa V+ với GND nên mức DC ra $\approx V+/2$.

Máy phát sin không có điều chỉnh ngoài

Hình 5.16 trình bày mạch tạo sóng sin dùng XR-2206, tần số được thay đổi bằng biến trở R1 tại chân 7, biên độ ra cực đại lớn hơn $V+/2$ với độ méo $< 2,5\%$.

Sơ đồ này có thể thay đổi để hoạt động với nguồn nuôi đối xứng bằng cách nối tất cả các điểm GND với V- và R3 được nối trực tiếp với GND.

Thành phần sóng hài ở ngõ ra có thể giảm đến $-0,5\%$ bằng cách thêm khả năng chỉnh ngoài như ở hình 5.17, biến trở RA chỉnh dạng sin và RB tinh chỉnh sự đối xứng. Quá trình chỉnh được thực hiện như sau:

1. Đặt RB về vị trí giữa và chỉnh RA sao cho độ méo nhỏ nhất.
2. Giữ nguyên RA, chỉnh RB sao cho độ méo giảm nhỏ hơn.

Máy phát sóng tam giác

Sơ đồ ở hình 5.16 và 5.17 có thể được biến đổi để tạo thành mạch phát sóng hình tam giác bằng cách hở mạch giữa chân 13 và 14 (S1 hở). Biên độ sóng tam giác bằng khoảng hai lần sóng sin.

Máy phát FSK

Hình 5.17 trình bày sơ đồ mạch phát FSK dạng sin. Các mức Mark và Space có thể được chỉnh độc lập bằng cách thay đổi các điện trở định thời R1 và R2, pha tín hiệu ra liên tục trong suốt thời gian chuyển tiếp, tín hiệu khóa được đưa vào chân 9, mạch điện có thể hoạt động với nguồn đối xứng bằng cách nối điểm GND xuống V-.

Máy phát xung vuông và răng cưa

Hình 5.18 là sơ đồ mạch phát xung vuông và răng cưa, ở chế độ này ngõ vào FSK (chân 9) được nối ngắn mạch với ngõ ra xung vuông (chân 11) và mạch tự điều chế FSK giữa hai tần số phân biệt trong suốt thời gian mức cao và mức thấp của xung ra, bề rộng xung có thể thay đổi từ 1% đến 99% bởi R1 và R2, giá trị các điện trở này nên chọn trong khoảng từ $1K\Omega$ đến $2M\Omega$.

Nguyên lý hoạt động

Tần số dao động f_0 được xác định bởi tụ C bên ngoài nối giữa chân 5 và 6 với một trong hai điện trở định thời ở chân 7 và chân 8.

$$f_0 = \frac{1}{RC} \text{ Hz}$$

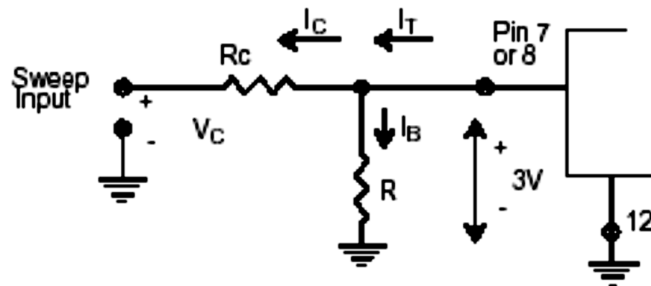
Thay đổi tần số bằng cách thay đổi R và C, để có được độ ổn định nhiệt tối ưu nên chọn $4\text{K}\Omega < R < 200 \text{K}\Omega$ và C từ 1000 pF đến 100 μF .

Điều chế và quét tần số

Tần số dao động tỉ lệ với tổng dòng điện định thời I_T chảy từ chân 7 hoặc 8

$$f = \frac{320I_T(\text{mA})}{C(\mu\text{F})} \text{ Hz}$$

Các ngõ vào tại chân 7 và 8 có nội trở thấp và được phân cực bên trong với điện áp +3 V, tần số biến thiên tuyến tính theo I_T trong một khoảng dòng điện rộng từ 1 mA đến 3mA, có thể thay đổi tần số bằng cách thay đổi điện áp VC đưa vào chân định thời đang tác động như ở hình 5.2



Hình 5.20 Sơ đồ tạo tần số quét

$$f = \frac{1}{RC} \left(1 + \frac{R}{R_C} \left(1 - \frac{V_C}{3} \right) \right) \text{ Hz}$$

Trong đó V_C tính bằng volt, độ lợi biến đổi áp-tần K được tính theo công thức

$$K = \frac{\partial f}{\partial V_C} = - \frac{0,32}{R_C \cdot C} \text{ Hz/V}$$

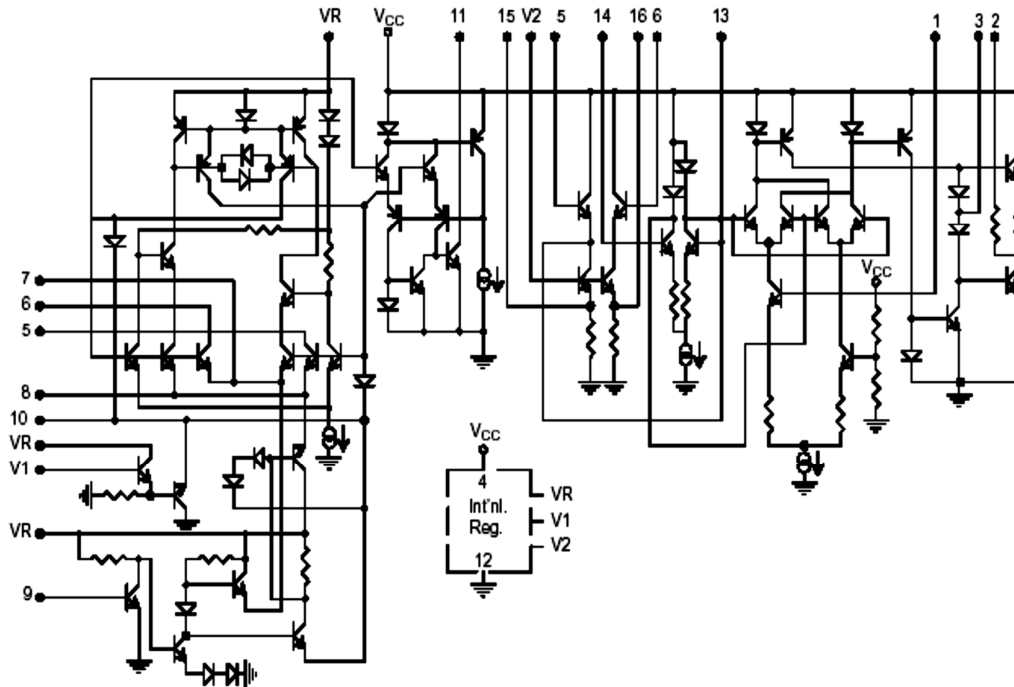
Biên độ tín hiệu ra

Biên độ tín hiệu ra tỉ lệ nghịch với điện trở R_3 nối ở chân 3. Trong chế độ sin, biên độ ra khoảng 60 mV đỉnh / 1 $\text{K}\Omega$, trong chế độ tam giác giá trị này là 160 mV / 1 $\text{K}\Omega$. Ví dụ với $R_3 = 50 \text{K}\Omega$ thì biên độ sin ở ngõ ra gần bằng 13 V

Điều chế biên độ

Biên độ ra có thể được điều chế bằng cách đưa 1 điện áp DC và tín hiệu điều chế vào chân 1. trở kháng chân này khoảng 100 K Ω . Biên độ ra biến thiên tuyến tính theo điện áp tại chân 1, thành phần DC phân cực khoảng 14 V ($V_{CC} / 2$), tín hiệu ra đảo pha và đi qua điểm 0, đặc tính này thích hợp cho ứng dụng FSK và điều biên cân bằng. Dải động của điều biên vào khoảng 55 dB.

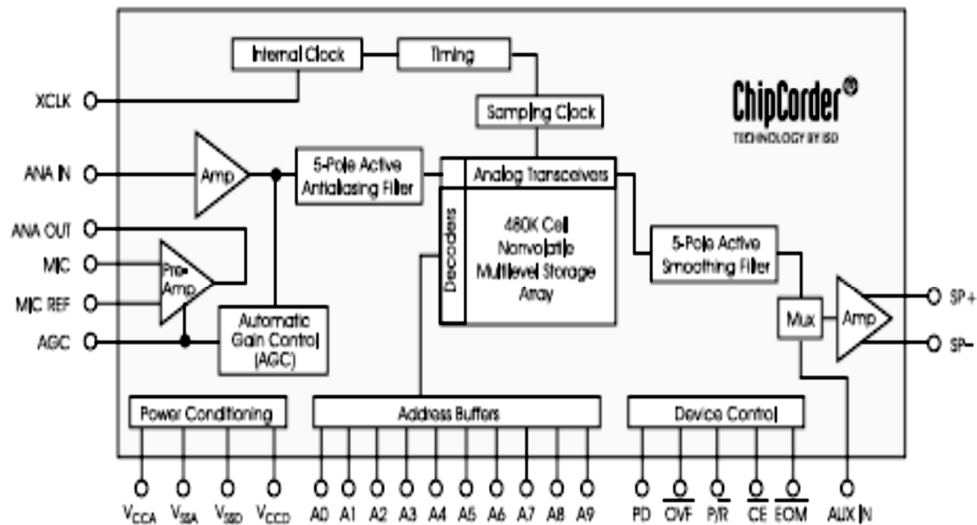
Chú ý: Nên dùng nguồn nuôi có độ ổn áp tốt khi điều chế AM vì biên độ tín hiệu ra thay đổi theo điện áp nguồn.



4. Vi mạch ghi – phát âm tần

4.1 Giới thiệu chung

Họ vi mạch ISD2560 cung cấp giải pháp ghi-phát đơn chip chất lượng cao từ 60 đến 120 giây. Các thành phần tích hợp trên chip bao gồm mạch dao động, khuếch đại micro, tự động điều chỉnh độ lợi, lọc nhiễu, lọc nguồn, khuếch đại loa và mảng lưu trữ mật độ cao đa cấp. Thêm vào đó ISD2500 kết hợp với vi điều khiển cho phép thực hiện các câu thông báo và địa chỉ phức tạp. Các mẫu ghi ghi được lưu trữ trong vùng nhớ không mất dữ liệu trên chip. Tiếng nói và âm thanh được ghi trực tiếp vào bộ nhớ dưới dạng thông thường đạt chất lượng cao và ổn định khi phát lại .



Hình 5.22 Sơ đồ khối 2560/75/90/120

4.2 Đặc tính

- Giải pháp ghi-phát âm thanh đơn giản
- Khả năng phát lại âm thanh tự nhiên, chất lượng cao
- Phát lại bằng nút nhấn hoặc vi điều khiển tác động theo cạnh hoặc mức điện áp
- Đơn chip trong khoảng 60, 75, 90 hoặc 120 giây
- Cho phép nối thác trực tiếp để tăng thời gian hoạt động
- Có chế độ giảm nguồn (dòng chờ 1 μ A)
- Thông tin không mất khi tắt nguồn (không cần nguồn dự phòng)
- Khả năng định địa chỉ cho nhiều thông báo
- Dữ liệu tồn tại trong vòng 100 năm
- Cho phép ghi 100.000 lần
- Mạch dao động tích hợp trên chip
- Nguồn nuôi đơn cực +5

4.3 Mô tả chi tiết

4.3.1 Chất lượng âm thanh

Họ ISD2500 bao gồm các thiết bị được đề nghị tần số lấy mẫu là 4.0, 5.3, 6.4 và 8KHz cho phép người dùng chọn lựa tùy theo chất lượng âm thanh. Tăng thời gian hoạt động sẽ giảm tần số lấy mẫu và băng thông

Mẫu âm thanh được lưu trữ trực tiếp trên chip không số hóa và kết hợp với giải pháp nén khác. Khả năng lưu trữ analog giúp quá trình tái tạo tiếng nói, âm nhạc và hiệu ứng âm thanh rất tự nhiên và chính xác mà hầu hết các giải pháp số không đạt được

4.3.2 Thời gian hoạt động

Họ đơn chip ISD2500 cung cấp các thời gian hoạt động 60, 75, 90 và 120 giây và

cho phép ghép nối thác với nhau để tăng thời gian này

4.3.3 Bộ nhớ EEPROM

Một trong những tiện ích của công nghệ ghi âm chip ISD's là việc ứng dụng bộ nhớ không mất dữ liệu để lưu trữ thông báo khi mất nguồn đến 100 năm, thêm vào đó thiết bị còn cho phép ghi lại trên 100.000 lần

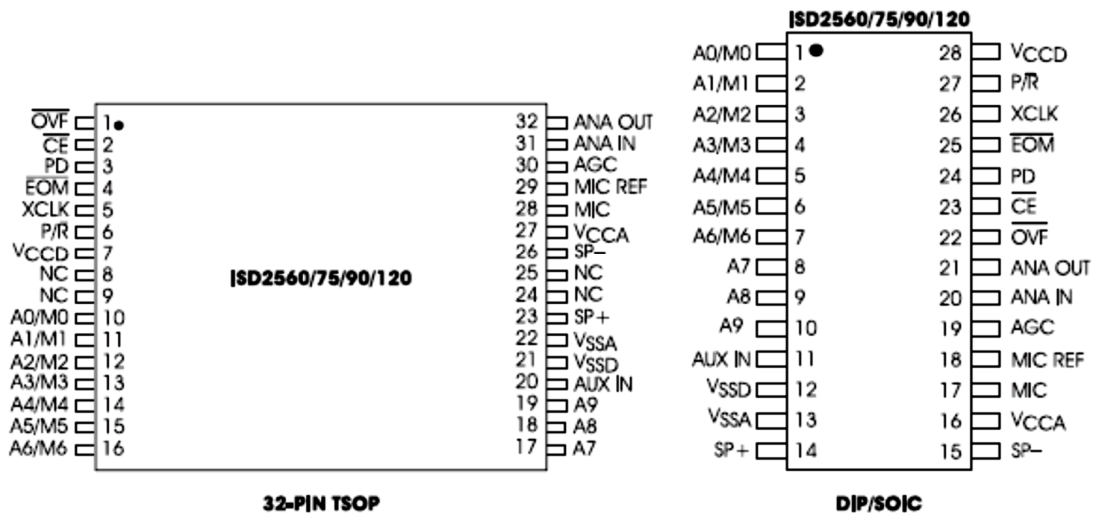
4.3.4 Giao tiếp với vi điều khiển

Ngoài đặc điểm đơn giản và dễ xử dụng họ ISD2500 còn bao gồm tất cả các yêu

cầu giao tiếp với các ứng dụng dùng vi điều khiển. Các đường địa chỉ và điều khiển có thể kết nối với vi điều khiển để thực hiện một nhiệm vụ xác định

4.3.5 Lập trình

Họ ISD2500 rất thích hợp với các ứng dụng chỉ có chức năng phát lại, trong đó các thông điệp được tham chiếu bởi các nút nhấn, công tắc hoặc vi điều khiển. Mỗi khi thông điệp cần thiết được tạo ra, một bản sao sẽ được phát ra một cách dễ dàng bằng thiết bị lập trình ISD



Hình 5.23 Sơ đồ chân ISD2560/75/90/120

4.4 Cấu tạo chân ra

Nguồn nuôi (VCCA, VCCD)

Để giảm nhiễu, mạch digital và analog trong họ ISD2500 dùng các bus nguồn riêng biệt, các điện áp này được dẫn ra các chân khác nhau và nên nối đến nguồn nuôi càng gần càng tốt. Thêm vào đó nên cách ly các điện áp này với vỏ linh kiện

GND (VSSA, VSSD)

Họ ISD2500 có các đường nối đất digital và analog riêng biệt. Các chân này nên nối đến nguồn nuôi qua các đường có trở kháng thấp riêng biệt

Ngõ vào POWER DOWN (PD)

Khi không thu hoặc phát lại, chân PD nên được đưa lên mức cao để chuyển sang

chế độ công suất thấp. Khi xảy ra tràn, chân OVF xuống thấp, PD nên đưa lên cao để reset con trỏ địa chỉ về vị trí ghi-phát đầu tiên. Ngoài ra, ở chế độ M6 chân PD còn có chức năng khác sẽ được trình bày ở phần sau

Ngõ vào chọn chip (CE)

Hoạt động ghi-phát được cho phép khi chân này ở mức thấp. Các ngõ vào địa chỉ và ngõ vào P/R được chốt tại cạnh xuống của CE. Chân này còn có chức năng khác ở chế độ M6

Ngõ vào PLAYBACK/RECORD (P/R)

Ngõ vào này được chốt bởi cạnh xuống của tín hiệu CE. Mức cao chọn chế độ phát lại và mức thấp chọn chế độ ghi. Ở chế độ ghi các ngõ vào địa chỉ cung cấp địa chỉ bắt đầu và quá trình ghi tiếp tục cho đến khi PD hoặc CE lên mức cao hoặc xảy ra tràn có nghĩa là bộ nhớ đã đầy. Khi kết thúc thao tác ghi bằng PD hoặc CE, một điểm đánh dấu (EOM) sẽ được lưu trữ tại địa chỉ hiện hành trong bộ nhớ. Trong quá trình phát lại, các ngõ vào địa chỉ cung cấp vị trí đầu tiên và thiết bị sẽ phát lại cho đến khi gặp điểm đánh dấu. Thiết bị có thể vượt qua điểm đánh dấu trong một chế độ hoạt động hoặc nếu CE được giữ ở mức thấp trong chế độ địa chỉ.

END-OF-MESSAGE / RUN OUTPUT (EOM)

Điểm đánh dấu được tự động thêm vào tại vị trí kết thúc của mỗi thông điệp khi ghi. Điểm này vẫn tồn tại cho đến khi một thông điệp khác được ghi đè lên. Ngõ ra EOM xuống mức thấp trong một chu kỳ TEOM ở cuối mỗi thông điệp.

Ngoài ra, họ ISD2500 có một mạch dò điện áp VCC bên trong để bảo đảm tính toàn vẹn của thông điệp khi VCC giảm xuống 3,5 V. Trong trường hợp này, EOM xuống mức thấp và thiết bị chỉ được cho phép ở chế độ phát lại

Khi thiết bị được cấu hình ở chế độ hoạt động M6 (chế độ nút nhấn), chân này sẽ cho ra tín hiệu RUN tác động mức cao cho biết thiết bị đang ghi hoặc phát.

Ngõ ra này có thể điều khiển LED báo thiết bị đang hoạt động

OVERFLOW OUTPUT (OVF)

Ngõ ra này xuống mức thấp tại vị trí cuối của bộ nhớ báo cho biết thiết bị đã đầy và thông điệp bị tràn. Sau đó ngõ ra OVF tiếp theo sau ngõ vào CE cho đến khi xuất hiện PD đặt lại thiết bị. Chân này có thể được nối thác nhiều ISD2500 lại với nhau để tăng thời gian hoạt động

MICROPHONE INPUT (MIC)

Ngõ vào này dẫn tín hiệu vào mạch tiền khuếch đại trong chip, mạch AGC bên trong điều chỉnh độ lợi của mạch khuếch đại này từ -15 đến 24 dB. Nên kết nối xoay chiều chân này với micro bên ngoài qua một tụ điện nối tiếp, giá trị của tụ kết hợp với điện trở ngõ vào 10 K Ω tại đây sẽ xác định giới hạn tần số thấp của ISD2500

MICROPHONE REFERENCE INPUT (MIC REF)

Đây là ngõ vào đảo của mạch tiền khuếch đại có chức năng triệt nhiễu hoặc nén tín hiệu đồng pha khi kết nối một micro vi sai với thiết bị

AUTOMATIC GAIN CONTROL INPUT (AGC)

Ngõ vào AGC điều chỉnh độ lợi của mạch tiền khuếch đại trong khi hoạt động để bù sự biến động điện áp vào của micro. Mạch AGC cho phép ghi toàn thang dải động âm thanh với độ biến dạng thấp nhất. Thời gian kích hoạt được xác định bởi hằng số thời gian giữa nội trở 5 K Ω với tụ ngoài C2 nối từ chân AGC xuống masse analog VSSA. Thời gian “thoát ra” được xác định bởi điện trở ngoài R2 nối song song với tụ C2 xuống masse analog VSSA. Trị số danh định 470 K Ω và 4,7 μ F thích hợp cho hầu hết các trường hợp ANALOG OUTPUT (ANA OUT)

Đây là chân ra của mạch tiền khuếch đại, độ lợi điện áp của mạch tiền khuếch đại được xác định bởi điện áp tại chân AGC ANALOG INPUT (ANA IN)

Tín hiệu tại chân này được ghi vào chip. Đối với các ngõ vào micro, chân ANA OUT nên nối ngang qua một tụ ngoài đến chân ANA IN. Giá trị tụ kết hợp với nội trở 3 K Ω của ngõ ANA IN xác định giới hạn tần số thấp của âm thanh, nếu tín hiệu đưa vào từ một nguồn khác với micro thì có thể liên lạc trực tiếp thông qua một tụ điện đến ngõ vào ANA IN

EXTERNAL CLOCK INPUT (XCLK)

Tại ngõ vào này có một mạch kéo xuống bên trong. Họ ISD2500 được chế tạo với tần số nội có dung sai $\pm 1\%$ giá trị trung tâm. Sau đó tần số được duy trì với biến động $\pm 2,25\%$ trên toàn dải nhiệt độ và điện áp làm việc. Xung đồng hồ bên trong có dung sai $\pm 5\%$ trên toàn dải nhiệt độ và điện áp công nghiệp. Để tăng độ chính xác có thể kích xung đồng hồ vào chân XCLK theo bảng sau

Thiết bị	Tần số lấy mẫu	Tần số đồng hồ
ISD2560	8 KHz	1024 KHz
ISD2575	6,4 KHz	819,2 KHz
ISD2590	5,3 KHz	682,7 KHz
ISD25120	4 KHz	512 KHz

Hình 5.24 Tần số lấy mẫu và đồng hồ ngoài

Tần số đồng hồ đề nghị không nên thay đổi bởi vì các mạch lọc đã cố định.

Nếu không dùng nên nối ngõ vào XCLK xuống GND

SPEAKER OUTPUT (SP+/SP-)

Tất cả các thiết bị trong họ ISD2500 đều có tích hợp mạch điều khiển loa vi sai với công suất 50 mW 16 Ω từ ngõ vào AUX IN (12,2 mW từ bộ nhớ). Các ngõ ra loa được giữ ở mức VSSA trong khi ghi và ở trạng thái giảm nguồn, không được phép ghép song song các ngõ ra loa của nhiều thiết bị ISD2500 với nhau để tránh làm hư thiết bị.

Có thể dùng ngõ ra đơn (bao gồm một tụ liên lạc giữa chân SP với loa). Các ngõ ra này có thể được xử dụng riêng biệt với tín hiệu ra lấy từ một trong hai chân. Xử dụng ngõ ra vi sai sẽ tăng công suất ra lên 4 lần.

Lưu ý : Không được nối đất hoặc đưa tín hiệu điều khiển vào ngõ ra không dùng

AUXILIARY INPUT (AUX IN)

Ngõ vào này được đa hợp ngang qua mạch khuếch đại ra và các chân ra loa khi CE ở mức cao, P/R ở mức cao hoặc thiết bị xảy ra tràn khi phát lại. Trong trường hợp nối thác nhiều ISD2500, chân AUX IN được dùng để nối tín hiệu phát lại từ thiết bị theo sau với ngõ ra loa của thiết bị phía trước. Để giảm nhiễu không nên điều khiển ngõ này trong khi bộ nhớ đang hoạt động ADDRESS/MODE INPUTS (AX/MX)

Các ngõ này có hai chức năng phụ thuộc vào mức logic của hai bit địa chỉ cao (A8 và A9). Nếu một trong hai bit này ở mức thấp thì tất cả các ngõ vào là địa chỉ và được dùng làm địa chỉ bắt đầu cho chu kỳ ghi hoặc phát hiện hành. Các chân này chỉ là ngõ vào, các địa chỉ vào được chốt tại cạnh xuống của CE

Nếu cả 2 bit A8 và A9 đều ở mức cao các ngõ ADDRESS/MODE có chức năng là các bit chọn chế độ được trình bày trong bảng các chế độ hoạt động. Có 6 chế độ hoạt động (M0...M6), và có thể hoạt động cùng lúc nhiều chế độ. Chế độ hoạt động được lấy mẫu tại mỗi cạnh xuống của CE. Do đó, các chế độ hoạt động và địa chỉ trực tiếp loại trừ lẫn nhau.

4.5 Các chế độ hoạt động

Họ ISD2500 được thiết kế với một số chế độ hoạt động cài sẵn với chức năng tối đa với số lượng linh kiện thêm vào ít nhất. Các chế độ hoạt động xử dụng các chân địa chỉ trên thiết bị ISD2500 nhưng vùng địa chỉ hợp lệ được ánh xạ ra bên ngoài. Khi hai bit A8 và A9 ở mức cao, các bit địa chỉ còn lại được xem là mode bit. Do đó các chế độ hoạt động và các địa chỉ trực tiếp không tương thích và không thể được dùng đồng thời với nhau.

Có hai lưu ý quan trọng khi áp dụng các chế độ hoạt động. Thứ nhất, tất cả các thao tác đều bắt đầu tại địa chỉ 0 đó là vị trí bắt đầu của vùng địa chỉ trong ISD2500, các thao tác tiếp theo có thể được bắt đầu tại các địa chỉ khác

tùy theo chế độ hoạt động đã chọn. Ngoài ra, con trỏ địa chỉ được reset về 0 khi thiết bị chuyển từ thu sang phát lại, phát lại sang thu (ngoại trừ chế độ M6) hoặc khi thực hiện chu kỳ giảm nguồn.

Thứ hai, các chế độ hoạt động được thực hiện khi chân CE xuống thấp và 2 bit MSB lên mức cao. Chế độ này vẫn còn hiệu lực cho đến khi CE xuống thấp lần nữa. Lúc này các giá trị address/modes hiện hành được lấy mẫu và thực thi.

Chế độ	Chức năng	Ứng dụng	Kết hợp với ¹
M0	Bỏ qua thông điệp	Tới nhanh qua thông điệp	M4, M5, M6
M1	Xóa dấu EOM	Định dấu EOM tại vị trí kết thúc thông điệp cuối cùng	M3, M4, M5, M6
M2	Không dùng	Dự trữ	
M3	Lặp	Tiếp tục phát lại từ địa chỉ 0	M1, M5, M6
M4	Định địa chỉ liên tiếp nhau	Thu/phát nhiều thông điệp liên tiếp nhau	M0, M1, M5
M5	CE tác động mức	Tạm dừng thông điệp	M0, M1, M3, M4
M6	Điều khiển bằng nút nhấn	Giao tiếp với thiết bị đơn giản	M0, M1, M3

4.6 Mô tả các chế độ hoạt động

Các chế độ hoạt động có thể được áp dụng kết hợp với vi điều khiển để thực hiện yêu cầu của hệ thống.

M0 – Bỏ qua thông điệp

Chế độ này cho phép người dùng bỏ qua các thông điệp mà không cần biết địa chỉ vật lý thực của mỗi thông điệp. mỗi khi CE xuống thấp con trỏ địa chỉ nội sẽ tới nhanh đến thông điệp kế tiếp. Chỉ nên dùng chế độ này khi phát lại và có thể kết hợp với M4

M1 – Xóa dấu EOM

Chế độ này cho phép ghép các thông điệp được thu liên tiếp thành một thông điệp đơn với một dấu EOM tại vị trí kết thúc thông điệp cuối cùng. Và chuỗi thông điệp đã ghi được phát lại như một thông điệp đơn lẻ

M2 – Không dùng

Khi chọn chế độ hoạt động, chân M2 nên ở mức thấp

M3 – Lặp

Tự động phát lại liên tục một thông điệp từ địa chỉ bắt đầu của bộ nhớ. Một thông điệp có thể phủ đầy bộ nhớ và được lặp lại từ đầu đến cuối mà OVF không xuống mức thấp

M4 – Định địa chỉ liên tiếp

Khi hoạt động bình thường, con trỏ địa chỉ sẽ reset khi thông điệp được phát lại đến điểm đánh dấu EOM, Chế độ M4 ngăn con trỏ địa chỉ bị reset tại EOM và cho phép phát lại liên tiếp các thông điệp.

M5 - CE tác động mức

Chế độ mặc định của ISD2500 là chân CE tác động cạnh khi phát và tác động mức khi thu. Chế độ M5 sẽ chuyển chân CE sang tác động mức khi phát.

Điều này đặc biệt hữu dụng khi muốn kết thúc quá trình phát lại bằng tín hiệu CE Ở chế độ này, chu kỳ phát được bắt đầu khi CE xuống thấp tại vị trí bắt đầu của bộ nhớ. Chu kỳ phát tiếp tục khi CE vẫn còn ở mức thấp và lập tức chấm dứt khi CE lên mức cao. Một mức thấp mới của CE sẽ khởi động lại thông điệp từ vị trí bắt đầu trừ khi M4 cũng ở mức cao.

M6 – Chế độ nút nhấn

Họ ISD2500 được cấu hình làm việc ở chế độ nút nhấn trong các ứng dụng giá rẻ và yêu cầu số lượng linh kiện ngoài tối thiểu. Chế độ này được chọn khi hai bit MSB ở mức cao và chân M6 cũng phải ở mức cao. Thiết bị luôn trở về trạng thái giảm nguồn tại vị trí kết thúc chu kỳ ghi cũng như phát sau khi CE lên mức cao

Khi làm việc ở chế độ này chức năng một số chân trên thiết bị có thay đổi Chức năng thay đổi ở chế độ nút nhấn

CE Nút nhấn start/pause (tác động cạnh xuống)

PD Nút nhấn stop/reset (tác động cạnh lên)

EOM Mức cao báo hoạt động

Hình 5.26 Chân có chức năng thay đổi ở chế độ nút nhấn

CE (start/pause)

Trong chế độ nút nhấn, CE hoạt động như một tín hiệu tác động tại sườn xuống, nếu không có một thao tác nào đang được thực thi, sườn xuống tại chân này sẽ khởi động chu kỳ ghi hoặc phát tùy thuộc vào mức điện áp tại chân P/R . Một xung tiếp theo sau trước khi đến vị trí kết thúc thông điệp trong khi phát hoặc xảy ra tràn sẽ làm cho thiết bị tạm dừng. Bộ đếm địa chỉ không reset và một xung CE tiếp theo khác sẽ làm thiết bị tiếp tục hoạt động từ vị trí đã dừng

PD (stop/reset)

Trong chế độ nút nhấn, PD hoạt động như một tín hiệu stop/reset tác động tại sườn lên. Trong khi đang thực thi chu kỳ phát hoặc ghi và xảy ra sườn lên tại PD, chu kỳ hiện hành sẽ chấm dứt và con trỏ địa chỉ reset về địa chỉ 0 là vị trí bắt đầu của bộ nhớ EOM (RUN)

Trong chế độ nút nhấn, EOM là tín hiệu báo hoạt động tích cực mức cao, nó có thể được dùng để điều khiển LED hoặc một thiết bị bên ngoài khác. Chân này ở mức cao khi ghi cũng như khi phát

Quá trình thu trong chế độ nút nhấn

1. Chân PD xuống thấp, luôn phải có một điện trở kéo xuống
2. Chân P/R xuống thấp
3. Quá trình thu bắt đầu khi xuất hiện sườn xuống tại chân CE, chân EOM lên

mức cao báo cho biết thiết bị đang hoạt động

4. Quá trình thu tạm dừng khi xuất hiện sườn xuống tại CE, lúc này EOM trở về mức thấp, con trỏ địa chỉ nội không bị xóa nhưng một dấu EOM được ghi vào bộ nhớ tại điểm cuối của thông điệp. Có thể đưa chân P/R lên mức cao tại thời điểm này. Một xung CE tiếp theo sẽ khởi động quá trình phát tại địa chỉ 0.

5. Khi xảy ra sườn âm, chu kỳ thu khởi động tại địa chỉ kế tiếp sau khi đặt dấu EOM trước đó. Ngõ ra EOM trở lên mức cao

Lưu ý : Nếu chân chế độ M1 cũng ở mức cao thì điểm EOM vừa được ghi trước đó sẽ bị xóa và quá trình thu bắt đầu tại địa chỉ đó

6. Khi chấm dứt quá trình ghi, sườn âm CE cuối cùng sẽ kết thúc chu kỳ ghi cuối cùng để lại một dấu EOM tại cuối thông điệp. Cũng có thể chấm dứt quá trình ghi bằng mức cao tại PD và cũng sẽ để lại dấu EOM

Quá trình phát trong chế độ nút nhấn

1. Hạ PD xuống mức thấp

2. Đưa chân P/R lên mức cao

3. Quá trình phát bắt đầu khi xảy ra sườn âm tại CE. Ngõ ra EOM lên mức cao báo thiết bị đang hoạt động

4. Nếu xuất hiện sườn xuống tại CE hoặc gặp một dấu EOM trong khi đang hoạt động, thiết bị sẽ tạm dừng, con trỏ địa chỉ nội không bị xóa và EOM trở về mức thấp, trong lúc này có thể thay đổi P/R . Chu kỳ thu kế tiếp sẽ không reset con trỏ địa chỉ và sẽ bắt đầu khi chu kỳ phát kết thúc

5. Nếu lại xuất hiện sườn âm tại CE, chu kỳ phát khởi động từ nơi tạm dừng và EOM lên mức cao báo đang hoạt động

6. Quá trình phát tiếp tục như trong bước 4 và 5 cho đến khi xảy ra tràn hoặc sườn lên tại PD

7. Khi xuất hiện tràn, mức thấp CE sẽ reset con trỏ địa chỉ và khởi động chu kỳ phát từ vị trí ban đầu. Sau một xung PD thiết bị sẽ reset về địa chỉ 0.

Lưu ý : Chế độ nút nhấn có thể kết hợp với các chế độ M0, M1 và M3

4.6 Chất lượng âm thanh

Sản phẩm ISD là hệ ghi phát âm thanh đơn chip có chất lượng rất cao. Để bảo đảm âm thanh phát lại đạt chất lượng cao nhất điểm quan trọng là việc thực hiện thiết kế thực tế trên mạch điện và nguồn nuôi như trình bày ở phần sau

4.7 Tương thích với ISD1000A

Họ ISD2500 được thiết kế tương thích thuận với họ ISD1000A. Khi thiết kế với ISD2500 nên lưu ý các khác biệt sau đây

Địa chỉ

Các thiết bị ISD2560/75/90/120 có 480K ô nhớ được thiết kế cho 60 giây ghi âm với tốc độ lấy mẫu 8 KHz tương đương 4 lần khả năng của họ ISD1000A. Hai chân địa chỉ bổ sung được thêm vào để cho phép độ phân giải địa chỉ giống nhau. Không gian địa chỉ của mỗi thiết bị được chia thành 600 vị trí với địa chỉ hợp lệ từ 00h đến 257h. Một số địa chỉ cao hơn được ánh xạ vào trong các chế độ hoạt động. Tất cả các địa chỉ khác không hợp lệ Trần

Họ ISD1000A kết hợp hai chức năng vào chân EOM đó là : Báo EOM và báo tràn. Họ ISD2500 tách biệt hai chức năng này. Chân 25 (vỏ PDIP) là EOM nhưng chỉ là ngõ ra báo EOM, chân 22 (vỏ PDIP) là OVF chỉ tạo sườn xuống khi thiết bị đạt đến vị trí cuối bộ nhớ hoặc bộ nhớ đầy. Sự khác biệt này cho phép dễ dàng bỏ qua thông điệp và khả năng định địa chỉ vượt qua giới hạn của thiết bị. Điều này cũng có nghĩa là chế độ hoạt động M2 có trong ISD1000A nhưng không có trong ISD2500

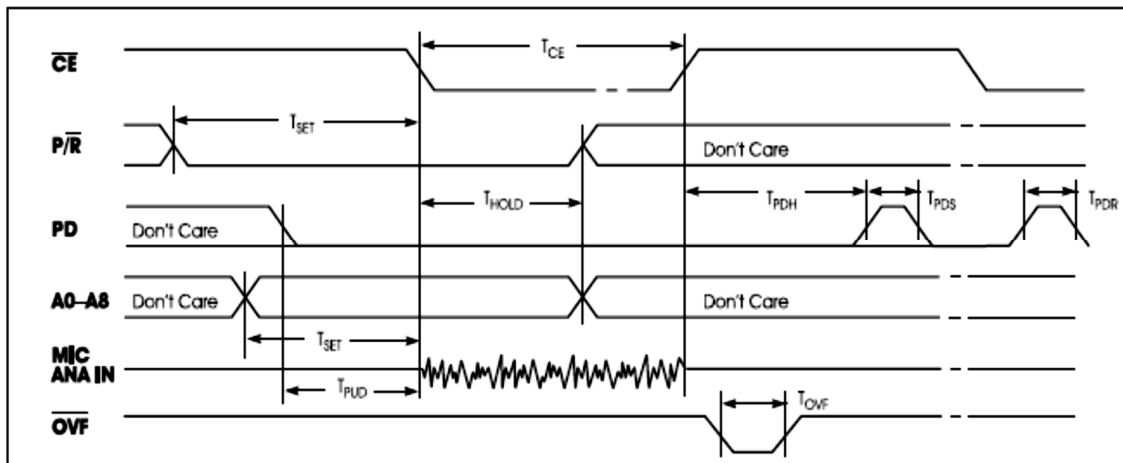
Chế độ nút nhấn

Họ ISD2500 có một chế độ hoạt động bổ sung gọi là chế độ nút nhấn, chế độ này cung cấp một giao tiếp cho phép lựa chọn đến chức năng thu và phát của thiết bị. Các chân CE và PD được định nghĩa lại như các nút nhấn tác động cạnh. Một xung tại CE khởi động một chu trình và nếu được kích lại lần nữa sẽ tạm dừng chu trình hiện hành mà không xóa con trỏ địa chỉ (chức năng start và pause). PD kết thúc một chu trình hiện hành bất kỳ và xóa con trỏ địa chỉ về vị trí bắt đầu của vùng thông điệp (chức năng stop và reset), thêm vào đó mức cao của EOM dùng để báo trạng thái hoạt động bằng cách điều khiển một LED. Không cho phép nối tiếp các thiết bị ở chế độ nút nhấn.

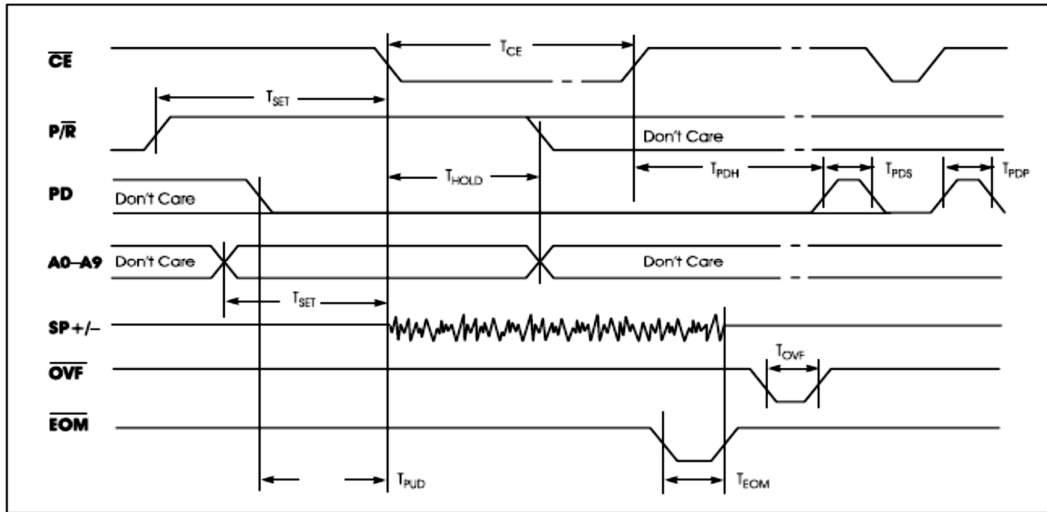
Chế độ lặp

Họ ISD2500 có thể lặp một thông điệp chiếm hết vùng bộ nhớ

4.8 Giảm đồ thời gian



Hình 5.27 Chu kỳ thu

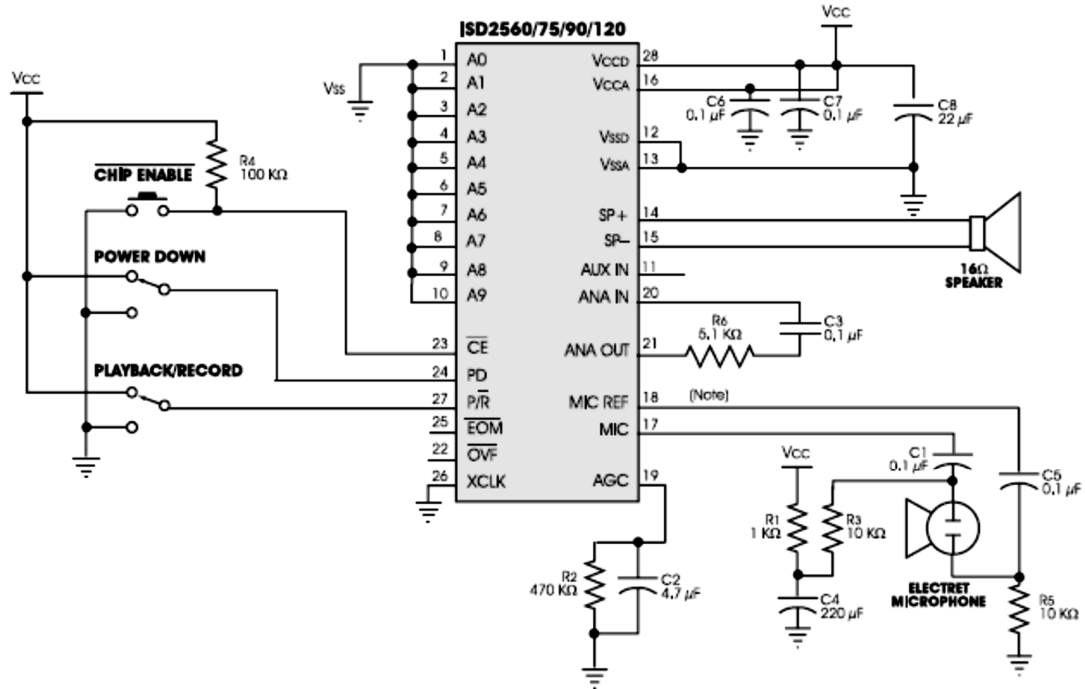


Hình 5.28 Chu kỳ phát

4.9 Ứng dụng

4.9.1 Sơ đồ ứng dụng ISD2560/75/90/120

Bước	Chức năng	Thực hiện
1	Cấp nguồn và chọn chế độ ghi/phát	(1.) PD = LOW, (2.) P/R = theo yêu cầu
2	Thiết lập địa chỉ thông điệp	Thiết lập các địa chỉ A0 – A9
3A	Bắt đầu phát	P/R = HIGH, CE = cạnh xuống
3B	Bắt đầu ghi	P/R = LOW, CE = LOW



Hình 5.29 Sơ đồ cơ bản

4A	Kết thúc phát lại	Tự động
4B	Kết thúc ghi	PD hoặc $\overline{CE} = \text{HIGH}$

Hình 5.30 Các bước thực hiện sơ đồ ứng dụng cơ bản

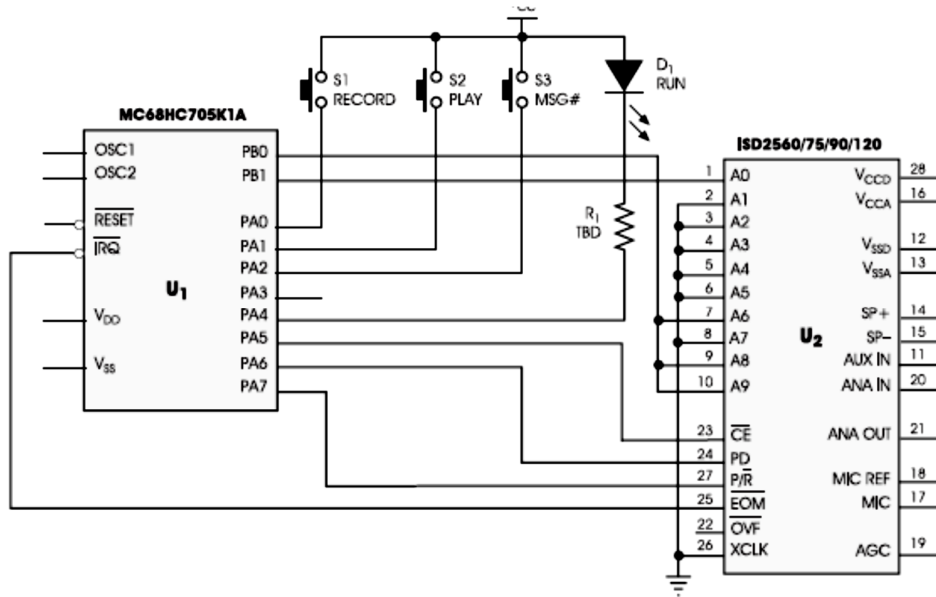
Linh kiện	Nhiệm vụ	Ghi chú
R1	Lọc nguồn nuôi micro	Giảm nhiễu nguồn
R2	Tạo hằng số thời gian	Đặt thời gian thoát cho AGC
R3, R5	Phân cực micro	Cấp điện cho micro
R4	Giới hạn	Hạn dòng
R6	Giới hạn	Giảm điện áp để tránh biến dạng khi nguồn nuôi cao
C1, C5	Cách ly DC micro	Xác định tần số thấp và tỉ số nén đồng pha
C2	Hằng số thời gian nhập/Thoát	Thiết lập thời gian nhập/Thoát cho AGC
C3	Giới hạn tần số thấp	Cung cấp cực bổ sung cho tần số thấp
C4	Cách ly nguồn nuôi micro	Giảm nhiễu nguồn nuôi
C6, C7, C8	Tụ nguồn	Lọc nguồn nuôi

Giải thích

Trong sơ đồ khối mạch ứng dụng vi điều khiển áp dụng chế độ nút nhấn và nhắc thông điệp. Vi điều khiển là loại 16 chân có đủ các chân port cho nút nhấn, một LED và ISD2500. Phần mềm có thể được viết cho 3 nút : Một trong hai cho play và record, một chọn thông điệp.

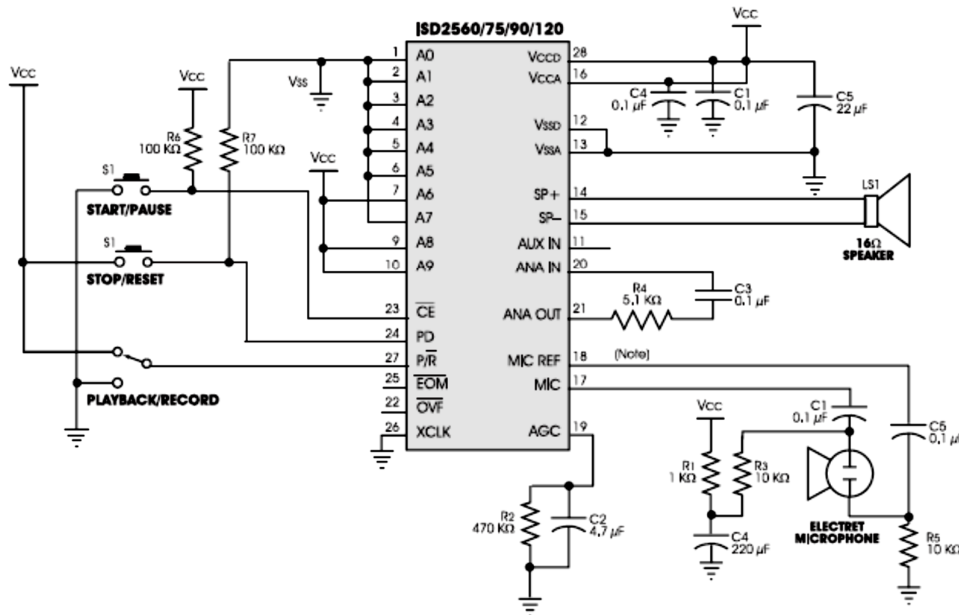
Chú ý : Không nên ghép trực tiếp các đường địa chỉ ISD với bus của vi điều khiển mà nên chót các đường này bên ngoài

4.9.2 Sơ đồ ứng dụng giao tiếp với vi điều khiển



Hình 5.30 Giao tiếp với vi điều khiển

Figure 6: ISD2500 Application Example—Push-Button



Hình 5.31 Sơ đồ nút nhấn

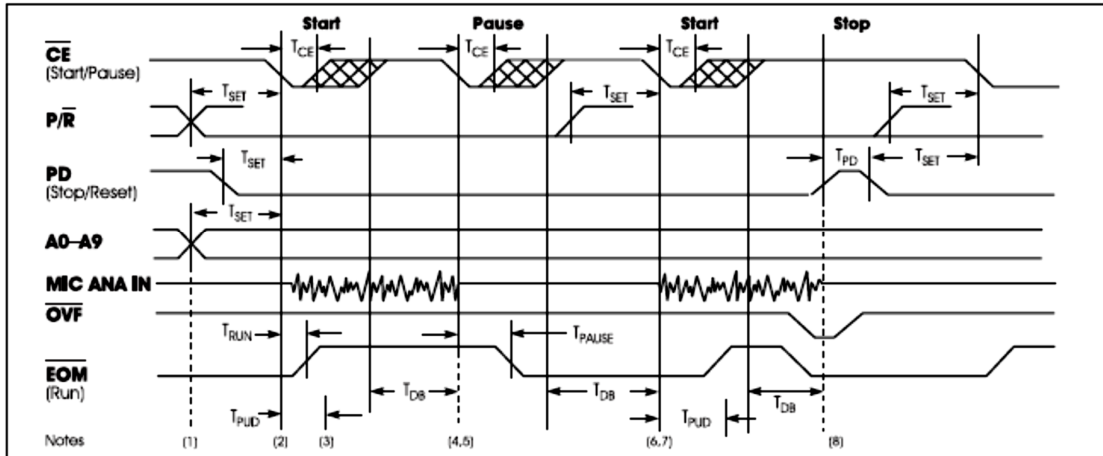
Bước	Chức năng	Thực hiện
1	Chọn chế độ ghi/phát	P/\bar{R} = theo yêu cầu
2A	Bắt đầu phát	P/\bar{R} = HIGH, \overline{CE} = cạnh xuống
2B	Bắt đầu ghi	P/\bar{R} = LOW, \overline{CE} = cạnh xuống
3	Tạm dừng ghi hoặc phát	\overline{CE} = cạnh xuống
4A	Kết thúc phát	Tự động khi đến EOM hoặc PD = cạnh lên
4B	Kết thúc ghi	PD = cạnh lên

Hình 5.34 Các bước thực hiện với sơ đồ nút nhấn

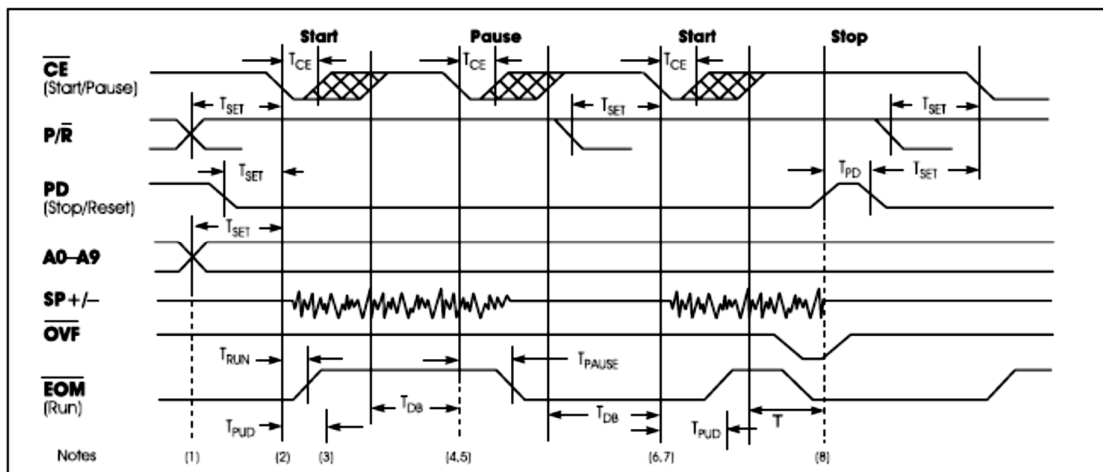
Linh kiện	Nhiệm vụ	Ghi chú
R2	Xác định hằng số thời gian	Thiết lập thời gian thoát cho AGC
R4	Điện trở giới hạn nối tiếp	Giảm mức để tránh biến dạng khi nguồn nuôi cao
R6, R7	Điện trở kéo lên và kéo xuống	Xác định trạng thái tĩnh ở ngõ vào
C1, C4, C5	Tụ nguồn	Lọc nguồn nuôi
C2	Hằng số thời gian nhập/Thoát	Thiết lập thời gian nhập/thoát cho AGC
C3	Tụ giới hạn tần thấp	Cung cấp cực bổ sung cho giới hạn tần số thấp

Ký hiệu	Đặc tính	Min	Typ	Max	Đơn vị	Điều kiện
T_{CE}	Bề rộng \overline{CE} (start/pause)		300		nsec	
T_{SET}	Thời gian thiết lập control/address		300		nsec	
T_{PUD}	Tri hoãn mở nguồn	ISD2560	25		msec	
		ISD2575	31,25		msec	
		ISD2590	37,25		msec	
		ISD25120	50,0		msec	
T_{PD}	Bề rộng PD (stop/reset)		300		nsec	
T_{RUN}	\overline{CE} đến \overline{EOM} HIGH	25		400	nsec	
T_{PAUSE}	\overline{CE} đến \overline{EOM} LOW	50		400	nsec	
T_{DB}	Thời gian đợi \overline{CE}	ISD2560	70	105	msec	
		ISD2575	85	135	msec	
		ISD2590	105	160	msec	
		ISD25120	135	215	msec	

4.9.3 Giảm độ thời gian sơ đồ nút nhấn



Hình 5.32 Chế độ ghi



Hình 5.33 Chế độ phát lại

1. A9, A8 và A6 = 1 ở chế độ nút nhấn
2. Trước tiên khởi động tại cạnh xuống CE
3. Thiết bị bắt đầu hoạt động sau thời gian TPUD
4. CE phải ở mức cao trong khoảng thời gian TDB trước khi nhận ra cạnh xuống khác của CE để tạm dừng
5. Chức năng tạm dừng được thực thi tại cạnh xuống thứ hai của CE và tại mỗi xung chẵn
6. Một lần nữa CE phải ở mức cao trong khoảng thời gian TDB trước khi tiếp nhận sườn xuống khác của CE để khởi động lại hoạt động. Thiết bị không giảm nguồn cho đến khi CE ở mức cao trong thời gian TDB
7. Chức năng được hồi phục tại sườn xuống thứ ba của CE và tại mỗi xung lẻ

8. Tại thời điểm bất kỳ một mức cao tại PD sẽ kết thúc chức năng hiện hành, xóa bộ đếm địa chỉ và giảm nguồn cho thiết bị

BÀI TẬP TỔNG KẾT

Bài 1: Một khuếch đại thuật toán có hệ số khuếch đại mạch hở $A_o = 80$ dB và điện áp ra tối đa $U_{max} = \pm 12$ V, Điện áp vào phải là bao nhiêu để điện áp ra đạt cực đại ?

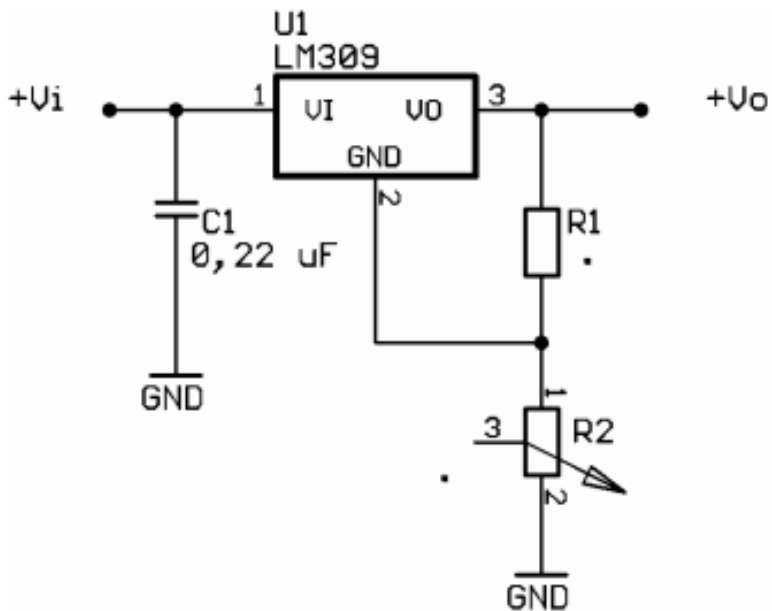
Giải

$$A_o = 20 \lg \frac{U_A}{U_E}; \lg \frac{U_A}{U_E} = \frac{A_o}{20}; \frac{U_A}{U_E} = 10^{\frac{A_o}{20}}; U_E = \frac{U_A}{10^{\frac{A_o}{20}}}$$

$$U_E = \frac{12 \text{ V}}{10^{\frac{80}{20}}} = \frac{12 \text{ V}}{10^4} = 1,2 \text{ mV}$$

Bài tập 2:

Thiết kế mạch ổn áp DC cố định dùng LM309 với $V_o = 10$ V, 1 A và $V_i = 15$ V



Giải

Vì $I_o = 1$ A nên chọn LM309 vỏ TO-3. Do $V_o = 10$ V nên điện áp rơi trên R_1 và R_2 bằng nhau nhưng dòng chảy qua chúng khác nhau. Dòng qua R_1 và R_2 phải lớn hơn 10 mA để đủ cung cấp dòng tĩnh I_Q cho LM309 (khoảng 5,2 mA). Chọn $I_{R2} = 20$ mA, ta có:

$$R_2 = \frac{V_o - 5V}{I_{R2}} = \frac{5V}{20mA} = 250 \Omega$$

$$R_1 = \frac{5V}{I_{R2} - I_Q} = \frac{5V}{20mA - 5,2mA} = 338 \Omega$$

Theo số tay kỹ thuật thì sự thay đổi dòng tĩnh I_Q tối đa là 0,8 mA và dòng I_Q có thể cao đến 10 mA. Như vậy, giá trị thay đổi tối đa khi thay thế IC là 5,6 mA, do I_Q thay đổi nên có thể gây nên biến thiên điện áp ra bằng $\Delta I_Q(R_1/R_2) = 0,8V$, để khắc phục có thể dùng một biến trở trong cầu phân áp R_1R_2 để điều chỉnh đúng 10 V, trị số biến trở vào khoảng 0,8 V/ I_Q hay 150 Ω

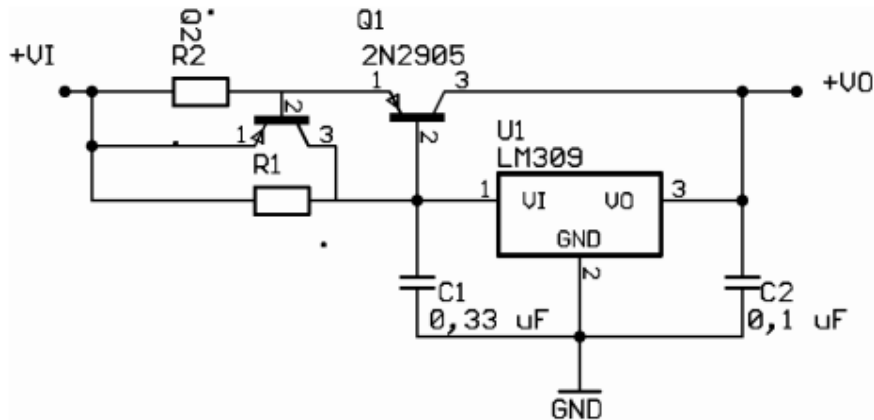
Công suất rơi lớn nhất trên LM309 tương ứng với dòng tải lớn nhất

$$PD = I_{omax} \cdot (V_i - V_o) = 1A \cdot 5V = 5W$$

Do đó cần phải giải nhiệt cho IC

Bài tập 3:

Tính chọn trị số các linh kiện trong mạch ổn áp 5 V, 10 A



Đầu tiên phải chọn Q1 sao cho có thể chịu được công suất tiêu tán khi ngõ ra ngắn mạch

$$PD = V_i \cdot I_{omax} = 15V \cdot 10A = 150W$$

Chọn transistor có công suất 200 W, dòng I_{omax} của LM309 tại $V_i - V_o = 10V$ đối với loại vỏ TO-3 vào khoảng 1 A, transistor phải có hệ số $\beta = 15$ tại $I_C = 10A$

Tóm tắt thông số của Q1

$$V_{CE} = 20V; I_{cmax} = 15A$$

$$V_{BE} \text{ (tại } I_C = 10A) = 0,9V; PD = 200W; b = 15 @ I_C = 10A$$

$$I_{BQ1} = I_{omax} / \beta = 10A / 15 = 0,67A$$

$$R_1 = \frac{V_{BEQ1}}{I_{O(309)} - I_{BQ1}} = \frac{V_{BEQ1}}{I_{R1}}$$

$I_{O(309)}$ là dòng ra từ 309 được chọn lớn hơn I_{BQ1} để bù được sai số do linh kiện và V_{BE} của Q1. Nếu các sai số này là 20% thì $I_{O(309)} = 1,2 I_{BQ1}$ và $I_1 = 0,2 I_{BQ1}$, suy ra:

$$R_1 = V_{BEQ1} / (0,2 \cdot I_{BQ1}) = 0,9 \text{ V} / 134 \text{ mA} = 6,7 \ \Omega$$

Nếu điện áp dẫn của Q2 là 0,3 V, thì:

$$R_2 = V_{BEQ2} / I_{Omax} = 0,3 \text{ V} / 10 \text{ A} = 0,03 \ \Omega$$

Q2 được chọn sao cho $I_{CQ2} > I_{BQ1}$ và tiêu tán công suất tối đa là:

$$P_{D(Q2)} = V_1 \cdot I_{BQ1} = 15 \text{ V} \cdot 0,67 \text{ A} = 10 \text{ W}$$

Giá trị tụ ngõ ra

$$C = Q/V = I \cdot t/V$$

Với : V : Biên thiên điện áp cho phép

I : Dòng tải tối đa

T : Thời gian chuyển mạch đối với tải logic là $t_r + t_f$, dùng tụ khoảng 10 μF đối với họ TTL.

Bài tập 4: Thiết kế bộ nạp accu

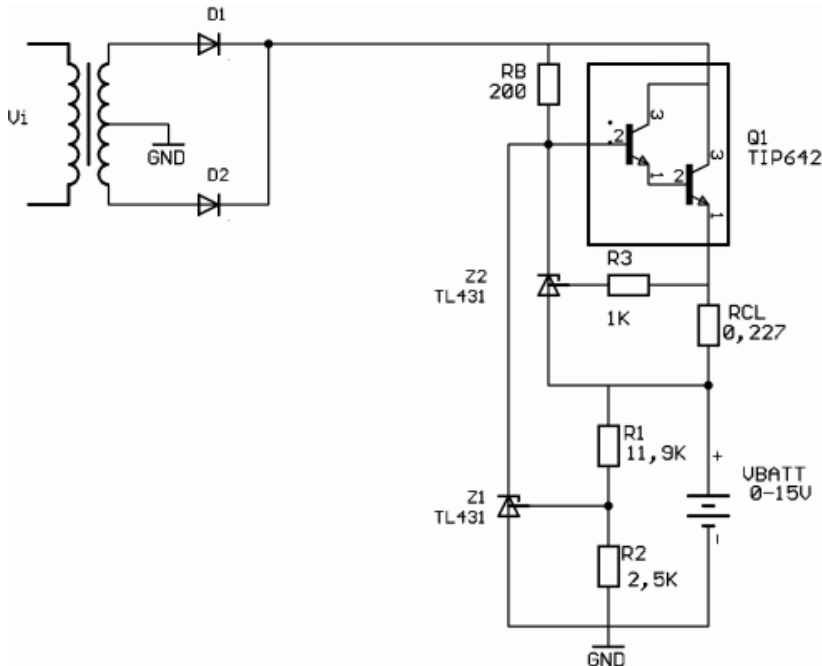
Có nhiều phương pháp để nạp lại các accu acid-chì, một số sẽ làm cho accu làm việc lại nhưng không làm cho accu trở về trạng thái ban đầu, để bảo đảm cho accu được nạp đầy đủ và đạt được tuổi thọ tối đa cần phải chọn kỹ thuật nạp thích hợp.

Trạng thái của accu được xác định bằng tỉ trọng dung dịch điện giải. Tỉ trọng 1,280 (đo bằng hydromet) cho biết accu đã được nạp đầy. Khi đo được 1,250 hoặc lớn hơn là tốt. Một accu khi xả hết có tỉ trọng là 1,150 hoặc thấp hơn.

Sau đây trình một thiết kế bộ nạp accu dựa vào điện áp nạp là 2,4 V cho mỗi ngăn. Mạch nạp cung cấp 14,4 V cho accu có 6 ngăn với tốc độ bằng 2 lần tần số điện áp lưới. Thiết kế này có khả năng giới hạn dòng để bảo vệ bộ nạp, trong khi đó giới hạn tốc độ nạp để ngăn sự phá hỏng các accu xả điện. Dòng nạp tối đa thường bằng $\frac{1}{4}$ dung lượng Ah của accu. VD với 1 accu có dung lượng 44 Ah thì dòng nạp tối đa là 11 A

Nếu tải cần dòng nạp lớn hơn giới hạn 11 A thì mạch sẽ vào chế độ hạn dòng. Biên độ của các xung nạp được điều khiển để duy trì dòng nạp đỉnh tối đa là 11 A (trung bình là 8 A). Mạch nạp gồm có 4 phần chính:

- Chính lưu
- Ổn áp
- Giới hạn dòng
- Phần tử điều khiển



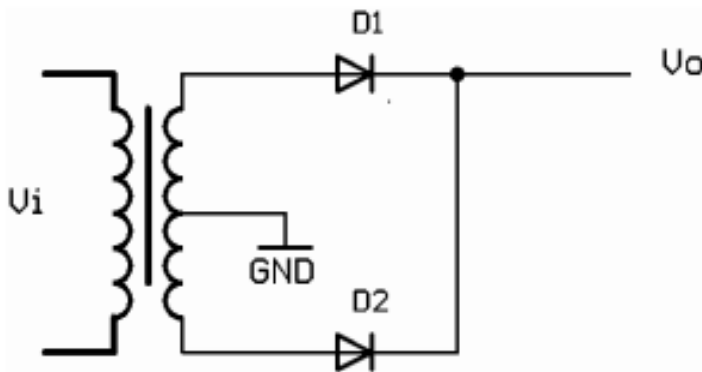
Phần chỉnh lưu

Là loại chỉnh lưu toàn sóng dùng biến áp có điểm giữa (hình 4.38) đạt được hiệu

suất tối đa với số linh kiện tối thiểu, yêu cầu điện áp đánh thủng V_R của diode là:

$$V_R > 2 \cdot V_{\text{Thứ cấp (đỉnh)}} - V_F$$

$$V_R > 2 \cdot 20 \cdot 1,414 - 1 = 56 \text{ V}$$

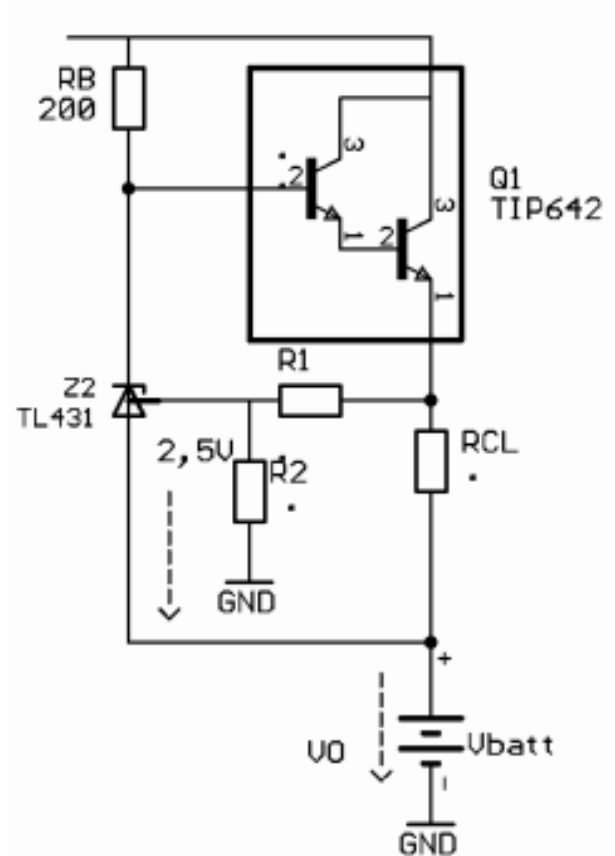


Thiết kế này được chọn giới hạn dòng 11 A, vì vậy nên dùng chỉnh lưu có dòng định mức khoảng 25 A để có thể làm việc với dòng tối đa với bất cứ đột biến dòng nào, chọn diode 1N1184 có thông số 35 A, 100 V

Phần ổn áp

Phần ổn áp bao gồm các linh kiện sau: Z1, Q1, R1, R2 và RB Z1 là ổn áp song song TL431, đóng vai trò là phần tử điều khiển. Q1 là transistor chuyên tiếp, và R1, R2 dò điện áp ra đưa hồi tiếp về Z1, R1 và R2 được chọn sao cho

điện áp ở chân REF của TL431 so với đất là 2,5 V ứng với điện áp ra mong muốn. Điện áp ở chân REF được đưa vào khuếch đại sai biệt của TL431 và so sánh với chuẩn 2,5 V ở bên trong.



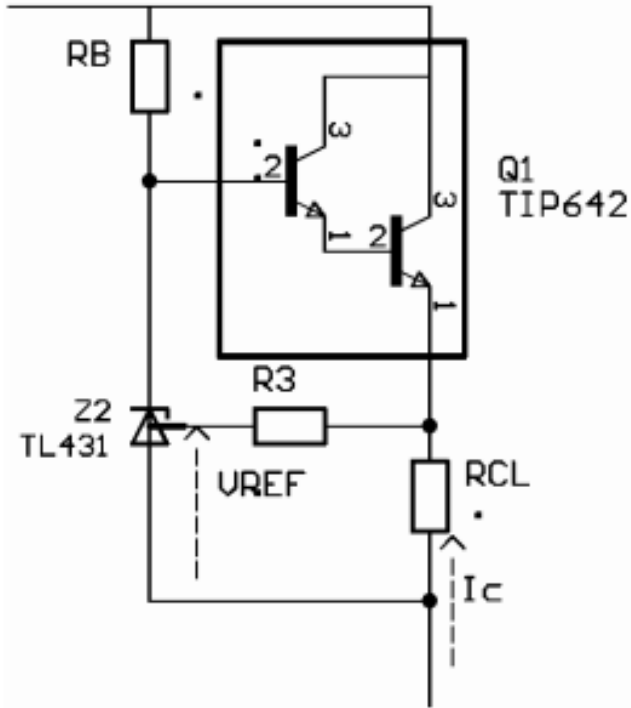
Khi điện áp hồi tiếp về chân REF nhỏ hơn chuẩn 2,5 V ở bên trong thì tổng trở giữa anode với cathode của TL431 cao làm giảm dòng rả qua TL431, dòng cực nền Q1 tăng lên và làm tăng điện áp ra.

Khi điện áp hồi tiếp lớn hơn chuẩn 2,5 V thì tổng trở của TL431 giảm, dòng cực nền Q1 giảm và điện áp ra cũng giảm.

Do điện áp hồi tiếp được dò từ ngõ ra, TL431 sẽ bổ chính cho bất cứ những thay đổi nào trong sụt áp nền-phát của Q1 hay sụt áp trên RCL tại các dòng điện khác nhau.

Phần giới hạn dòng

Phần này bao gồm: Z2, Q1 và RCL



Giá trị của điện trở giới hạn dòng RCL được chọn sao cho sụt áp qua nó là 2,5 V tại dòng giới hạn mong muốn. Sụt áp trên RCL được dò bằng ổn áp song song Z2 (TL431).

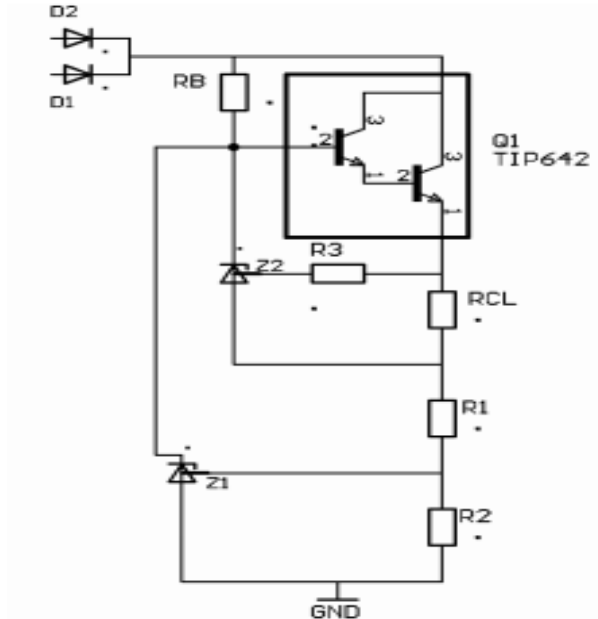
Khi dòng điện ra nhỏ hơn dòng giới hạn, $V_{REF} < 2,5 \text{ V}$ và Z2 có tổng trở cao không ảnh hưởng đến hoạt động của Q1.

Khi dòng điện ra đạt đến tối đa lúc này $V_{REF} = 2,5 \text{ V}$ và tổng trở của Z2 giảm, làm giảm dòng cực nền Q1 và làm giới hạn dòng điện ra. Dưới điều kiện này Z2 điều khiển transistor Q1 và duy trì một dòng điện không đổi ngay cả khi ngắn mạch. R3 được thêm vào để bảo vệ Z2 khi RCL hở mạch.

Phần tử điều khiển

Phần tử điều khiển là một transistor công suất Darlington được điều khiển bởi Z1 hoặc Z2 tùy theo trạng thái accu đang nạp.

Đặc tính của Q1 quan trọng cho việc xác định thiết kế mạch và lựa chọn biến áp nguồn.



Các giá trị R1 và R2 đặt mức điện áp ra ở 2,4 V cho mỗi ngăn accu hay 14,4 V cho accu 6 ngăn. Để bảo đảm Z1 hoạt động tốt nên chọn dòng chảy qua R1 và R2 là 1 mA. Do đó:

$$R_1 + R_2 = \frac{14,4 \text{ V}}{1 \text{ mA}} = 14,4 \text{ K}\Omega$$

$$R_2 = \frac{2,5 \text{ V}}{1 \text{ mA}} = 1,5 \text{ K}\Omega$$

$$R_1 = 14,4 \text{ K}\Omega - 1,5 \text{ K}\Omega = 12,9 \text{ K}\Omega$$

Để dễ điều chỉnh có thể dùng biến trở 20 K Ω thay cho R1. Việc giới hạn dòng bắt đầu khi có sụt áp 2,5 V trên RCL tại giới hạn dòng mong muốn, đối với accu 44 Ah, dòng nạp tối đa là 11 A. Do đó:

$$R_{CL} = \frac{2,5 \text{ V}}{11 \text{ A}} = 0,227 \Omega$$

Sau khi chọn Q1, có thể tính được điện trở cực nền RB. Theo sổ tay, thông số của TIP642 như sau:

$h_{FE(MIN)} @ 11 \text{ A}$ là 500

$V_{CE} = 2 \text{ V}; V_{BE} = 1,6 \text{ V}$

$P_{MAX} = 160 \text{ W @ } 400\text{C}$

$I_B = 22 \text{ mA}$ tại dòng cực thu đỉnh là 11 A

Tính RB trong trường hợp xấu nhất (ngắn mạch), khi đó:

$$R_B \approx \frac{V_1 - V_{REF} - V_{BE(Q1)}}{I_{B(Q1)} + I_{Z2}} = \frac{27,28 - 25 - 1,6}{0,022 + 0,12} = 163 \Omega$$

Trong khi đó R_B cũng phải đủ nhỏ để không làm giới hạn dòng cực nền của Q1 tại dòng nạp $I_{CHG} = 8 \text{ A}$ và R_B cũng phải đủ lớn để giới hạn dòng khi bị ngắn mạch. Giá trị này phải nhỏ hơn tổng giữa dòng cực nền Q1 với dòng cực đại qua Z2.

$$R_B \approx \frac{V_I - 14,4 \text{ V} - 2,5 \text{ V} - V_{BE(Q1)}}{I_{CHG}/h_{FE(Q1)}} = \frac{27,28 - 14,4 - 2,5 - 1,6}{8/500} = 548,7 \Omega$$

Giá trị R_B trong khoảng này đủ để lái Q1 với dòng nạp $I_{CHG} = 8 \text{ A}$, tuy nhiên vẫn cho phép điều khiển toàn bộ Q1 bằng Z2 trong trường hợp ngắn mạch. R_B được chọn là 200Ω

TÀI LIỆU THAM KHẢO

- [1] Đề cương môđun/môn học nghề Sửa chữa thiết bị điện tử công nghiệp”, Dự án Giáo dục kỹ thuật và Dạy nghề (VTEP), Tổng cục Dạy Nghề, Hà Nội, 2003
- [2]Thiết kế và xây dựng mạch điện quanh ta - Tăng Văn Mùi, Trần Duy Nam - NXB khoa học kỹ thuật
- [3] 110 mạch ứng dụng của op-amp - R. M. MARSTON
- [4] Kỹ thuật điện tử - Đỗ Xuân Thụ NXB Giáo dục, Hà Nội, 2005